



Université Mohamed Khider de Biskra
Faculté des Sciences et de la Technologie
Département de génie électrique

MÉMOIRE DE MASTER

Sciences et Technologies
Filière : Génie Electrique
Spécialité : Automatique

Réf. : Entrez la référence du document

Présenté et soutenu par :

-Grine Mohamed Ramzi -Ziad Younes Abderrahmane

Le : Mercredi 04 avril 2025

Etude et simulation d'un hacheur SEPIC piloté par FPGA

Jury :

Dr	Arif Ali	Grade	Université de Biskra	Président
Dr	Guettaf Abderrazak	Grade	Université de Biskra	Rapporteur
Dr	Dhiabi Fathi	Grade	Université de Biskra	Examineur

Année universitaire : 2024/2025



Université Mohamed Khider de Biskra
Faculté des Sciences et de la Technologie
Département de génie électrique

MÉMOIRE DE MASTER

Sciences et Technologies
Filière : Génie Electrique
Spécialité : Automatique

Réf. : Entrez la référence du document

Etude et simulation d'un hacheur SEPIC piloté par FPGA

Le : 04 mercredi 2025

Présenté par :

Grine Mohamed Ramzi

Ziad Younes Abderrahmane

Avis favorable de l'encadreur :

Signature Avis favorable du Président du Jury

Cachet et signature

Résumé

Ce mémoire s'inscrit dans le cadre de la conversion d'énergie destinée aux systèmes utilisant une source photovoltaïque. Il traite du contrôle d'un convertisseur DC-DC de type **SEPIC**, capable de fournir une tension de sortie supérieure ou inférieure à celle d'entrée, tout en maintenant une polarité constante. Ce type de convertisseur est particulièrement adapté aux applications solaires où la tension d'entrée varie en fonction de l'ensoleillement.

L'objectif principal de ce travail est de concevoir un système de commande basé sur un **FPGA**, permettant de générer un signal **PWM** (Pulse Width Modulation) pour piloter le convertisseur SEPIC. Le choix du FPGA repose sur ses avantages en termes de flexibilité, de rapidité d'exécution et de reprogrammabilité. Le développement du signal **PWM** a été réalisé sous l'environnement de développement ispLEVER, tandis que l'ensemble du système a été simulé dans le logiciel Proteus pour valider le bon fonctionnement de la commande.

Mots-clés : *Convertisseur DC-DC, SEPIC, Énergie solaire, Panneau photovoltaïque, FPGA, PWM, Commande numérique, ispLEVER, Simulation, Proteus, Conversion d'énergie, Systèmes embarqués, Énergies renouvelables*

Remerciements

Tout d'abord, nous remercions Dieu Tout-Puissant, qui nous a donné la force et la patience nécessaires pour mener à bien ce travail.

Ensuite, nos remerciements vont à notre enseignant et directeur de recherches, Dr Guettaf Abderrazak, qui nous a guidés tout au long de ce projet. Merci de nous avoir accordé de son temps, et merci d'avoir fait preuve d'une grande patience envers nous.

Nous tenons également à remercier les membres du jury pour avoir accepté d'évaluer ce travail, pour leurs remarques constructives et critiques enrichissantes, ainsi que le personnel et les enseignants de la Faculté des Sciences et de la Technologie de Biskra.

*nos remerciements bien vivement tout l'ensemble du corps enseignant du
Département de génie électrique qui a contribué à nos études.*

Nous remercions très chaleureusement nos collègues et nos amis pour les agréables moments passés ensemble, ainsi que tous les étudiants du Master, promotion 2025.

Enfin, nous adressons nos salutations les plus respectueuses à toutes les personnes qui nous ont aidés, de près ou de loin, dans la réalisation de ce mémoire.

Dédicace

Je tiens à dédier ce travail à ma famille et à mes ami(e)s, en particulier à mon binôme et à Charef, pour leur soutien constant et leur présence bienveillante tout au long de ce parcours.

Je remercie également mes encadreurs, M. Guettaf et M. Arif, pour leur accompagnement, leurs conseils précieux et leur disponibilité.

J'exprime aussi ma profonde reconnaissance à l'ensemble des enseignants qui nous ont transmis leur savoir et nous ont accompagnés avec patience et dévouement.

Enfin, je tiens à exprimer ma gratitude à toutes les personnes présentes aujourd'hui, ainsi qu'à celles qui m'ont aidé de près ou de loin dans la réalisation de ce travail. Merci à tous.

Younes.

Je dédie ce modeste travail à la mémoire de mon père, que Dieu ait son âme. Son amour, ses valeurs et ses sacrifices continuent de m'inspirer chaque jour. À ma chère mère, pour son immense soutien, son grand amour, ses sacrifices et ses prières constantes, qui m'ont guidé et soutenu tout au long de ce parcours.

À mes chères sœurs et chers frères, pour leur présence, leur encouragement et leur amour inconditionnel.

Et à ma bien-aimée, pour sa patience, son amour et son soutien inestimable dans les moments les plus difficiles.

Et à mes encadreurs M. Guettaf et M. Arif, pour leurs conseils précieux, leur disponibilité et leur accompagnement bienveillant tout au long de ce travail.

Et à mes amis, pour leur camaraderie, leur motivation et les moments de partage qui ont rendu ce chemin plus léger

Ramzi.

Table de figures

<i>Figure I-1 : Régulation de Tension Continue à l'Aide d'un Signal à Rapport Cyclique</i>	
<i>Variable</i>	<i>2</i>
<i>Figure I-2 : Différents types des hacheurs</i>	<i>3</i>
<i>Figure I-3: hacheur réversible en tension</i>	<i>4</i>
<i>Figure I-4: Hacheur réversible en courant</i>	<i>4</i>
<i>Figure I-5: hacheur réversible en courant et en tension</i>	<i>5</i>
<i>Figure I-6: Classification des Hacheurs selon les Sources de Tension et de Courant.....</i>	<i>6</i>
<i>Figure I-7: Schéma du Convertisseur Buck.....</i>	<i>7</i>
<i>Figure I-8 : Schéma du Convertisseur Boost</i>	<i>8</i>
<i>Figure I-9: Schéma du Convertisseur Buck-boost.....</i>	<i>9</i>
<i>Figure I-10 : Schéma du Convertisseur Cuk.....</i>	<i>9</i>
<i>Figure I-11: Schéma du Convertisseur sepic.....</i>	<i>10</i>
<i>Figure I-12 : Systèmes photovoltaïques (PV)</i>	<i>12</i>
<i>Figure I-13 : Panneau Solaire Photovoltaïque</i>	<i>13</i>
<i>Figure II-1 : Le convertisseur SEPIC.....</i>	<i>17</i>
<i>Figure II-2 : Schémas du Convertisseur SEPIC : (a) Schéma de Base, (b) Interrupteur Ouvert, (c) Interrupteur Fermé</i>	<i>18</i>
<i>Figure II-3 : Diagrammes de Commande et de Tension pour un Convertisseur SEPIC.....</i>	<i>20</i>
<i>Figure II-4 : Schéma d'un sepic modifié.....</i>	<i>25</i>
<i>Figure II-5 : fonctionnement du convertisseur SEPIC modifié - l'interrupteur est ouvert-... 25</i>	
<i>Figure II-6 : Figure II-5 : fonctionnement du convertisseur SEPIC modifié - l'interrupteur est ferme-</i>	<i>26</i>
<i>Figure II-7 : Courbe de Vout et impulsion</i>	<i>27</i>
<i>Figure II-8 : Courbe de Icout, IL et impulsion</i>	<i>27</i>
<i>Figure II-9 : Comportement du Condensateur de Filtrage dans un Convertisseur : Tension de Sortie et Ondulation.....</i>	<i>29</i>
<i>Figure II-10 : Le circuit du convertisseur sepic sous proteus.....</i>	<i>30</i>
<i>Figure II-11 : Parammetres de simulation</i>	<i>31</i>
<i>Figure II-12 : Paramètres du signal pwm sous proteus.....</i>	<i>31</i>
<i>Figure II-13 : Courbe de la tension du sortie pour 50%.....</i>	<i>32</i>
<i>Figure II-14 : Courbe de la tension du sortie pour 20%.....</i>	<i>33</i>
<i>Figure II-15 : Courbe de la tension du sortie pour 70%.....</i>	<i>34</i>
<i>Figure II-16 : Courbe du courant traversant les inducteurs du SEPIC.....</i>	<i>35</i>
<i>Figure II-17 : courbe de courant aux bornes du condensateur de couplage.....</i>	<i>37</i>
<i>Figure II-18 : de la tension aux bornes du la diode.....</i>	<i>39</i>
<i>Figure III-1 : Architecture d'un FPGA.....</i>	<i>44</i>
<i>Figure III-2 : Architecture d'un FPGA réseau de Routage avec CB, CLB, et SB</i>	<i>46</i>
<i>Figure III-3 : Image représentant la carte Altera dans proteus</i>	<i>47</i>
<i>Figure III-4 : Proteus</i>	<i>50</i>
<i>Figure III-5 : Tab du logiciel ASIS.....</i>	<i>51</i>
<i>Figure III-6 : Programmation VHDL du composant P22V10G pour la commande d'un convertisseur SEPIC.....</i>	<i>53</i>
<i>Figure III-7: Schéma de brochage et affectation des entrées/sorties pour le développement logique avec ISPLever.</i>	<i>54</i>

Figure III-8 : Conception et Simulation sous Proteus d'un hacheur sepic Piloté par FPGA .	55
Figure III-9 : gate driver IRF540N	55
Figure III-10 : importation du code PWM dans Proteus.....	56
Figure III-11 : Les cas testés.....	56
Figure III-12: Signal d'un Cycle duty de 20% sur Oscilloscope	57
Figure III-13 : Signal d'un Cycle duty de 50% sur Oscilloscope	57
Figure III-14: Signal d'un Cycle duty de 70% sur Oscilloscope	58
Figure III-15: Signal d'un Cycle duty de 90% sur Oscilloscope	58
Figure III-16 : Tension du sortie pour un rapport cyclique de 20 %	59
Figure III-17 : Tension du sortie pour un rapport cyclique de 50 %	60
Figure III-18 : Tension du sortie pour un rapport cyclique de 70 %	60
Figure III-19 : Tension du sortie pour un rapport cyclique de 90 %	61

Sommaire

I.	Chapitre1	1
I.1	Introduction	2
I.2	Différents types des hacheurs	2
I.2.1	Hacheurs réversibles.....	3
I.2.2	Hacheurs non réversibles	5
I.3	Différents types des hacheurs non réversibles	6
I.3.1	Hacheurs à liaison directe	6
I.3.2	Hacheurs à liaison indirecte ou à accumulation.....	8
I.4	Les applications des convertisseurs dc-dc	10
I.5	Le système solaire photovoltaïque.....	11
I.5.1	Définition des panneaux photovoltaïques	13
I.5.2	Relation entre les Panneaux Photovoltaïques et les Convertisseurs DC-DC.....	14
I.6	Conclusion	15
II.	CHAPITRE 2	16
II.1	Le Convertisseur SEPIC.....	17
II.1.1	Définition	17
II.1.2	Principe et analyse du fonctionnement.....	17
II.2	Le Convertisseur SEPIC MODIFIE	21
II.2.1	SEPIC à Inductance Couplée	21
II.2.2	SEPIC Interleaved.....	21
II.2.3	SEPIC à Gain Élevé.....	22
II.2.4	SEPIC Synchrone	23
II.2.5	SEPIC avec Clamp Actif et Circuits Snubber	23
II.2.6	SEPIC Bidirectionnel	24
II.3	L'analyse du SEPIC à gain élevé.....	24
II.3.1	Principe de Fonctionnement.....	25
II.4	Dimensionnement d'un convertisseur SEPIC	26
II.4.1	Rapport cyclique.....	27
II.4.2	Inductances	28
II.4.3	Condensateur de couplage	28
II.4.4	Condensateur de filtrage.....	29
II.4.5	Transistor	29

II.4.4 Diode	29
II.5 Simulation du convertisseur SEPIC par POUTEUS	30
II.5.1 Modélisation du Circuit SEPIC	30
II.5.2 Analyse des Résultats de Simulation et Interprétation des Courbes	32
III. CHAPITRE 3	41
III.1 Introduction	42
III.2 FPGA	42
III.2.1 Description du circuit FPGA	43
III.2.2 Les Cinq Principaux Atouts de la Technologie FPGA	44
III.2.3 Principe de fonctionnement des FPGA	45
III.2.4 Conception d'un système de base sur FPGA.....	46
III.3 La carte utilisée :	47
III.3.1 Composants et Broches.....	47
III.4 l'outil utilisé pour développer le système sur la carte	48
III.4.1 Description de l'outil ISPLEVER.....	48
III.5 Présentation du logiciel Proteus :	49
III.6 Présentation du logiciel ISIS :	51
III.7 Modulation de largeur d'impulsion (PWM) dans les convertisseurs SEPIC.....	52
III.7.1 Conception VHDL d'un générateur PWM avec sélection de duty cycle via des switches dans ISPLever :	53
III.8 Commande d'un Convertisseur SEPIC par Signal PWM Généré par FPGA	55
III.9 Analyse des Résultats de Simulation.....	56
III.9.1 Observation de la tension de sortie du SEPIC	59
III.10 Conclusion	62

List des abréviations :

FPGA : Field Programmable Gate Array

ASIC : Application-Specific Integrated Circuit.

CAO : Conception Assistée par Ordinateur

ARES : Advanced Routing and Editing Software

SIS : Intelligent Schematic Input System

SEPIC : Single-Ended Primary Inductor Converter

MCC : Machine à Courant Continu

VHSIC : Very High Speed Integrated Circuit

VHDL : Very High Speed Integrated Circuit Hardware Description Language

Introduction Générale

Introduction générale

Dans un contexte mondial marqué par la transition énergétique et la recherche constante de solutions respectueuses de l'environnement, l'exploitation des énergies renouvelables, notamment l'énergie solaire photovoltaïque, s'impose comme une alternative prometteuse. Cependant, la nature variable et intermittente de cette source d'énergie impose l'utilisation de dispositifs électroniques capables d'adapter et de stabiliser les niveaux de tension générés. C'est dans ce cadre que les convertisseurs DC-DC jouent un rôle essentiel, notamment en assurant la compatibilité entre les différentes unités d'un système embarqué ou autonome.

Parmi les topologies de conversion existantes, le convertisseur SEPIC (Single-Ended Primary Inductor Converter) se distingue par sa capacité à élever ou abaisser la tension d'entrée tout en maintenant une polarité de sortie constante. Sa flexibilité et sa simplicité de conception le rendent particulièrement adapté aux applications solaires où les conditions d'entrée peuvent varier significativement. L'introduction d'une version modifiée du SEPIC permet d'améliorer encore ses performances en matière de rendement et de réponse dynamique. Afin d'optimiser le pilotage de ces convertisseurs, l'utilisation de technologies programmables comme les **FPGA** (Field Programmable Gate Arrays) offre une solution efficace, souple et reconfigurable. Ces composants permettent la génération de signaux **PWM** (Pulse Width Modulation) précis, indispensables pour le contrôle en temps réel des interrupteurs électroniques au sein du convertisseur.

Ce mémoire s'articule autour de trois chapitres complémentaires. Le premier chapitre présente les généralités sur les convertisseurs DC-DC, leur classification et leurs principales applications, en mettant un accent particulier sur leur rôle dans les systèmes à énergie solaire. Le deuxième chapitre est consacré à l'étude du convertisseur **SEPIC** et de sa version modifiée, en détaillant leur principe de fonctionnement et leurs avantages. Enfin, le troisième chapitre aborde l'implémentation pratique du contrôle du convertisseur **SEPIC** par un signal **PWM** généré à l'aide d'un FPGA sous l'environnement de développement **ispLEVER**, en concluant avec l'analyse des résultats de simulation réalisés sous Proteus. À travers cette étude, l'objectif est de démontrer l'efficacité d'une commande numérique basée sur **FPGA** pour améliorer les performances de conversion énergétique dans les systèmes autonomes à source photovoltaïque, tout en proposant une solution adaptable, économique et performant.

I. Chapitre 1

***Etat de L'art des hacheurs et de la
source photovoltaïque***

I.1 Introduction

Les hacheurs sont des convertisseurs statiques continu-continu (DC-DC) permettant de délivrer une tension continue variable à partir d'une source de tension continue constante.

Avec une tension alternative, un simple transformateur permet de changer la tension d'un niveau à un autre. Mais dans le cas d'une tension continue, on doit avoir recours à une approche bien différente, en utilisant un hacheur.

Dans les hacheurs, la fréquence de commande peut être choisie librement puisque le récepteur est lui aussi un circuit à courant continu. On adopte généralement une fréquence nettement supérieure à celle du réseau industriel afin de réduire la taille des inductances et des capacités nécessaires pour filtrer les grandeurs d'entrée et de sortie. L'utilisation d'une fréquence élevée permet également de réduire le temps de réponse et le bruit acoustique du convertisseur [1].

Un hacheur est un convertisseur $DC - DC$ qui permet le réglage du transfert d'énergie entre une source et un récepteur à courant continu, cette source et ce récepteur peuvent être soit de nature capacitive (source de tension), soit de nature inductive (source de courant). Ce convertisseur permet de convertir une tension continue fixe U en une tension continue réglable V , par le biais d'un signal de commande U_{com} de rapport cyclique variable.

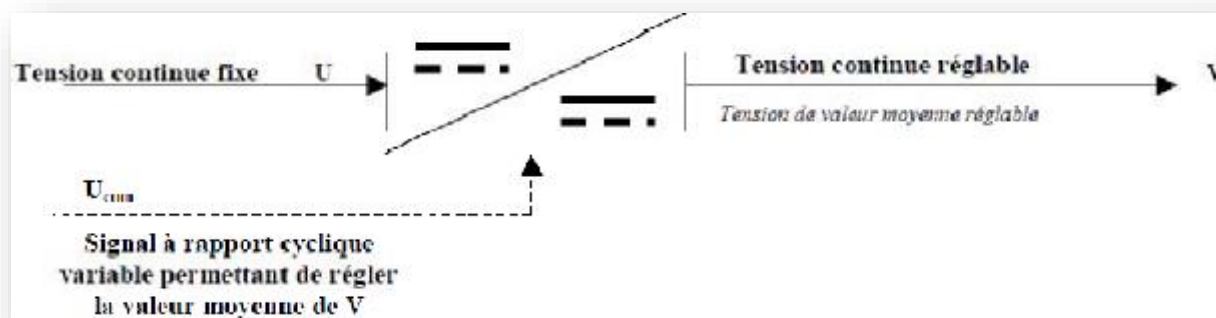


Figure I-1 ; Régulation de Tension Continue à l'Aide d'un Signal à Rapport Cyclique Variable

I.2 Différents types des hacheurs

Selon le parcours de l'énergie électrique entre la source et la charge, on distingue deux catégories de hacheurs : réversibles et non réversibles (Fig. I-2) : [17]

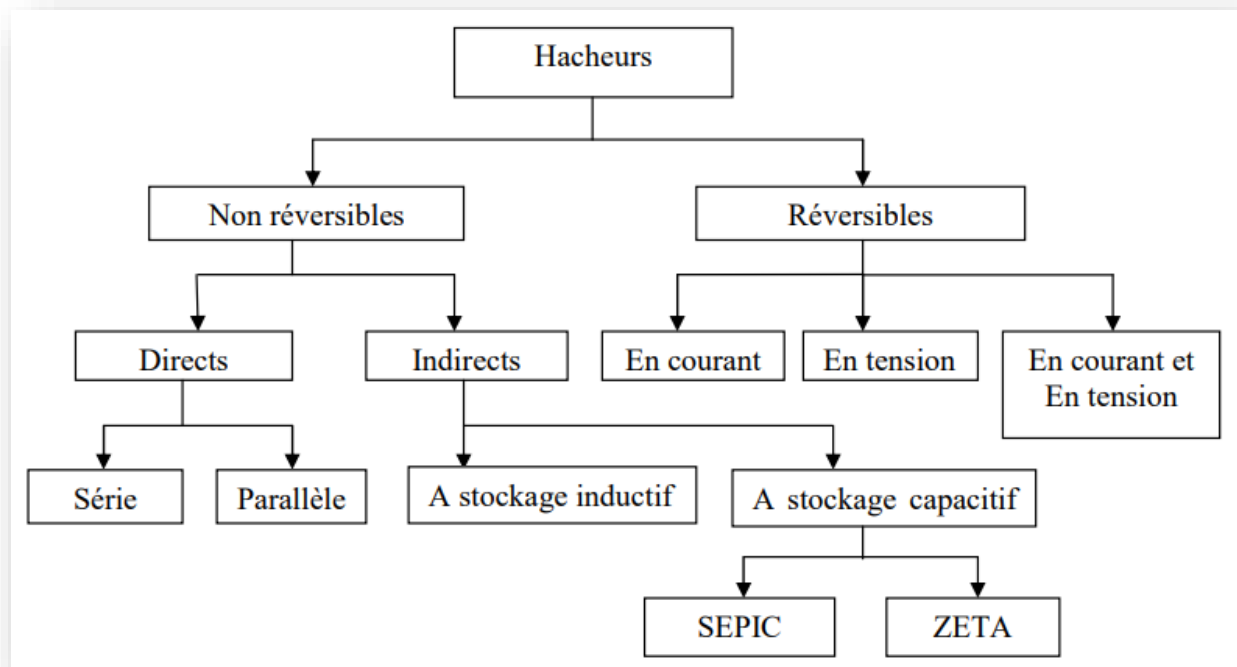


Figure I-3 : Différents types des hacheurs

I.2.1 Hacheurs réversibles

Ce sont des structures qui assurent une réversibilité en tension et/ou en courant. Ainsi, il est possible d'inverser le sens de parcours de l'énergie. Ainsi, une source peut devenir une charge et inversement. Ce type de comportement se rencontre usuellement dans les systèmes d'entraînement électrique. Ainsi, un moteur en sortie d'un hacheur représente une charge. Cependant, si on veut réaliser un freinage, le moteur va devenir une génératrice, ce qui va entraîner un renvoi d'énergie à la source (mieux qu'un simple freinage mécanique). [18]

Dans cette catégorie, on distingue **trois** types :

Hacheur réversible en tension : utilisé surtout pour l'entraînement d'une Machine à Courant Continu (MCC) dans un sens de rotation pour le fonctionnement en moteur avec freinage par récupération dans l'autre sens de rotation (génératrice) c'est le cas des ascenseurs

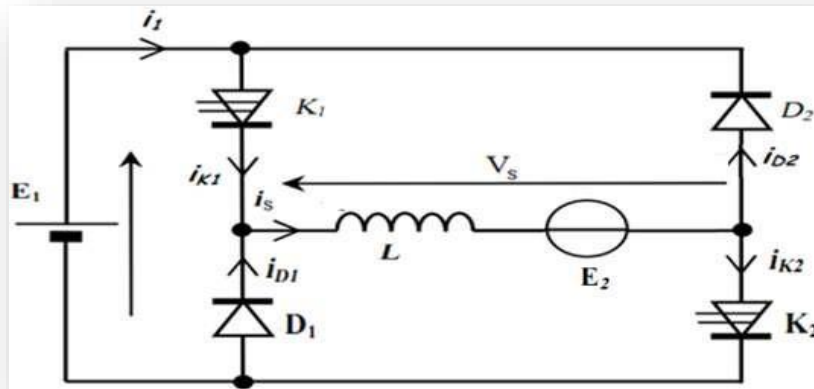


Figure I-4: hacheur réversible en tension

Hacheur réversible en courant : très employé pour l'entraînement d'une MCC dans un sens de rotation avec freinage par récupération

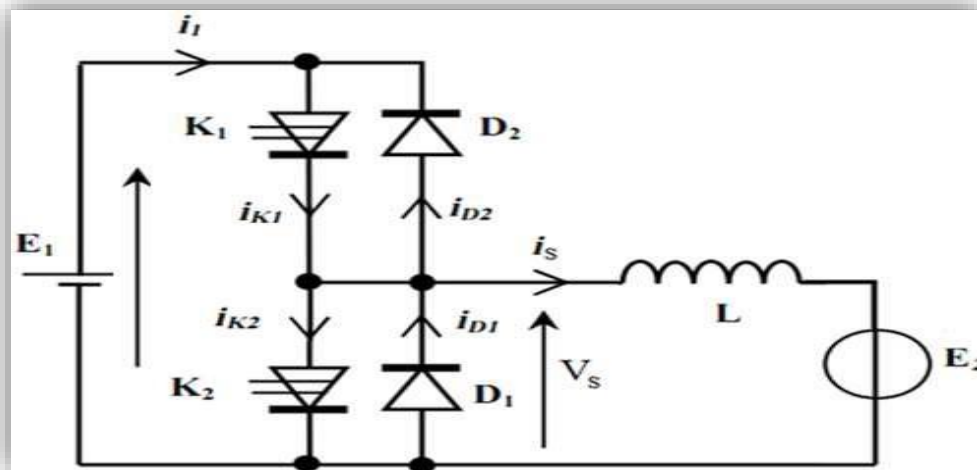


Figure I-5: Hacheur réversible en courant

Hacheur réversible en courant et en tension : très souvent, employé pour l'entraînement d'une MCC dans les deux sens de rotation avec freinage par récupération, c'est surtout le cas de la traction électrique à courant continu

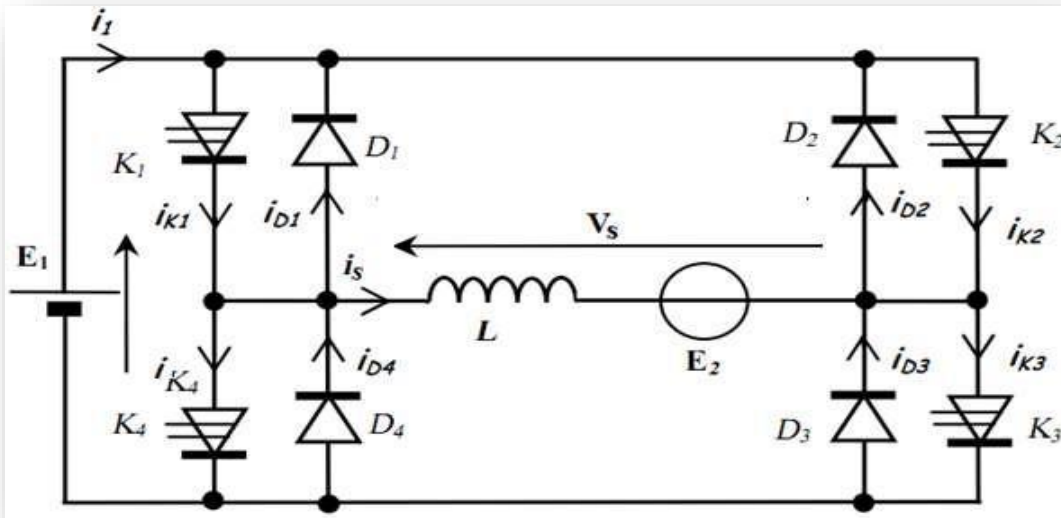


Figure I-6: hacheur réversible en courant et en tension

On peut caractériser un convertisseur DC-DC par l'indication de sa ou de ses réversibilités communes à la source de tension et à la source de courant [4] :

- Un convertisseur réversible en tension relie deux sources réversibles en tension
- Un convertisseur réversible en courant relie deux sources réversibles en courant.
- Un convertisseur réversible en courant et en tension relie deux sources toutes deux réversibles en courant et en tension

I.2.2 Hacheurs non réversibles

Ce sont des structures qui n'assurent pas la réversibilité, ni en tension, ni en courant. L'énergie ne peut donc aller que de la source vers la charge. Dans cette catégorie, on distingue deux types (Fig.1.3) :

- Les hacheurs à **liaison directe** qui associent deux sources de nature différentes :
 - Le hacheur série ou hacheur dévolteur (**Buck**).
 - Le hacheur parallèle ou hacheur survolteur (**Boost**).
- Les hacheurs à **liaison indirecte** ou à accumulation qui associent deux sources de même nature :
 - Le hacheur à stockage inductif ou parallèle-série (**Buck-Boost**).
 - Le hacheur à stockage capacitif (**Cuk**) [5].

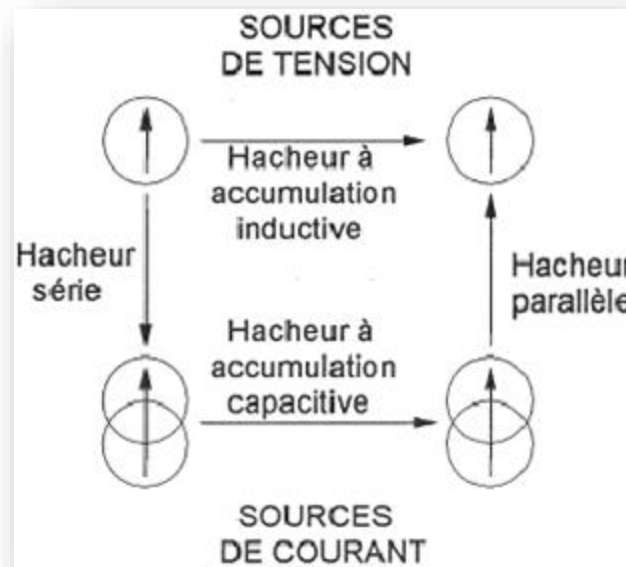


Figure 1-7: Classification des Hacheurs selon les Sources de Tension et de Courant

I.3 Différents types des hacheurs non réversibles

I.3.1 Hacheurs à liaison directe

Un hacheur à liaison directe est une matrice d'interrupteurs qui relie un générateur et un récepteur, autrement dit, une liaison entre deux sources continues de nature différente. On distingue :

I.3.1.1 Hacheur dévolteur ou série (Buck)

Le hacheur série est un convertisseur direct DC–DC abaisseur tension. La source d'entrée est de type tension continue et la charge de sortie continue est de type source de courant (Fig.1.4 a). L'interrupteur K1 peut être remplacé par un transistor puisque le courant est toujours positif et que les commutations doivent être commandées à la fermeture et à l'ouverture.

La charge R et le condensateur C apparaissent comme un récepteur de tension, il faut ajouter une inductance L en série pour rétablir le caractère de récepteur de courant vis-à-vis de la sortie du convertisseur proprement dit, on arrive ainsi au schéma de la figure 1.4b.

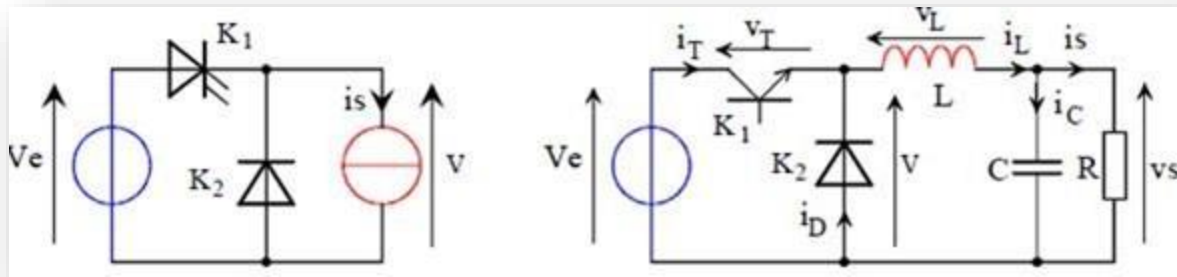


Figure I-8: Schéma du Convertisseur Buck

On en déduit que :

- Les interrupteurs sont unidirectionnels en tension et en courant.
- **K1** pourra s'agir d'un transistor de puissance (bipolaire, MOSFET, IGBT, ...) ou d'un thyristor muni de son circuit d'extinction (ou d'un thyristor GTO).
- **K2** présente la caractéristique d'une diode.

Le hacheur série impose à une machine à courant continu de fonctionner en moteur puisque le courant de sortie ne peut être que positif.

1.3.1.2 Hacheur survolteur ou parallèle (Boost)

Le hacheur parallèle est un convertisseur direct DC-DC élévateur de tension. La source d'entrée est de type courant continu (inductance en série avec une source de tension) et la charge de sortie est de type tension continue (condensateur en parallèle avec la charge résistive), Fig.I-9 a. L'interrupteur **K1** peut être remplacé par un transistor puisque le courant est toujours positif et que les commutations doivent être commandées à la fermeture et à l'ouverture.

Le récepteur proprement dit, constitué par la résistance **R** et le condensateur de filtrage **C** monté en parallèle à ses bornes, a le comportement de source de tension exigé par le convertisseur.

Par contre, il faut placer une bobine d'inductance **L** en série avec l'alimentation de tension **Ve** pour la transformer en une source de courant, on aboutit ainsi au schéma de la figure

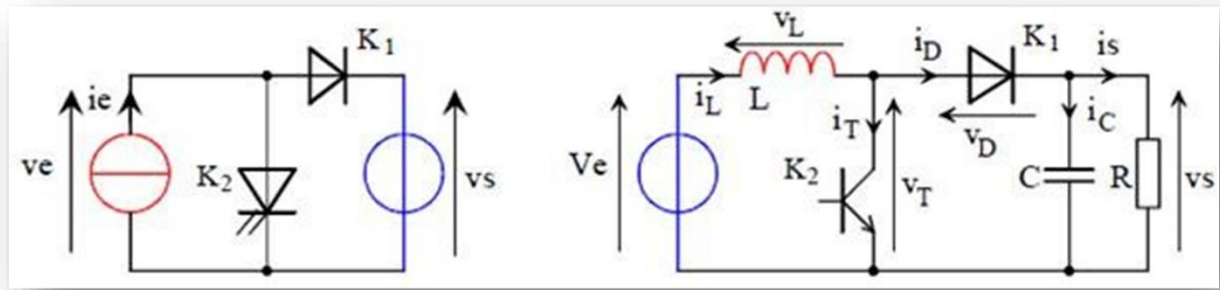


Figure I-10 : Schéma du Convertisseur Boost

Le hacheur parallèle impose à une machine à courant continu de fonctionner en génératrice (freinage par récupération) puisque le courant de sortie ne peut être que négatif.

I.3.2 Hacheurs à liaison indirecte ou à accumulation

Les hacheurs à liaison directe ne permettent le réglage du transfert d'énergie qu'entre sources de natures différentes, l'une de tension et l'autre de courant. Si on veut régler un transfert d'énergie entre deux sources de même nature, il faut utiliser un convertisseur indirect, c'est-à-dire un convertisseur comportant un étage intermédiaire avec un élément de stockage d'énergie : inductance ou condensateur. Ces hacheurs ne sont guère utilisés en moyenne et en forte puissance. Leur domaine d'application quasi-exclusif est celui des alimentations à découpage de faible puissance fonctionnant à des fréquences ultrasonores. [18]

I.3.2.1 Hacheur parallèle-série ou à stockage inductif (Buck-Boost)

Ce type d'hacheur, souvent appelé abaisseur-élevateur ou Buck-Boost, permet de relier deux sources de tension, par l'intermédiaire d'une source de courant (bobine) qui doit accumuler, puis restituer au récepteur l'énergie délivrée par le générateur, suivant le schéma de principe ci-dessous

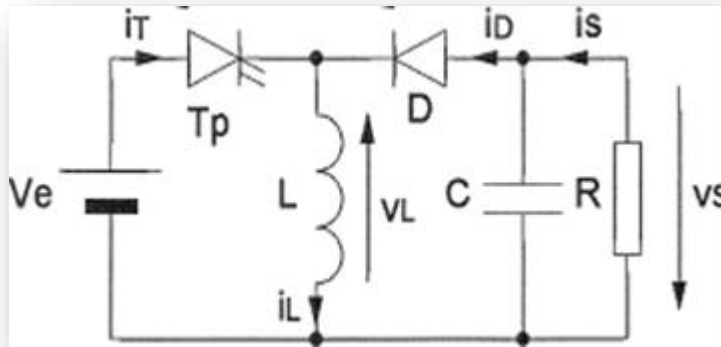


Figure I-11: Schéma du Convertisseur Buck-boost

C'est un montage abaisseur-élevateur de la tension de sortie. De plus c'est un montage inverseur de tension (tension de sortie négative par rapport à la référence de la source d'entrée)

1.3.2.2 Hacheur à stockage capacitif (hacheur de Cuk)

Ce type d'hacheur permet de relier deux sources de courant, par l'intermédiaire d'une source de tension (condensateur) qui doit accumuler, puis restituer au récepteur l'énergie délivrée par le générateur, suivant le schéma de principe ci-dessous (Fig.1.7) :

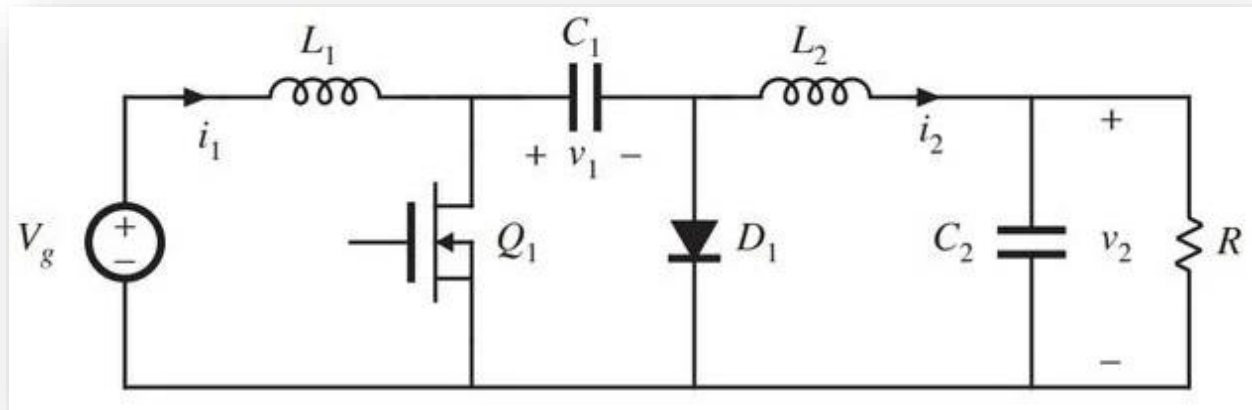


Figure I-12 : Schéma du Convertisseur Cuk

Le gain en tension est identique à celui du montage Buck-Boost. Il s'agit également d'un montage abaisseur-élevateur et inverseur de tension.

I.3.2.3 Hacheur SEPIC (Single-Ended Primary Inductor Converter)

La structure de l'hacheur SEPIC se déduit de celle du hacheur à stockage capacitif en permutant la diode de sortie et l'inductance de sortie (Fig.1.8). Ce hacheur présente des caractéristiques similaires à celles de l'hacheur Cuk, mais il n'est plus inverseur de tension

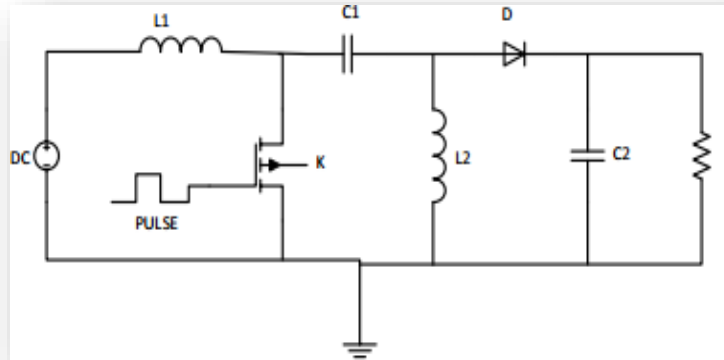


Figure I-13: Schéma du Convertisseur sepic

I.4 Les applications des convertisseurs dc-dc

Les convertisseurs **DC-DC** jouent un rôle crucial dans de nombreux domaines technologiques où la régulation et l'adaptation de la tension sont nécessaires. Voici les principales applications de ces convertisseurs :

- **Dans les systèmes d'électronique de puissance**, ils permettent de stabiliser l'alimentation des circuits en fournissant une tension continue ajustable, ce qui améliore l'efficacité énergétique et réduit les pertes.
- **Dans le domaine des énergies renouvelables**, les convertisseurs DC-DC sont essentiels pour optimiser l'exploitation des panneaux solaires. Ils ajustent la tension générée par les cellules photovoltaïques afin de garantir une alimentation stable des charges ou des batteries de stockage. Leur intégration avec des algorithmes **MPPT (Maximum Power Point Tracking)** permet d'extraire le maximum de puissance disponible, améliorant ainsi le rendement du système.
- **Les véhicules électriques et hybrides** utilisent également ces convertisseurs pour gérer l'énergie stockée dans les batteries et l'adapter aux moteurs électriques ou aux

équipements embarqués. Ils assurent une **distribution optimale de l'énergie** et contribuent à une meilleure gestion de la consommation électrique, ce qui prolonge l'autonomie des véhicules.

- ***Dans le secteur des télécommunications***, les convertisseurs DC-DC sont intégrés aux stations de communication et aux infrastructures réseau afin de réguler les tensions d'alimentation des équipements électroniques. Ils garantissent la stabilité et la continuité des opérations, particulièrement dans les sites isolés ou alimentés par des sources d'énergie renouvelables.
- ***La robotique et les systèmes embarqués*** nécessitent également des convertisseurs DC-DC pour alimenter les microcontrôleurs, les capteurs et les actionneurs. Leur rôle est d'assurer une alimentation fiable avec un contrôle précis de la tension, ce qui est indispensable dans les applications autonomes et intelligentes.
- ***Enfin, dans l'aéronautique et le spatial***, ces convertisseurs sont utilisés pour la gestion énergétique des satellites et des engins spatiaux. Ils permettent une régulation fine des tensions électriques et garantissent le bon fonctionnement des instruments embarqués, souvent sous des conditions extrêmes où la fiabilité est primordiale.
-

Grâce à leur polyvalence et leur efficacité, les convertisseurs **DC-DC** sont devenus indispensables dans un large éventail d'applications, améliorant la gestion de l'énergie et contribuant à la transition vers des systèmes plus performants et durables

I.5 Le système solaire photovoltaïque

L'exploitation de l'énergie solaire constitue une avancée majeure dans le développement des énergies renouvelables. Parmi les technologies disponibles, les **systèmes photovoltaïques (PV)** se distinguent par leur capacité à convertir directement l'énergie lumineuse en électricité grâce à l'effet photovoltaïque. Ces systèmes sont de plus en plus utilisés dans les domaines résidentiels, Industriels et énergétiques, contribuant ainsi à la réduction de la dépendance aux combustibles fossiles et à la diminution des émissions de gaz à effet de serre.

Le **système solaire photovoltaïque** est un dispositif de conversion d'énergie permettant de transformer le rayonnement solaire en électricité par le biais de **cellules photovoltaïques**. Il

repose sur le principe de l'**effet photoélectrique**, découvert par Edmond Becquerel en 1839 et explicité par Albert Einstein en 1905.

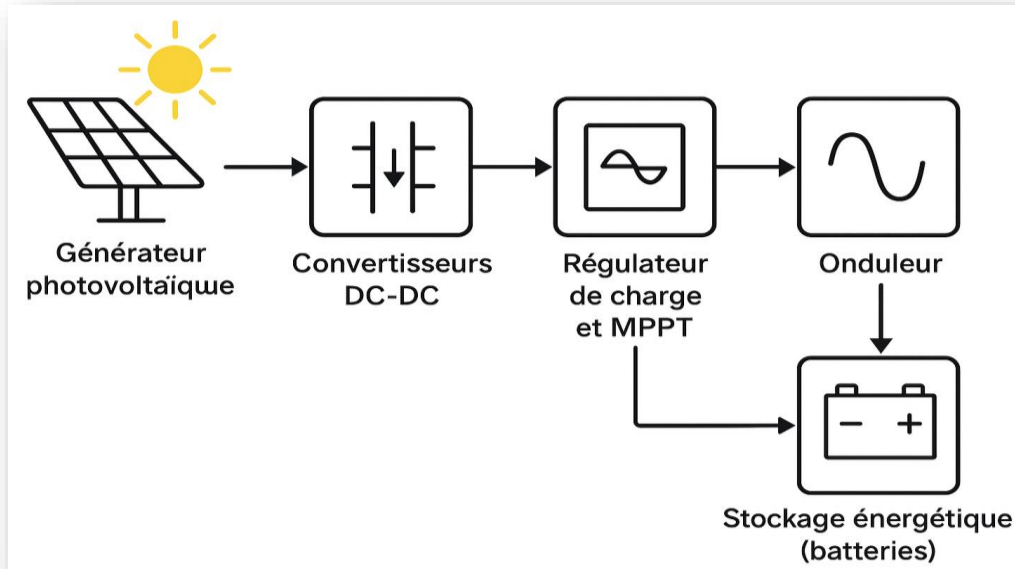


Figure I-14 : Systèmes photovoltaïques (PV)

Un système photovoltaïque comprend plusieurs sous-ensembles :

- **Générateur photovoltaïque** (panneaux solaires) : Constitué de cellules solaires interconnectées qui produisent une tension et un courant continu.
- **Convertisseurs DC-DC** : Dispositifs électroniques permettant de réguler et d'adapter la tension issue des panneaux à des valeurs exploitables par la charge ou le stockage
- **Onduleur** : Permet la conversion du courant continu en courant alternatif pour une distribution sur le réseau.
- **Régulateur de charge et MPPT** : Optimise l'exploitation de la puissance maximale disponible en ajustant dynamiquement les paramètres du convertisseur.
- **Stockage énergétique** (batteries) : Stocke l'électricité pour une utilisation différée, garantissant ainsi un fonctionnement stable du système.

Les systèmes photovoltaïques sont classés en trois catégories :

- **Systèmes autonomes (off-grid)**, ne nécessitant pas de connexion au réseau électrique.

- **Systèmes connectés au réseau (on-grid)**, qui injectent l'énergie produite dans l'infrastructure électrique publique.
- **Systèmes hybrides**, combinant plusieurs sources d'énergie pour une meilleure stabilité et efficacité.

I.5.1 Définition des panneaux photovoltaïques

Un **panneau photovoltaïque** est un assemblage de **cellules solaires**, généralement à base de silicium, qui génèrent de l'électricité sous l'effet du rayonnement solaire. Sa performance est déterminée par son **rendement de conversion**, influencé par divers paramètres :

- **L'irradiance solaire** : Augmente proportionnellement le courant généré.
- **La température de fonctionnement** : A un effet inverse sur la tension des cellules solaires.
- **La technologie utilisée** :
 - **Monocristallin** : Rendement élevé (>20 %), adapté aux applications nécessitant une forte densité énergétique.
 - **Polycristallin** : Moins cher mais légèrement moins efficace (~15-18 %).
 - **Amorphe** : Flexible et léger, utilisé principalement dans des applications mobiles ou intégrées.



Figure I-15 : Panneau Solaire Photovoltaïque

I.5.2 Relation entre les Panneaux Photovoltaïques et les Convertisseurs DC-DC

L'utilisation des **cellules photovoltaïques (PV)** dans les convertisseurs DC-DC est essentielle pour garantir une conversion efficace de l'énergie solaire en une tension et un courant adapté aux besoins des charges électriques. Les cellules photovoltaïques convertissent l'énergie solaire en électricité sous forme de courant continu (DC). Cependant, la tension et le courant fournis par ces cellules varient en fonction :

- De **l'irradiance solaire** (intensité lumineuse reçue)
- De **la température** (impact sur la tension de sortie)
- Des **caractéristiques de la charge connectée**.

Les convertisseurs DC-DC interviennent pour adapter cette énergie aux exigences du système en assurant un **transfert optimal de puissance**.

Types de Convertisseurs DC-DC Utilisés avec les Cellules PV

Selon les besoins du système, plusieurs types de convertisseurs **DC-DC** sont utilisés :

- **Buck (réducteur)** : Diminue la tension des cellules PV pour correspondre à la charge (exemple : chargement de batteries).
- **Boost (élevateur)** : Augmente la tension du panneau lorsque celle-ci est inférieure aux exigences de la charge.
- **Buck-Boost** : Fonctionne comme un abaisseur-élevateur, permettant une flexibilité dans la gestion de la tension.
- **SEPIC (Single-Ended Primary Inductor Converter)** : Maintient une sortie ajustable, idéale pour les systèmes à variation de tension, comme ceux utilisant des panneaux solaires.

I.6 Conclusion

Dans ce chapitre, nous avons présenté un aperçu des différents types de convertisseurs DC-DC, en mettant particulièrement l'accent sur les convertisseurs non réversibles, leurs avantages ainsi que leurs applications, notamment dans les alimentations à découpage de faible puissance. Étant donné l'importance du convertisseur SEPIC dans les alimentations à découpage, le chapitre suivant sera consacré à l'étude de son principe de fonctionnement, ainsi qu'à l'analyse de ses caractéristiques et au choix des éléments qui le composent.

II. CHAPITRE 2

Principe et analyse du fonctionnement du convertisseur SEPIC

II.1 Le Convertisseur SEPIC

II.1.1 Définition

Le convertisseur SEPIC (Single Ended Primary Inductor Converter) a été conçu à la fin des années 1970 par Slobodan Cuk. La structure de le hacheur SEPIC se déduit de l'hacheur capacitif dit hacheur Cuk par permutation de la diode et de l'inductance de sortie. Il présente des caractéristiques similaires à celle de le hacheur Cuk, à l'exception qu'il est non inverseur de tension. La tension de sortie peut être supérieure ou inférieure à la tension d'entrée.

Le convertisseur SEPIC est composé de deux inductances $L1$ et $L2$. Elles peuvent être bobinées sur le même circuit magnétique, cela permet de gagner de la place sur le PCB et à tendance à coûter moins chère que deux inductances séparées. La tension de sortie dépend du rapport cyclique appliqué à l'interrupteur K . La topologie du SEPIC est appropriée pour les applications de charge de batteries et pour la correction du facteur de puissance (PFC) grâce à l'inductance en série avec la source [1].

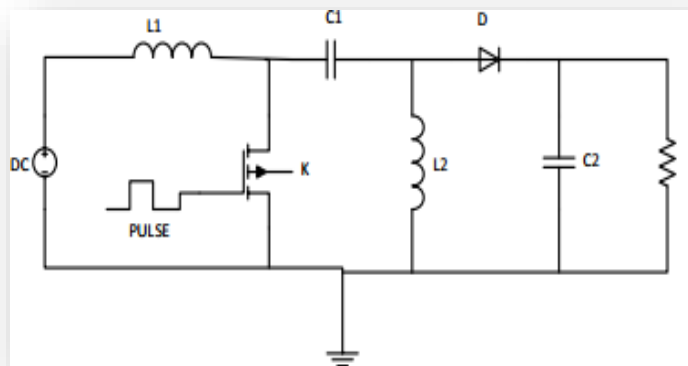


Figure II-1 : Le convertisseur SEPIC

II.1.2 Principe et analyse du fonctionnement

Le convertisseur à inductance primaire à une extrémité (SEPIC), illustré à la figure II-2 (a) [19], est dérivé de la topologie du convertisseur boost par l'insertion d'un condensateur de couplage $C1$ entre l'inductance $L1$ et la diode $D1$. Ce condensateur permet de bloquer tout chemin de courant continu (DC) entre l'entrée et la sortie, assurant ainsi une isolation électrique entre les deux.

Afin de maintenir l'anode de la diode $D1$ à un potentiel défini, celle-ci est reliée à la masse via une seconde inductance $L2$. Cette inductance $L2$ peut être physiquement séparée de $L1$ ou être couplée magnétiquement en les enroulant toutes deux sur un même noyau magnétique. [8]

Le transfert d'énergie au sein du convertisseur est commandé par un interrupteur $M1$, généralement un transistor de type MOSFET. Le circuit fonctionne selon deux configurations distinctes, en fonction de l'état (fermé ou ouvert) de l'interrupteur $M1$, comme illustré aux figures II-3 (b) et II-4 (c) [19]. Ces configurations correspondent au mode de conduction continue (CCM), dans lequel le courant circulant dans les inductances ne tombe jamais à zéro

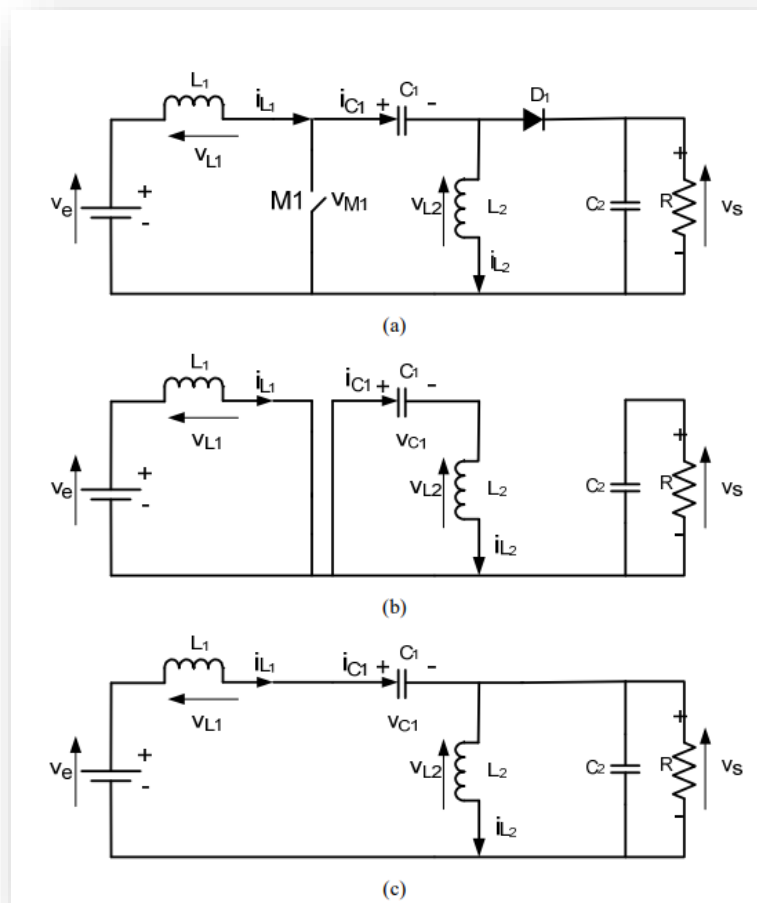


Figure II-2 : Schémas du Convertisseur SEPIC : (a) Schéma de Base, (b) Interrupteur Ouvert, (c) Interrupteur Fermé

Pendant le fonctionnement en régime permanent d'un convertisseur SEPIC, et en négligeant

l'ondulation de tension, la tension moyenne aux bornes du condensateur V_{C1} est égale à la tension d'entrée V_e . En partant de cette hypothèse, on peut facilement déduire les tensions présentes dans le circuit, comme illustré à la Figure II-5.

Premier intervalle : $0 \leq t < \alpha T$ (phase d'accumulation d'énergie)

Lorsque l'interrupteur Q est fermé, la diode D est bloquée. Le schéma équivalent de cette phase est illustré par la figure II-6.

Dans cet intervalle de temps, l'énergie est accumulée dans les inductances $L1$ et $L2$.

Dans cet état stable, les tensions moyennes à travers les inductances $L1$ et $L2$ sont nulles, ce qui signifie qu'il n'y a pas de variation nette de l'énergie dans ces inductances à long terme pendant cette phase de commutation.

Lorsqu'une tension d'entrée V_e est appliquée aux bornes de l'inductance $L1$, le courant traversant $L1$ augmente de manière linéaire, permettant ainsi le stockage de l'énergie dans $L1$.

Parallèlement, l'énergie stockée dans le condensateur C_1 est transférée vers l'inductance $L2$, tandis que celle stockée dans le condensateur C_2 est envoyée vers la charge. Le condensateur C_{out} sert à maintenir une tension constante sur la sortie du convertisseur

Deuxième intervalle : $\alpha T \leq t < T$ (Phase de roue libre)

Lorsque $M1$ est ouvert (bloqué), et en se référant à la Figure 2-1(c), la tension aux bornes de l'inductance $L2$ est égale à la tension de sortie. D'un autre côté, la tension aux bornes de $M1$ est égale à

$$V_e = V_{C1} + V_s + V_{L2}. \quad (1)$$

En ce qui concerne la tension aux bornes de $L1$, elle est alors égale à V_s . Cette phase se caractérise par une augmentation de l'énergie stockée dans les condensateurs. Toutefois, comme le courant dans les inductances ne tombe jamais à zéro, celles-ci continuent d'alimenter le circuit.

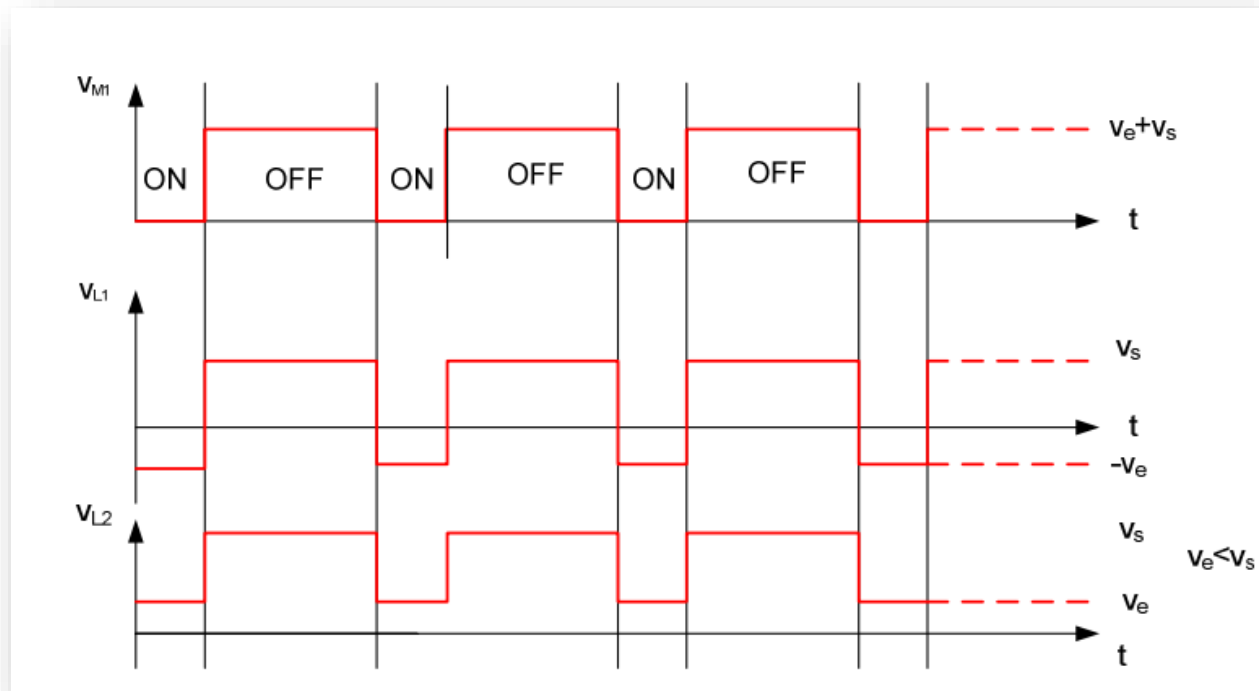


Figure II-3 : Diagrammes de Commande et de Tension pour un Convertisseur SEPIC

Étant donné que le condensateur **C1** bloque le courant continu, le courant moyen qui le traverse I_{C1} est nul. Par conséquent, l'inductance **L2** constitue la seule source de courant pour la charge. Ainsi, le courant moyen traversant **L2** (I_{L2}) est égal au courant moyen de la charge et est indépendant de la tension d'entrée. Puisque la tension aux bornes du condensateur **C1** est égale à la tension d'entrée, la tension de sortie correspond à la différence entre la tension au niveau de commutation V_{M1} et la masse V_e . La tension de sortie est donc directement contrôlée par v_{M1} elle-même déterminée par le rapport cyclique du signal **PWM**.

Pour obtenir un fonctionnement en mode élévateur (tension de sortie supérieure à la tension d'entrée), la tension V_{M1} doit être supérieure au double de la tension d'entrée. En revanche, pour un fonctionnement en mode abaisseur (tension de sortie inférieure à la tension d'entrée), V_{M1} doit être inférieure au double de la tension d'entrée. Le mode de fonctionnement du convertisseur — mode de conduction continue (**CCM**) ou mode de conduction discontinue (**DCM**) — dépend du fait que le courant dans l'inductance **L1** tombe ou non à zéro pendant le cycle de commutation

II.2 Le Convertisseur SEPIC MODIFIE

Au fil des années, les chercheurs et ingénieurs ont proposé plusieurs modifications à la topologie classique du convertisseur SEPIC, dans le but d'améliorer ses performances, notamment en termes de rendement, de gain en sortie, de stress sur les composants et de capacité de gestion de puissance et cela peut impliquer plusieurs ajustements dans la conception selon les besoins de l'application. Voici quelques versions modifiées du convertisseur SEPIC, accompagnées de leurs principales caractéristiques :

II.2.1 SEPIC à Inductance Couplée

Principe et Conception

Dans le SEPIC classique, deux inductances distinctes (L_1 et L_2) assurent le stockage et le transfert d'énergie. L'**approche à inductance couplée** consiste à faire bobiner ces deux inductances sur un noyau commun. Ce procédé présente plusieurs avantages :

- **Réduction de l'encombrement physique** : Une seule pièce de noyau remplace deux composants distincts, diminuant ainsi la taille globale du module.
- **Diminution des pertes magnétiques** : Un noyau unique entraîne moins de pertes par rapport à l'utilisation de deux noyaux séparés.
- **Atténuation du ripple** : Grâce à l'effet de mutualité, les courants de ripple dans les deux enroulements s'opposent, annulant partiellement leurs effets.

Considérations Techniques

- **Calcul de l'inductance effective** : Il faut reconsidérer le dimensionnement. La combinaison en série ou en parallèle des inductances, associée aux coefficients de couplage, doit être judicieusement évaluée.
- **Inductance de fuite** : L'un des inconvénients potentiels est l'introduction d'une inductance de fuite. Celle-ci peut provoquer des surtensions lors de l'arrêt de l'interrupteur. Pour y remédier, des circuits d'atténuation (snubber circuits) ou un clamp actif peuvent être intégrés.

II.2.2 SEPIC Interleaved

Principe et Conception

Le principe de l'**interleaving** consiste à mettre en parallèle plusieurs cellules SEPIC fonctionnant en décalage de phase. Par exemple, dans une configuration à deux phases, chaque phase est décalée

de 180° par rapport à l'autre. Ce procédé génère plusieurs avantages :

- **Réduction significative du ripple** : Les courants pulsés (ripple) de chaque phase se compensent, réduisant ainsi les harmoniques et le besoin en filtres volumineux en entrée et en sortie.
- **Répartition du courant** : Chaque cellule gère seulement une fraction du courant total, diminuant le stress sur les interrupteurs et diodes.
- **Amélioration thermique** : La dissipation de la chaleur est répartie sur plusieurs modules, ce qui améliore globalement la performance thermique et la fiabilité.

Défis et Implementation

- **Contrôle et équilibrage** : La gestion précise des décalages de phase et l'équilibrage des courants entre les cellules sont essentiels. Cela implique un circuit de commande plus complexe pour assurer une synchronisation optimale.
- **Applications pratiques** : Des exemples commerciaux, comme le design de référence de 500 W proposé par Texas Instruments, montrent que cette méthode est viable pour des systèmes haute puissance

II.2.3 SEPIC à Gain Élevé

Principe et Conception

Le SEPIC standard a une limite concernant le rapport de conversion, surtout lorsqu'une élévation extrême de tension est requise sans pousser le rapport cyclique (D) vers 100%. Pour contourner cette contrainte, des éléments additionnels sont intégrés :

- **Cellules d'augmentation de tension** : L'insertion de cellules à condensateur commuté (switched-capacitor) ou d'inductance commutée permet de multiplier la tension de sortie.
- **Topologie en cascade** : En ajoutant, par exemple, un doubleur diode-condensateur à la chaîne SEPIC, il devient possible d'obtenir un facteur de multiplication de tension substantiel, tout en gardant des rapports cycliques modérés.

Performances

- **Exemples concrets** : Des études expérimentales ont montré qu'un SEPIC modifié avec cellules actives pouvait atteindre un gain de 10 à 53 fois selon le rapport cyclique (par exemple, $D = 0.55$ pour un gain $\times 10$ et $D = 0.8$ pour un gain $\times 53$) tout en maintenant un rendement impressionnant (autour de 96% à 100 W).
- **Compromis** : L'ajout d'éléments supplémentaires augmente la complexité du circuit

(nombre accru de diodes, condensateurs, voire d'interrupteurs), mais cet investissement se traduit par une réduction du stress sur le dispositif principal et une meilleure efficacité globale.

II.2.4 SEPIC Synchrone

Principe et Conception

Dans la topologie SEPIC classique, une diode assure la conduction pendant l'intervalle OFF de l'interrupteur principal. Toutefois, la chute de tension directe sur la diode induit des pertes. En remplaçant cette diode par un MOSFET activement contrôlé (redresseur synchrone) :

- **Amélioration de l'efficacité** : Le MOSFET a une chute de tension de conduction bien moindre que celle de la diode, ce qui réduit les pertes.
- **Diminution du chauffage** : Une moindre dissipation de chaleur améliore la robustesse des composants.

Aspects de Conception

- **Synchronisation** : Le contrôle doit être parfaitement réglé afin de s'assurer que le MOSFET synchrone se mette en conduction exactement au moment opportun, évitant tout risque de conduction croisée pouvant mener à des courts-circuits.
- **Implémentation** : Certaines implémentations modernes utilisent des circuits intégrés qui pilotent à la fois l'interrupteur principal et le redresseur synchrone, parfois en exploitant des topologies à 4 interrupteurs pour une efficacité maximale.

II.2.5 SEPIC avec Clamp Actif et Circuits Snubber

Principe et Conception

Lors de l'utilisation d'inductances couplées et à des fréquences de commutation élevées, l'inductance de fuite peut induire des surtensions lors de l'ouverture de l'interrupteur. Pour gérer ce phénomène :

- **Circuits Snubber** : Ces réseaux (combinant résistances, condensateurs et diodes) absorbent et dissipent l'énergie indésirable afin d'éviter des pics de tension élevés.
- **Clamp Actif** : Une amélioration consiste à intégrer un petit interrupteur auxiliaire et un condensateur afin de clamer la tension et recycler l'énergie de fuite. Ce dispositif permet de réduire les pics de tension, de stabiliser la commutation (souvent via des techniques ZVS ou ZCS) et d'améliorer le rendement du convertisseur.

Bénéfices

- **Réduction des pertes de commutation** : En adoucissant les transitions de tension, la dissipation d'énergie lors des commutations est diminuée.
- **Optimisation pour haute fréquence** : Le clamp actif est particulièrement pertinent pour permettre une commutation à des fréquences plus élevées sans compromettre la stabilité.

II.2.6 SEPIC Bidirectionnel

Principe et Conception

Pour certaines applications, notamment dans les systèmes de stockage d'énergie ou les véhicules hybrides, il est nécessaire que le convertisseur puisse fonctionner en mode bidirectionnel. Cela signifie que :

- **Flux d'énergie réversible** : Le convertisseur peut transférer de l'énergie dans les deux sens—depuis une source vers une charge ou en sens inverse (par exemple, lors de la récupération d'énergie en freinage régénératif).
- **Commande double sens** : Le circuit doit intégrer des mécanismes de contrôle qui permettent de sélectionner et de réguler de façon fiable le mode de fonctionnement selon la direction du flux d'énergie.

Défis Techniques

- **Complexité de la commande** : Le passage du mode boost à un mode réversible exige un soin particulier au niveau des stratégies de commande pour éviter tout déséquilibre ou interférence.
- **Applications industrielles** : Ce type de convertisseur est souvent utilisé dans des systèmes hybrides ou en complément d'architectures de stockage d'énergie, où la flexibilité de la conversion bidirectionnelle est un atout majeur.

II.3 L'analyse du SEPIC à gain élevé

Le convertisseur SEPIC modifié à gain élevé est obtenu en ajoutant la **diode DM** et le **condensateur CM** au convertisseur SEPIC de base. La **technique de multiplication de tension** est utilisée pour augmenter le **gain statique** des convertisseurs DC–DC boost monophasés. [20]

De nombreuses caractéristiques de fonctionnement du convertisseur SEPIC de base sont modifiées avec la modification proposée.

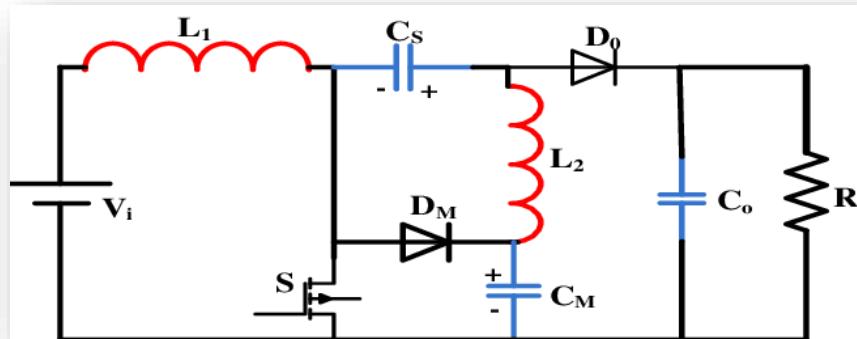


Figure II-4 : Schéma d'un sepic modifié

II.3.1 Principe de Fonctionnement

Le **condensateur CM** est chargé avec la tension de sortie du convertisseur boost de base. Par conséquent, la tension appliquée à l'inductance **L2** pendant la conduction de l'interrupteur de puissance **S** est plus élevée que dans le convertisseur SEPIC de base, ce qui permet **d'augmenter le gain statique**.

Le **principe de fonctionnement** du convertisseur SEPIC modifié présente les **deux phases de fonctionnement** suivantes :

- **Première phase** : l'interrupteur est **ouvert**
- **Deuxième phase** : l'interrupteur est **fermé**

Le principe de fonctionnement de la première phase est illustré à la figure Figure II-5 quand l'interrupteur est ouvert :

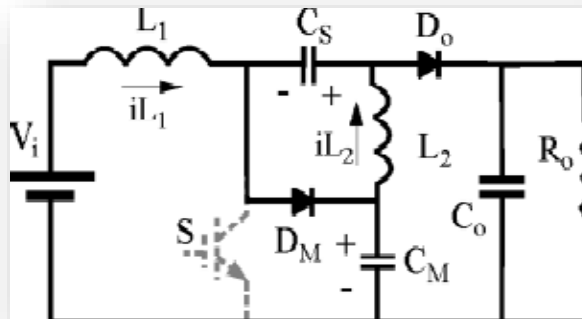


Figure II-5 : fonctionnement du convertisseur SEPIC modifié - l'interrupteur est ouvert-

La première phase de fonctionnement s'étend de l'instant t_0 à t_1

À l'instant t_0 , l'interrupteur S est ouvert, et l'énergie stockée dans l'inductance d'entrée L_1 est transférée vers la sortie à travers le condensateur C_S et la diode de sortie D_O , mais aussi vers le condensateur C_M à travers la diode D_M . [20]

Par conséquent, la tension aux bornes de l'interrupteur est égale à la tension du condensateur C_M . L'énergie stockée dans l'inductance L_2 est également transférée vers la sortie à travers la diode D_O .

Le principe de fonctionnement de Deuxieme phase est illustré à la figure II-7 quand l'interrupteur est fermée :

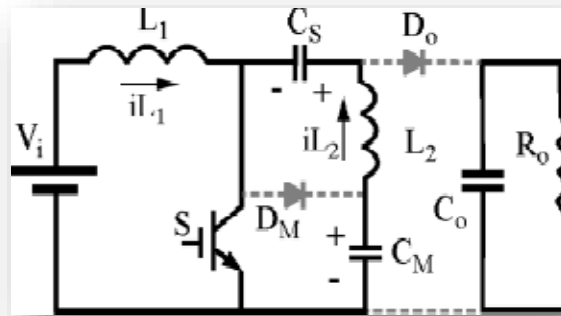


Figure II-6 : fonctionnement du convertisseur SEPIC modifié - l'interrupteur est ferme-

La **deuxième phase de fonctionnement** s'étend de l'instant t_1 à t_2 .

À l'instant t_1 , l'interrupteur S est **fermé**, et les **diodes D_M et D_O** sont **bloquées**.

Les inductances L_1 et L_2 stockent de l'énergie.

La **tension d'entrée** est appliquée à l'inductance d'entrée L_1 , et la **tension $V_{CM} - V_{CS}$** est appliquée à l'inductance L_2 .

La tension V_{CM} est **supérieure** à la tension V_{CS}

II.4 Dimensionnement d'un convertisseur SEPIC

Seul le fonctionnement en conduction continue du convertisseur est étudié, c'est-à-dire que le courant dans l'inductance ne s'annule jamais en zéro avant la fin d'un cycle de fonctionnement.

Du fait de la complexité de ce hacheur, nous ne l'étudierons pas phase par phase. Nous utiliserons seulement les équations finales permettant de dimensionner les éléments du convertisseur.

II.4.1 Rapport cyclique

Le rapport cyclique est donné par :

$$\alpha = \frac{V_{out} + V_D}{V_{out} + V_{in} + V_D} \quad (2)$$

Avec V_{in} la tension d'entrée, V_{out} la tension de sortie et V_D la tension de seuil de la diode. Avec un rapport cyclique proche de 50%, la tension d'entrée est égale à la tension de sortie, le gain est unitaire.

Le rapport cyclique varie en fonction de la tension d'entrée appliquée afin d'avoir une tension de sortie constante. Ainsi le rapport cyclique maximal est :

$$\alpha_{max} = \frac{V_{out} + V_D}{V_{out} + V_{in(min)} + V_D} \quad (3)$$

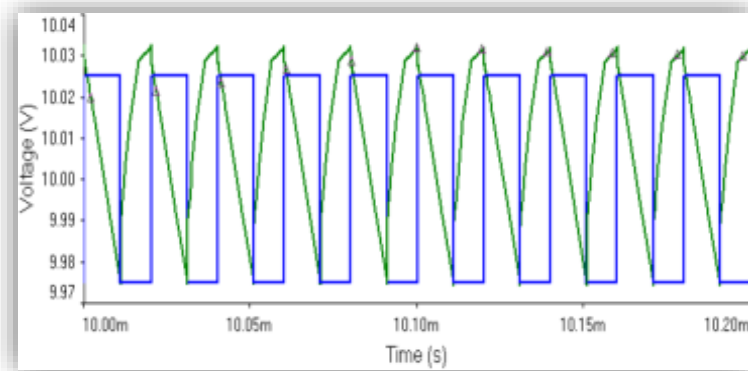


Figure II-8 : Courbe de V_{out} et impulsion

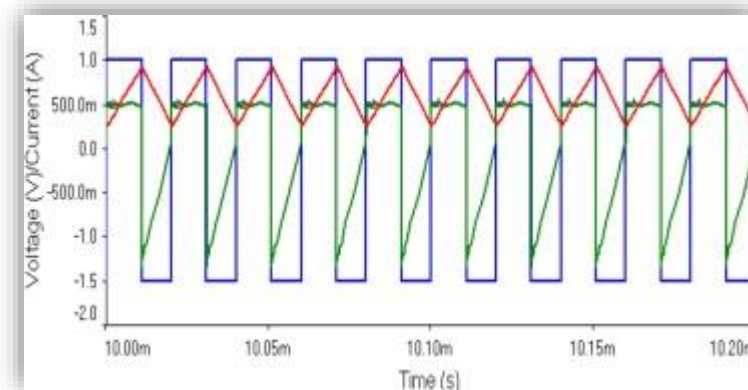


Figure II-8 : Courbe de I_{cout} , I_L et impulsion

II.4.2 Inductances

Les valeurs des inductances sont déterminées principalement par l'ondulation de courant acceptée. Généralement, on autorise une ondulation de 40% du courant d'entrée maximal pour la tension d'entrée minimale. L'ondulation de courant est définie par l'équation suivante

$$\Delta iL = I_{in} \times 40\% + I_{out} \times \frac{V_{out}}{V_{in(min)}} \times 40\% \quad (4)$$

Soit les valeurs d'inductances calculées par :

$$L1 = L2 = L = \frac{V_{in(min)}}{\Delta iL \cdot f} \alpha \quad (5)$$

Avec f la fréquence de découpage. Pour s'assurer que le courant dans l'inductance ne sature pas, le courant crête est donné par :

$$I_{L1(peak)} = I_{out} * \frac{V_{out} + V_d}{V_{in(min)}} * \left(1 + \frac{40\%}{2}\right) \quad (6)$$

$$I_{L2(peak)} = I_{out} \left(1 + \frac{40\%}{2}\right) \quad (7)$$

Si les inductances $L1$ et $L2$ sont bobinées sur le même circuit magnétique, les valeurs d'inductances sont remplacées par $2L$ à cause de la mutuelle inductance. Les valeurs d'inductances sont alors :

$$L1' = L2' = \frac{L}{2} = \frac{V_{in(min)}}{2\Delta iL \cdot f} \times \alpha_{max} \quad (8)$$

II.4.3 Condensateur de couplage

Le condensateur de couplage doit être capable de laisser passer le courant efficace donné par

$$I_{C1(rms)} = I_{out} \sqrt{\frac{V_{out} + V_d}{V_{in(min)}}} \quad (9)$$

Le condensateur est dimensionné à partir de l'ondulation de tension crête à crête voulue définie par la formule suivante :

$$\Delta V_{C1} = \frac{I_{out} * \alpha_{max}}{C1 * f} \quad (10)$$

II.4.4 Condensateur de filtrage

Le condensateur C2 à la sortie du convertisseur SEPIC permet de filtrer la tension et de maintenir celle-ci constante. La formule permettant de dimensionner le condensateur est donnée par :

$$C2 = \frac{I_{out} * \alpha_{max}}{V_{ripple} * 0.5 * f} \quad (11)$$

Avec I_{out} le courant dans la charge, V_{ripple} l'ondulation de tension.

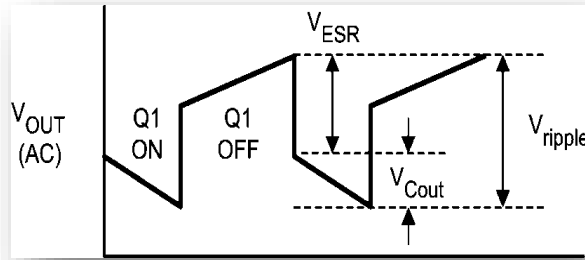


Figure II-9 : Comportement du Condensateur de Filtrage dans un Convertisseur : Tension de Sortie et Ondulation

II.4.5 Transistor

Le transistor doit être capable de supporter une tension égale à $V_{IN} + V_{out}$, et être traversé par un courant crête égal à

$$I_{k(peak)} = I_{L1(peak)} + I_{L2(peak)} \quad (12)$$

Le courant efficace est donné par :

$$I_{k(rms)} = I_{out} * \sqrt{\frac{(V_{out} + V_{in(min)} + V_d) * (V_{out} + V_d)}{V_{in(min)}}} \quad (13)$$

II.4.4 Diode

La diode possède les mêmes contraintes que le transistor, elle doit supporter un courant (**peak**)= $I_{k(peak)}$.

Elle doit résister à une tension inverse de $V_{out(max)} + V_{in(min)}$.

Le courant moyen dans la diode est égal au courant de sortie I_{out} .

Il faudra veiller à ce que la puissance dissipable par la diode soit inférieure aux pertes par conduction et par commutations. Il est recommandé de choisir des diodes Schottky pour limiter ses pertes.

II.5 Simulation du convertisseur SEPIC par POUTEUS

II.5.1 Modélisation du Circuit SEPIC

Basent sur le circuit équivalent du SEPIC, nous avons construit un bloc de simulation sous logiciel « Proteus » (par ISIS).

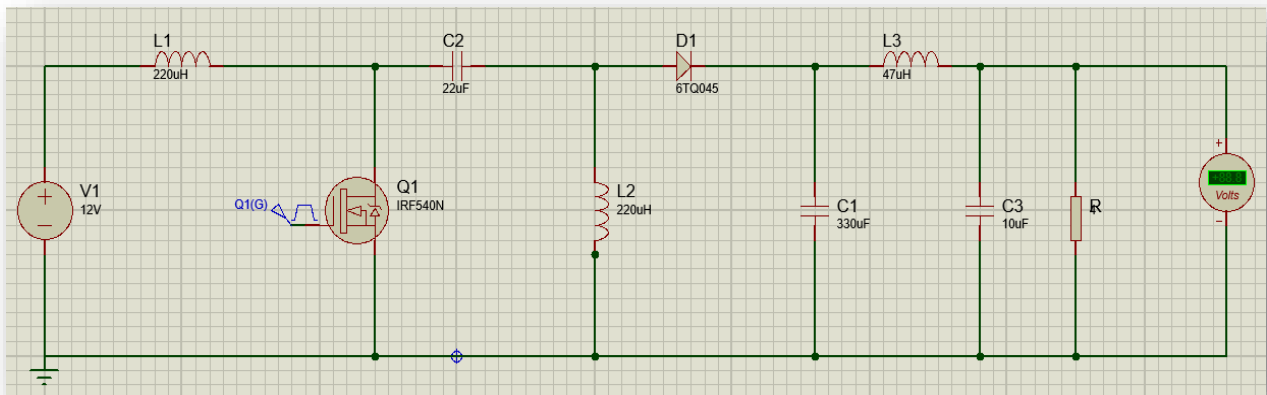


Figure II-10 : Le circuit du convertisseur sepic sous proteus

Le circuit SEPIC simulé dans Proteus est composé des éléments suivants :

Composant	VALEURS
V_in	12V
Condensateur C1	22uF
Condensateur C2	330uF
Inductances L1	220uH
Inductances L2	220uH
Resistance R	5
Frequence	50khz

Figure II-9 : paramètres de simulation

Dans cette phase de simulation, le signal PWM est généré par un **module PWM externe** et appliqué directement au **MOSFET (Q1)**. Les paramètres du générateur PWM sont

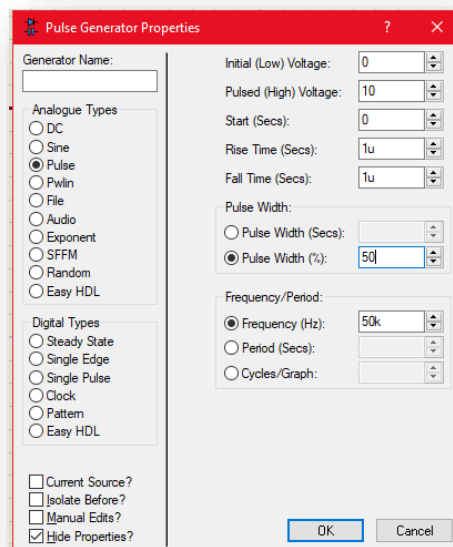


Figure II-11: Paramètres du signal pwm sous proteus

II.5.2 Analyse des Résultats de Simulation et Interprétation des Courbes

1. Analyse de la tension de sortie

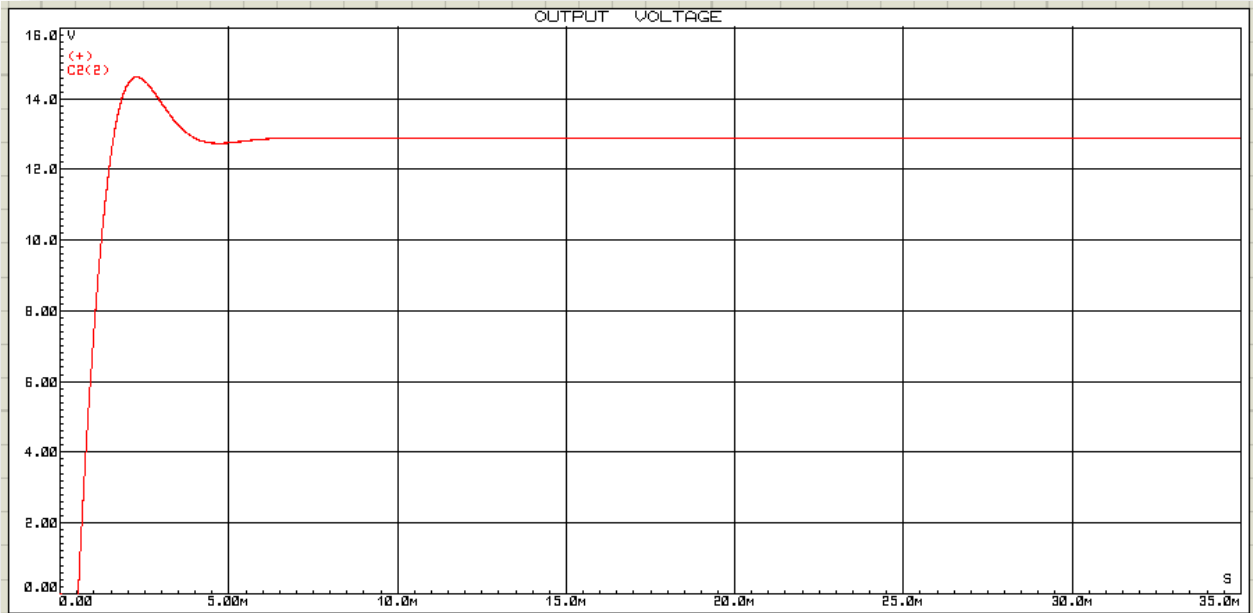


Figure II-12 : Courbe de la tension de sortie pour 50%

La figure ci-dessus représente l'évolution temporelle de la tension de sortie V_{out} d'un convertisseur SEPIC, pour une tension d'entrée constante de 12V et un rapport cyclique fixé à 50 %.

Cette analyse permet d'évaluer à la fois le comportement dynamique (transitoire) du système ainsi que sa performance en régime permanent

1. Réponse transitoire Au démarrage

on observe une montée rapide de la tension de sortie, typique de l'établissement du régime dynamique dans un système à commutation. La tension atteint un pic de dépassement (overshoot) d'environ 14.5V, soit une augmentation temporaire de près de 20 % par rapport à la valeur d'entrée. Cette surtension transitoire peut être attribuée à l'accumulation initiale d'énergie dans les inductances du SEPIC et au retard de réponse du système de régulation. Par la suite, la tension présente un comportement oscillatoire amorti (sous-amorti), avant de converger progressivement vers sa valeur finale. L'oscillation est visible entre 2ms et 8ms, indiquant que le système possède une certaine inertie énergétique (due aux composants réactifs – inductances et condensateurs).

2. État permanent

- **Stabilisation après 10ms** : La tension atteint un état stable rapidement, garantissant une bonne réactivité du convertisseur.
- **Ondulation résiduelle négligeable** : Indique un filtrage efficace grâce aux condensateurs utilisés.
- **Impact de la fréquence de découpage** : La haute fréquence aide à **réduire les harmoniques**, limitant ainsi les pertes et améliorant la qualité du signal.

3. Comportement global et efficacité Globalement

la réponse du convertisseur est satisfaisante : la tension de sortie atteint rapidement la valeur souhaitée, avec un dépassement limité et un bon amortissement. Le système semble bien conçu du point de vue du dimensionnement des composants passifs et du contrôle PWM.

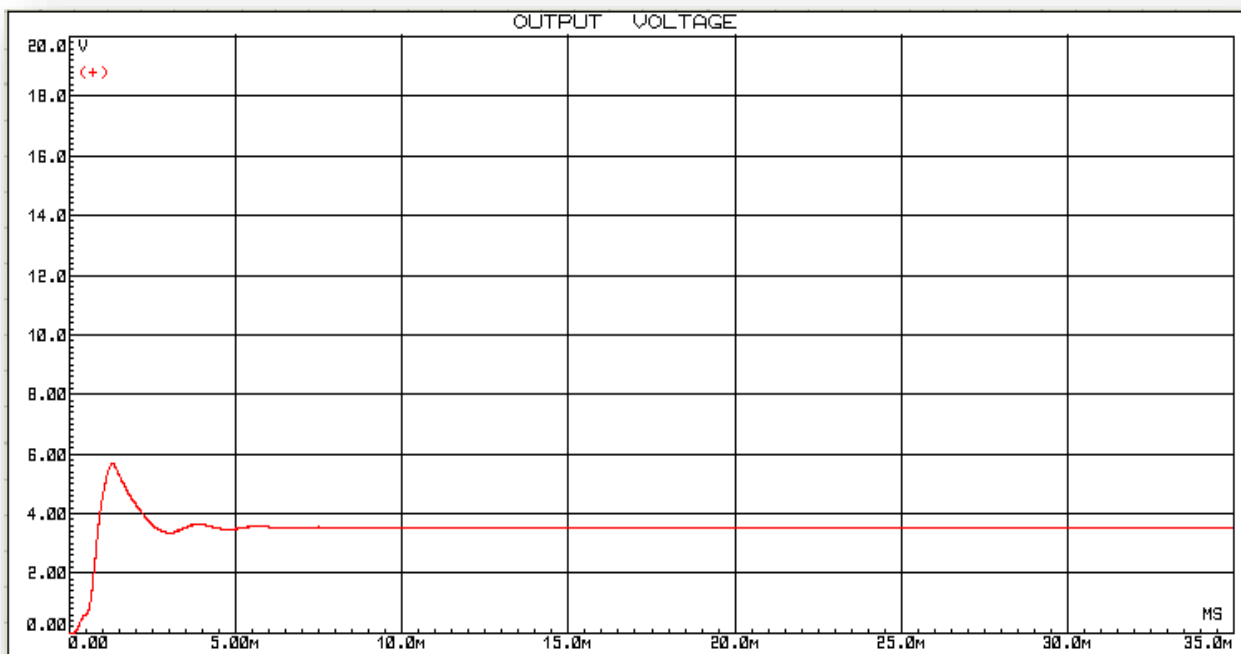


Figure II-13 : Courbe de la tension du sortie pour 20%

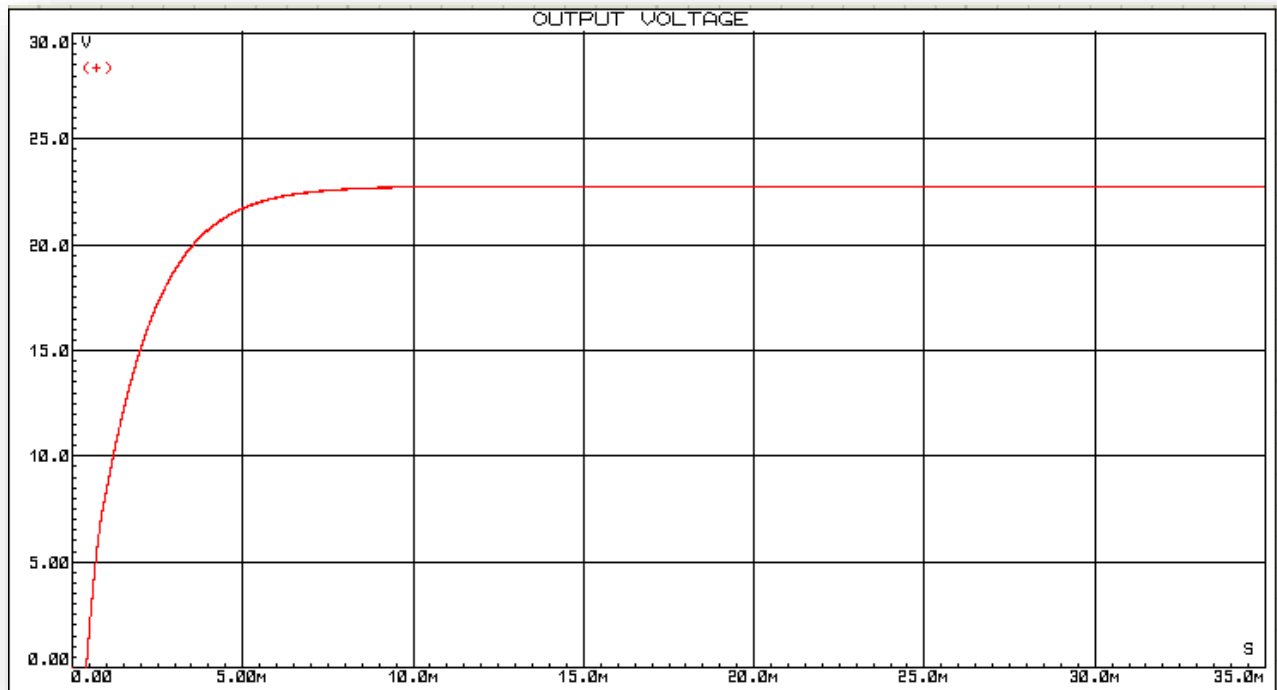


Figure II-14: Courbe de la tension du sortie pour 70%

Le convertisseur SEPIC possède la capacité unique de fonctionner à la fois en **mode Buck** (réduction de tension) et **mode Boost** (augmentation de tension), en fonction du Duty Cycle appliqué au signal PWM. Cette section compare les performances du SEPIC pour trois valeurs de **Duty Cycle** (20%, 50%, 70%), en mettant en évidence son comportement dans les deux modes.

Analyse du Comportement Buck-Boost du SEPIC :

- **Duty Cycle faible (< 50%) → Mode Buck** : La tension de sortie est inférieure à la tension d'entrée (comme observé à 20% de cycle, où la sortie était à 4V pour une entrée à 12V).
- **Duty Cycle à 50% → Mode équilibré** : La tension de sortie est proche de la tension d'entrée (12V stabilisé).
- **Duty Cycle élevé (> 50%) → Mode Boost** : La tension de sortie devient supérieure à la tension d'entrée (20V mesuré à 70% de cycle).

Ce principe est l'un des avantages clés du SEPIC, car il permet une régulation flexible, contrairement aux convertisseurs qui fonctionnent uniquement en mode **Buck** (abaisseur) ou **Boost** (élevateur).

2. Analyse du Courant Traversant les Inducteurs du SEPIC

Le graphique représente l'évolution du **courant à travers L1** dans le convertisseur **SEPIC** sur une courte période (**4.800 ms à 4.860 ms**). Cette courbe permet d'évaluer la **dynamique du flux énergétique** et l'effet de la **commande PWM** sur le transfert d'énergie.

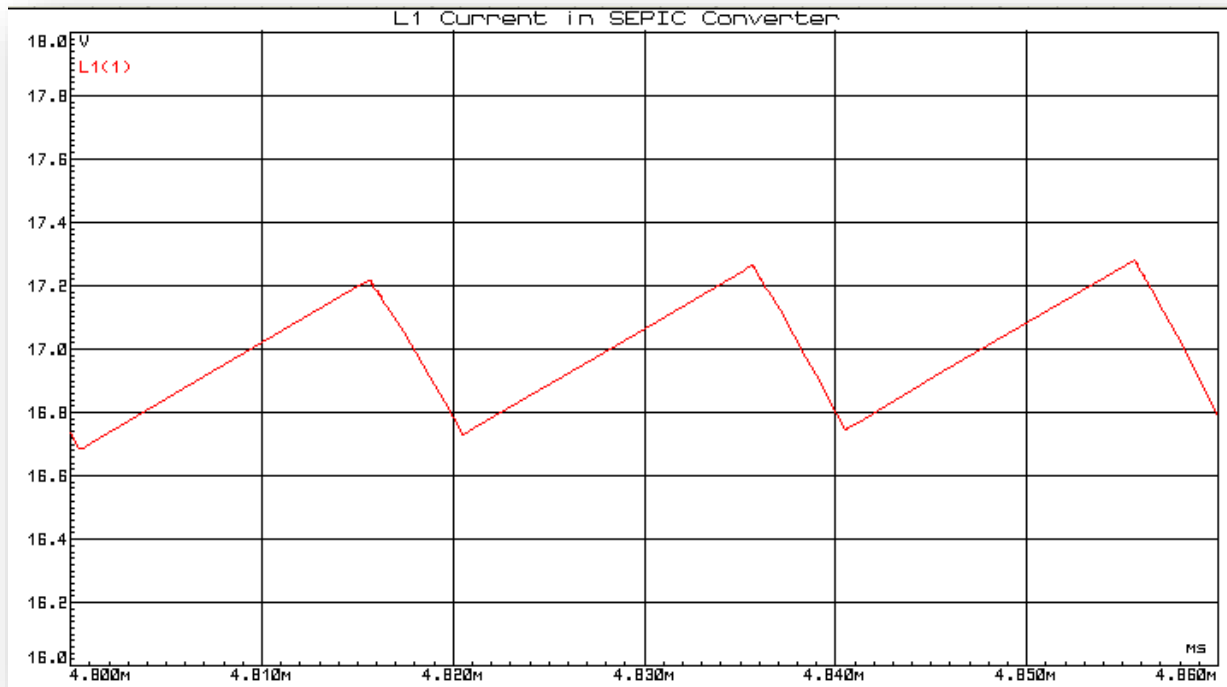


Figure II-15 : Courbe du courant traversant les inducteurs du SEPIC

1. Forme d'onde et régime de fonctionnement

La forme du courant présente un motif en dents de scie linéaires, ce qui est caractéristique d'un fonctionnement en mode de conduction continue (CCM - Continuous Conduction Mode). Le courant ne tombe jamais à zéro, ce qui signifie que l'inductance L₁ est toujours traversée par un courant non nul durant tout le cycle de commutation. Cela est confirmé par les valeurs :

- Courant minimum ≈ 16.6 A
- Courant maximum ≈ 17.3 A
- Donc, $\Delta I \approx 0.7$ A (variation pendant un cycle)

2. Pente du courant et phases de commutation

Le courant augmente puis chute périodiquement, ce qui correspond aux deux phases principales

du fonctionnement du hacheur :

- Phase ON (interrupteur fermé) : l'inductance est alimentée par la source V_{in} , et son courant augmente linéairement.
- Phase OFF (interrupteur ouvert) : l'inductance restitue son énergie, et le courant diminue.

La linéarité des rampes indique une tension quasi-constante aux bornes de l'inductance pendant chaque phase, conformément à la loi de Faraday : $V_L = L \cdot \frac{di}{dt}$ (14)

Ce comportement idéal montre une commande PWM stable et un bon dimensionnement de $L1$ pour limiter les ondulations.

3. Mode de conduction et implication

Le fait que le courant ne tombe jamais à zéro signifie que le convertisseur fonctionne en mode CCM, ce qui est généralement recherché pour :

- Réduire les pertes par commutation
- Améliorer la stabilité de la tension de sortie
- Réduire l'ondulation du courant d'entrée (moins de stress sur la source) Cependant, cela implique que l'inductance $L1$ doit être bien dimensionnée pour supporter ces courants élevés sans saturation magnétique. Il faut également vérifier que le composant physique (self réelle) supporte ces valeurs thermiquement.

3. Analyse du Courant aux Bornes du Condensateur de Couplage

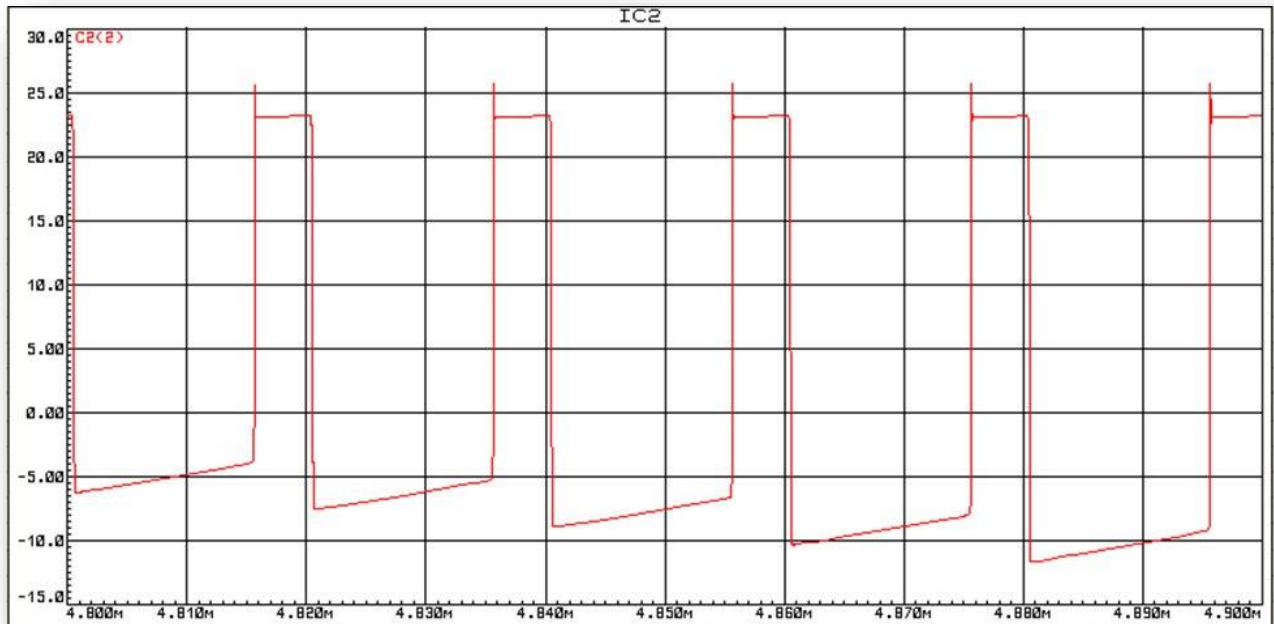


Figure II-16: courbe de courant aux bornes du condensateur de couplage

Le graphe ci-dessus représente la variation temporelle du courant traversant le condensateur de couplage C2 dans un convertisseur SEPIC, avec une tension d'entrée de 12V et un cycle de travail de 50 %. Ce condensateur, élément central de l'architecture SEPIC, assure le transfert d'énergie entre les deux inductances tout en maintenant une isolation galvanique partielle entre l'entrée et la sortie.

1. Forme du courant et cycle de fonctionnement

La courbe présente une forme d'onde impulsionnelle et périodique :

- Une montée rapide à une valeur crête positive ($\sim +25$ A),
- Suivie d'une descente linéaire vers des valeurs négatives (~ -10 A),
- Puis un saut brusque vers la valeur positive, et le cycle recommence.

Cette forme d'onde traduit le fonctionnement du hacheur SEPIC en mode de conduction continue (CCM). À chaque cycle de découpage :

Lorsque l'interrupteur est fermé, l'énergie est stockée dans $L1$ et $C2$ se décharge vers l'inductance de sortie $L2$ (courant négatif).

- Quand l'interrupteur est ouvert, $C2$ se recharge par $L1$, créant un courant positif.

La transition brutale vers le courant positif reflète la commutation rapide du MOSFET, tandis que la descente linéaire traduit une décharge continue du condensateur à travers $L2$ et la charge.

2. Comportement énergétique du condensateur

Le courant dans un condensateur est lié à la variation de tension selon :

$$i_C(t) = C \frac{dv_C(t)}{dt} \quad (15)$$

Mais dans le cas du SEPIC, $C2$ se trouve entre deux inductances, donc son courant dépend directement des variations simultanées de courant dans $L1$ et $L2$. Le courant traversant $C2$ est pratiquement la différence entre ces deux courants inductifs $i_{C2} = i_{L1} - i_{L2} \quad (16)$

Le fait que le courant ait des pointes aussi élevées (jusqu'à +25 A) implique que le condensateur est fortement sollicité.

Il doit donc :

- Avoir une faible résistance série équivalente (ESR),
- Être capable de supporter des courants alternatifs élevés,
- Et être choisi avec une marge suffisante thermique et électrique.

3. Remarques sur la qualité de fonctionnement

Le comportement périodique, symétrique et stable du courant à travers $C2$ est un indicateur de bon fonctionnement du convertisseur :

- Pas de dérive dans le courant moyen,
- Pas de surintensités anormales ou de distorsions.

Cependant, les valeurs de crête élevées imposent des contraintes sur le choix du condensateur. Il faudra également vérifier les pertes par échauffement, surtout en fonctionnement réel à haute fréquence

Le courant observé dans le condensateur de couplage $C2$ du SEPIC modifié est typique du **transfert énergétique en mode CCM**.

Son comportement valide à la fois le **fonctionnement correct de la topologie**, et souligne la nécessité de **choisir rigoureusement les composants** soumis à des contraintes de courant élevées.

4. Analyse de la tension aux bornes du la diode

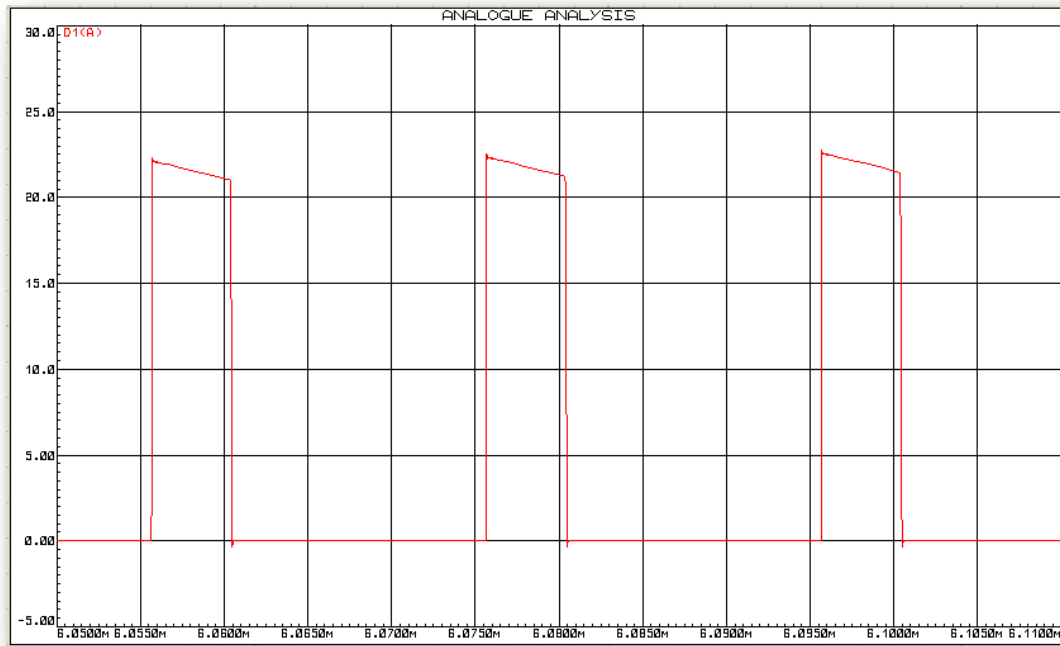


Figure II-17 : de la tension aux bornes du la diode

Le graphe ci-dessus représente la **variation temporelle du courant traversant la diode D_1** dans un convertisseur SEPIC, alimenté par une tension d'entrée de **12 V** et commandé par un **signal PWM à 50 % de cycle de travail**. La diode D_1 est un **élément clé** de l'architecture SEPIC, responsable du **transfert d'énergie vers la charge** pendant les phases où l'interrupteur (MOSFET) est ouvert. Son comportement en conduction discontinue ou continue influence fortement le rendement, la stabilité, et le dimensionnement thermique du circuit.

1. Forme du courant et cycle de fonctionnement

La courbe observée présente une **forme impulsionnelle, unidirectionnelle et périodique**, caractéristique du rôle de la diode dans le cycle de commutation :

- Le courant **reste nul** pendant la phase ON du MOSFET (diode bloquée),
- Puis **augmente brusquement** jusqu'à un **pic d'environ +22 à +24 A** lorsque le MOSFET s'ouvre,
- Suit ensuite une **descente linéaire** jusqu'à 0 A, marquant la fin de la conduction.

Ce comportement illustre parfaitement le **fonctionnement en mode de conduction continue**

(CCM).

À chaque cycle :

- **Phase ON (MOSFET fermé) :**
 - L'énergie est stockée dans les inductances $L1$ et $L2$
 - La diode est bloquée, aucun courant ne la traverse.
- **Phase OFF (MOSFET ouverte) :**
 - L'énergie accumulée dans $L2$ est transférée vers la charge via D_1 ,
 - Le courant de D_1 décroît progressivement à mesure que $L2$ se décharge.

La **pente descendante linéaire** du courant pendant la conduction reflète un transfert d'énergie contrôlé, tandis que les transitions nettes indiquent une **commutation franche** et rapide du transistor.

2. Comportement énergétique de la diode

Contrairement à un condensateur ou une inductance, la diode **ne stocke pas d'énergie** : elle agit comme **une voie unidirectionnelle** pour le courant. Sa sollicitation dépend des phases de commutation et du courant fourni à la charge.

Les conditions de fonctionnement montrent que la diode est soumise à des **contraintes électriques importantes** :

- **Courant de crête élevé** (~ 24 A),
- **Répétition à haute fréquence** (50 kHz),
- Et **transitions rapides** entre l'état bloqué et l'état conducteur.

Ces caractéristiques imposent un **choix rigoureux** du composant :

- Utilisation de **diodes à récupération rapide** ou **Schottky**,
- Faible **tension de seuil** pour réduire les pertes par conduction,
- **Temps de recouvrement inverse minimal** pour limiter les pertes de commutation.
-

L'analyse du courant traversant la diode D_1 révèle un **comportement typique et sain d'un convertisseur SEPIC fonctionnant en mode CCM**. Le dimensionnement thermique et électrique de la diode est crucial pour garantir la **fiabilité du système**, surtout en cas de fonctionnement continu ou à forte charge

III. CHAPITRE 3

Implémentation de la commande de l'hacheur sur FPGA

III.1 Introduction

Ce chapitre explore l'utilisation du **FPGA** pour le contrôle avancé d'un **convertisseur SEPIC**, en mettant en évidence ses avantages en matière de régulation numérique. Afin d'assurer une conception robuste et optimisée, la simulation avec **Proteus** joue un rôle essentiel dans la validation des algorithmes et la prédiction du comportement du système avant l'implémentation matérielle.

III.2 FPGA

Les FPGA, sigle anglais qui signifie « Field Programmable Gates Arrays » traduit en français par réseau de portes programmables, sont des circuits intégrés reprogrammables. Ils offrent la possibilité de réaliser des fonctions numériques plus ou moins complexes, tout comme leurs homologues figés : les ASIC [1]. Les FPGA sont des circuits numériques matériels configurables dédiés à l'électronique numériques.

Le FPGA disposent d'une importante quantité (dépendant de la technologie utilisée) de ressources matérielles opérationnelles dont on peut configurer des fonctions logiques combinatoire et/ou séquentielles. Ces ressources sont, principalement, des blocs élémentaires logiques (pour réaliser des fonctions booléennes), des mémoires RAM, des opérateurs arithmétiques (qui travaillent en virgule fixe), des ressources de routage interne et des entrées/sorties. Ces ressources configurables sont reliées par un réseau dense de lignes de routage et de lignes de transport des horloges. Ces lignes de routage sont aussi configurables. En plus de ces ressources, un FPGA est composé d'une mémoire interne de configuration. Chaque point de cette mémoire correspond à la configuration d'un élément d'une des ressources opérationnelles. Cette mémoire est, dans la plupart des cas, réalisée avec une des trois technologies suivantes : ANTIFUSIBLE (la plus ancienne, configurable une seule fois), FLASH (non-volatile) ou SRAM (volatile, la plus utilisée, représente plus de 80 % du marché). Pour réaliser une application avec un FPGA il faut décrire le circuit électronique à réaliser avec un langage de description matérielle comme le VHDL (Very High Speed Integrated Circuit Hardware Description Language). Puis il faut synthétiser cette description en circuit électronique. Cette étape et les suivantes peuvent se faire avec des logiciels gratuits fournies par le fabricant de circuit. Enfin après une étape de placement et routage qui prend en compte l'architecture du FPGA, un fichier de configuration appelé bit Stream est généré. Celui-ci permet de spécifier au FPGA lors de la configuration la position des points de la mémoire de configuration

III.2.1 Description du circuit FPGA

Un FPGA est un circuit en silicium reprogrammable. À l'aide de blocs logiques préconstruits et de ressources de routage programmables, vous pouvez configurer ce circuit afin de mettre en œuvre des fonctionnalités matérielles personnalisées, sans avoir jamais besoin d'utiliser une maquette ou un fer à souder. Il vous suffit de développer des tâches de Chapitre II Les circuit FPGA 23 traitement numérique par logiciel et de les compiler sous forme de fichier de configuration ou de flux de bits contenant des informations sur la manière dont les composants doivent être reliés. En outre, les FPGA sont totalement reconfigurables et peuvent adopter instantanément une nouvelle « fonctionnalité » si vous recompilez une nouvelle configuration de circuit. Jusqu'à présent, seuls des ingénieurs particulièrement expérimentés en matière de conception de matériel numérique pouvaient utiliser la technologie FPGA.

Si les FPGA rencontrent un tel succès dans tous les secteurs, c'est parce qu'ils réunissent le meilleur des ASIC et des systèmes basés processeur. Ainsi, ils offrent un cadencement par matériel qui leur assure vitesse et fiabilité, mais sont plus rentables que les ASIC personnalisés. Les circuits reprogrammables jouissent également de la même souplesse d'exécution logicielle qu'un système basé processeur, mais ils ne sont pas limités par le nombre de circuits de traitement disponibles. Contrairement aux processeurs, les FPGA sont vraiment parallèles par nature, de sorte que plusieurs opérations de traitement différentes ne se trouvent pas en concurrence pour l'utilisation des ressources. Chaque tâche de traitement indépendante est affectée à une section spécifique du circuit, et peut donc s'exécuter en toute autonomie sans dépendre aucunement des autres blocs logiques. En conséquence, vous pouvez accroître le volume de traitement effectué sans que les performances d'une partie de l'application n'en soient affectées pour autant.

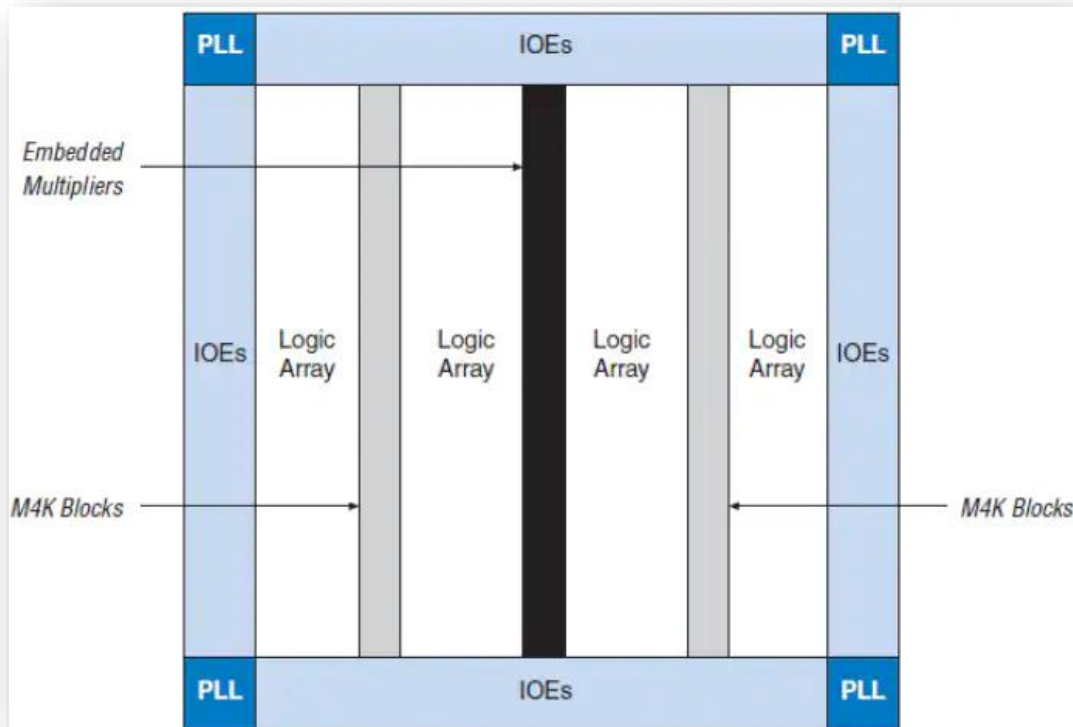


Figure III-1 : Architecture d'un FPGA

III.2.2 Les Cinq Principaux Atouts de la Technologie FPGA

1. Performances

- Les FPGA se distinguent par leur capacité à exécuter des tâches en parallèle, contrairement aux microcontrôleurs ou processeurs, qui suivent une architecture séquentielle.
- Cette architecture parallèle permet de gérer des signaux complexes, comme la génération d'impulsions PWM à haute fréquence, tout en minimisant la latence.
- Pour les convertisseurs SEPIC, cela permet de réguler précisément les commutateurs et de garantir une sortie stable même en présence de fluctuations rapides de tension ou de courant.

2. Temps de Mise sur le Marché

- Les FPGA permettent de concevoir rapidement et de tester des prototypes en temps réel.
- Il n'est pas nécessaire de concevoir un matériel spécifique pour chaque application ; les ingénieurs peuvent directement configurer les blocs logiques pour répondre à leurs besoins.

- Cela réduit considérablement le délai entre la conception initiale et la mise en œuvre pratique, un atout essentiel dans des industries concurrentielles.

3. Coût

- Bien que le coût unitaire d'un FPGA puisse être plus élevé que celui d'un microcontrôleur, son coût global est souvent inférieur pour des productions en faible ou moyenne série.
- Un seul FPGA peut remplacer plusieurs composants matériels en regroupant leurs fonctions, réduisant ainsi la complexité du système.

4. Fiabilité

- Les FPGA sont programmés à l'aide de descriptions matérielles précises, ce qui réduit les risques d'erreurs liées au codage logiciel.
- De plus, leurs architectures sont robustes face aux défaillances, et ils peuvent fonctionner de manière stable même dans des environnements exigeants ou soumis à des contraintes électromagnétiques.

5. Maintenance à Long Terme

- Les FPGA peuvent être reprogrammés à tout moment, ce qui permet d'ajouter de nouvelles fonctionnalités ou de corriger des erreurs sans devoir remplacer le matériel.
- Cette flexibilité assure une meilleure pérennité des systèmes électroniques, particulièrement dans des applications où les technologies évoluent rapidement.

III.2.3 Principe de fonctionnement des FPGA

Un FPGA, comme l'indique son nom, se compose d'une matrice de blocs logiques reprogrammables. La topologie d'interconnexion entre les différents blocs logiques fait distinguer deux structures : la topologie arborescente et la topologie maillée. La première se base sur une structure qui relie les blocs logiques d'une façon hiérarchique et récursive. La deuxième est une structure organisée sur la forme de mailles et les blocs logiques de chaque ligne sont reliés en cascade. La première topologie offre une taille plus miniature pour la plateforme, en revanche une simplicité critique pour l'opération de routage. C'est pour cette raison que la plupart des fabricants adoptent la topologie maillée qui est totalement le contraire. [17]

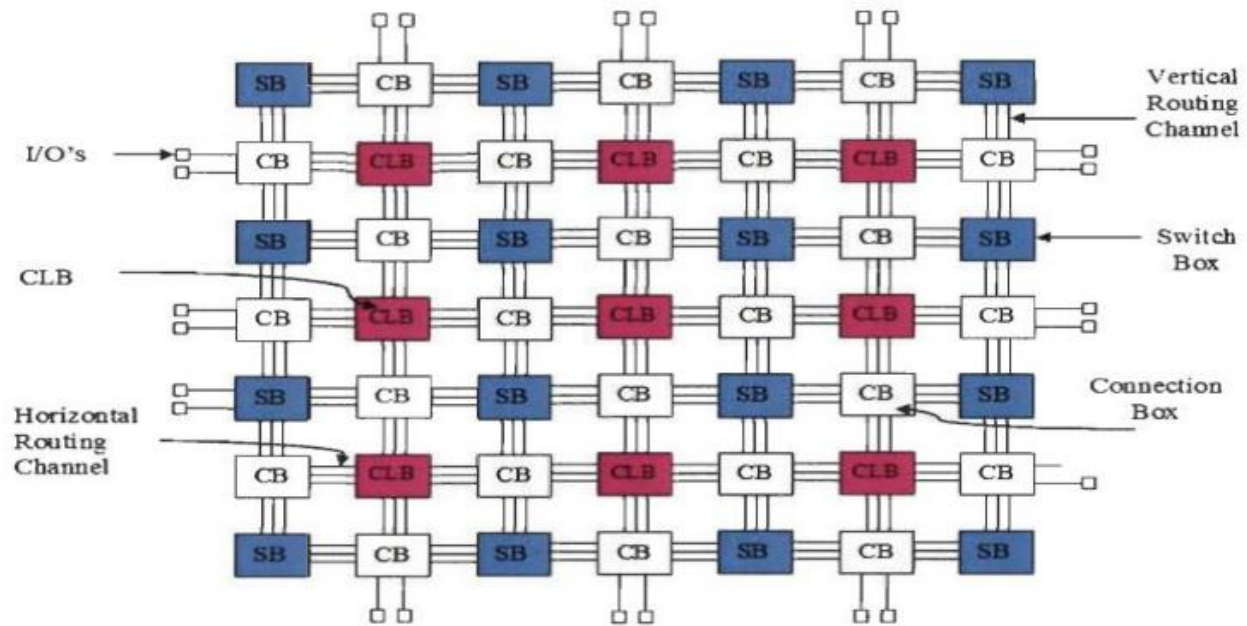


Figure III-2 : Architecture d'un FPGA réseau de Routage avec CB, CLB, et SB

III.2.4 Conception d'un système de base sur FPGA

Conception d'un système de base sur FPGA

La conception d'un système de base sur FPGA fait appel à deux approches : 1.2.1 Description HDL : Cette approche utilise un langage de description matériel (HVDL ou Verilog) afin de définir les composants du système, les liaisons entre eux et leur fonctionnement interne. L'utilisateur est contraint de décrire la totalité de système lui-même à partir du zéro. 9

Utilisation des IP cores

Un IP core (Semiconductor Intellectual Property Core) est un bloc logique propriétaire utilisé dans la conception d'un système sur FPGA ou circuit intégré ASIC. Un IP core représente une fonction simple soit elle ou complexe décrite, implémentée, testée et validée auparavant par son propriétaire et peut être donc intégrée directement dans le système éliminant le besoin de décrire la fonction en question manuellement. La seconde méthode met en jeu l'utilisation des IP cores ayant des fonctions bien spécifiques et adéquates pour ensuite les relier et obtenir le système voulu. Contrairement à la première approche, celle-ci réduit le temps de conception et validation. Dans le cadre d'une réalisation d'un système, l'utilisateur peut opter pour l'une des deux approches mais le plus souvent l'option hybride permet une flexibilité et une facilité de conception

III.3 La carte utilisée :



Figure III-3 : Image représentant la carte Altera dans proteus

La carte affichée dans Proteus, identifiée comme "AM22V10", est un composant compatible avec le langage de description matériel VHDL. Elle est utilisée pour simuler des designs numériques sur FPGA ou CPLD et permet de modéliser des circuits électroniques complexes. Elle contient plusieurs broches configurables pour les entrées, sorties et connexions internes, permettant la simulation et l'analyse des signaux.

III.3.1 Composants et Broches

Cette carte est structurée avec **24 broches**, organisées de manière suivante :

Côté gauche (Entrées Principales) :

I0/CLK : Broche pour le signal d'horloge ou une entrée principale.

I1 à I11 : Broches d'entrée numériques permettant l'injection des signaux externes dans le circuit.

- Ces broches sont souvent utilisées pour transmettre des signaux à traiter dans les blocs logiques programmés.

Côté droit (Entrées/Sorties Configurables) :

IO0 à IO9 : Broches d'entrée/sortie configurables en fonction des besoins du design.

- Les broches marquées "IO" servent généralement à transmettre des signaux en sortie (résultat d'un calcul ou d'une action logique) ou en entrée pour des rétroactions.

Utilisation Typique dans un Projet VHDL

1. Entrée d'Horloge (CLK) :

- La broche **I0/CLK** fournit le signal d'horloge essentiel pour synchroniser les opérations du FPGA, tel que la génération d'un signal PWM.
- Ce signal est la base des temporisations pour les registres ou les compteurs.

2. Traitement des Signaux d'Entrée :

- Les broches **I1 à I11** sont utilisées pour des entrées logiques, comme des données numériques, des états de capteurs, ou des commandes externes.

3. Sorties Logiques ou Commandes PWM :

- Les broches **IO0 à IO9** génèrent des signaux logiques de sortie (comme le signal PWM pour piloter un convertisseur SEPIC).
- Ces sorties peuvent également être configurées pour interagir avec des périphériques externes, comme des LEDs, des relais, ou des circuits analogiques.

III.4 l'outil utilisé pour développer le système sur la carte

Pour décrire un système sur notre carte FPGA on utilise l'outil **ispLEVER Classic project Navigator**

III.4.1 Description de l'outil ISPLEVER

ISPLEVER Classic est un logiciel de conception dédié aux dispositifs logiques programmables, produit par **Lattice Semiconductor**. Cet environnement de développement complet permet aux ingénieurs de créer, simuler et synthétiser des conceptions numériques à l'aide de langages de description matériels comme **VHDL** et **Verilog**.

ISPLEVER Classic prend en charge l'ensemble du cycle de développement, incluant les fonctionnalités suivantes :

- **Analyse et Synthèse des Conceptions HDL** : Les concepteurs peuvent écrire et analyser leurs designs numériques, générant des fichiers binaires compatibles avec les FPGA et CPLD de Lattice.
- **Analyse de Minutage** : Le logiciel fournit des outils pour vérifier les délais des signaux, garantissant que les circuits répondent aux contraintes temporelles.
- **Examen des Diagrammes RTL** : ISPLEVER Classic génère une représentation des circuits logiques synthétisés sous forme de diagrammes RTL (*Register Transfer Level*), facilitant la compréhension de la conception matérielle.
- **Simulation Fonctionnelle et Temporelle** : Les utilisateurs peuvent tester leurs conceptions avec des stimuli spécifiques pour valider leur comportement logique avant la programmation matérielle.
- **Configuration des Périphériques Cibles** : Grâce au programmeur intégré, il est possible de configurer directement les dispositifs logiques (FPGA ou CPLD) avec les fichiers générés.

En plus de ces outils, **ISPLEVER Classic** offre :

- Une interface d'édition visuelle permettant de concevoir des circuits logiques via des schémas interactifs.
- Une prise en charge robuste des simulations de vecteurs de forme d'onde (*waveform simulation*), aidant à observer les variations des signaux en réponse aux entrées.

Cette suite logicielle constitue une plateforme essentielle pour développer des circuits numériques complexes, particulièrement dans des applications nécessitant des systèmes programmables fiables et performants.

III.5 Présentation du logiciel Proteus :

Proteus est une suite logicielle permettant la CAO électronique éditée par la société Absenter Electronics.

Proteus est composé de deux logiciels principaux : ISIS permettant entre autres la création de schémas et la simulation électrique, et ARES dédié à la création de schémas de circuits imprimés (Figure III-1).

Grâce à des modules additionnels, ISIS est également capable de simuler le comportement d'un microcontrôleur (PIC, Atmel, 8051, ARM, HC11...) et son interaction avec les composants qui l'entourent.

Cette suite logicielle est très connue dans le domaine de l'électronique. De nombreuses entreprises et organismes de formation (incluant lycée et université) utilisent cette suite logicielle. Outre la popularité de l'outil, Proteus possède d'autres avantages [11] :

- Pack contenant des logiciels facile et rapide à comprendre et à utiliser ;
- Le support technique est performant ;
- L'outil de création de prototype virtuel permet de réduire les coûts matériel et logiciel lors de la conception d'un projet.
- L'outil de création de prototype virtuel permet de réduire les coûts matériel et logiciel lors de la conception d'un projet.

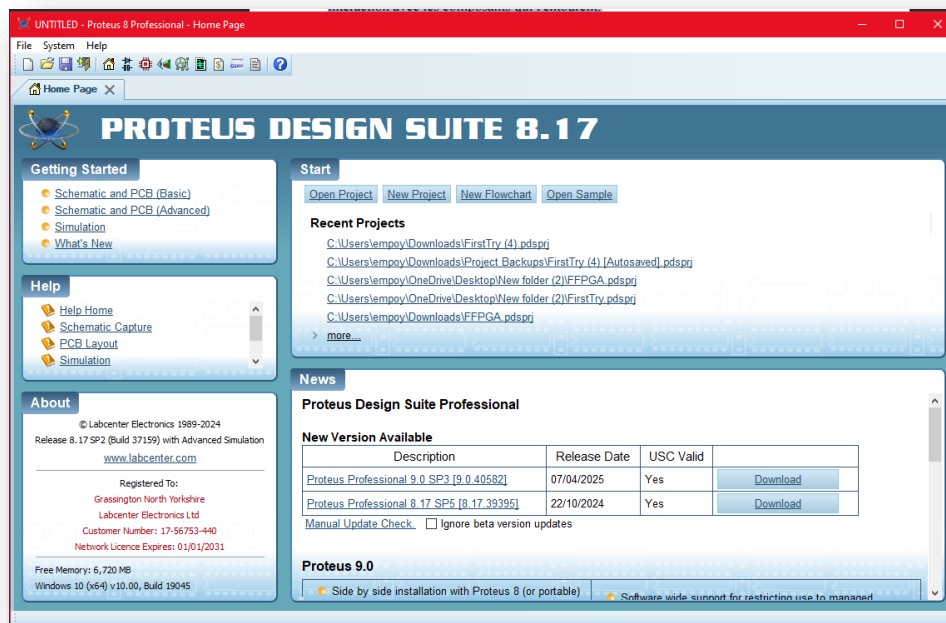


Figure III-4 : Proteus

III.6 Présentation du logiciel ISIS :

Le logiciel ISIS de Proteus est principalement connu pour éditer des schémas électriques (Figure III-2). Par ailleurs, le logiciel permet également de simuler ces schémas ce qui permet de déceler certaines erreurs dès l'étape de conception. Indirectement, les circuits électriques conçus grâce à ce logiciel peuvent être utilisés dans des documentations car le logiciel permet de contrôler la majorité de l'aspect graphique des circuits [11]

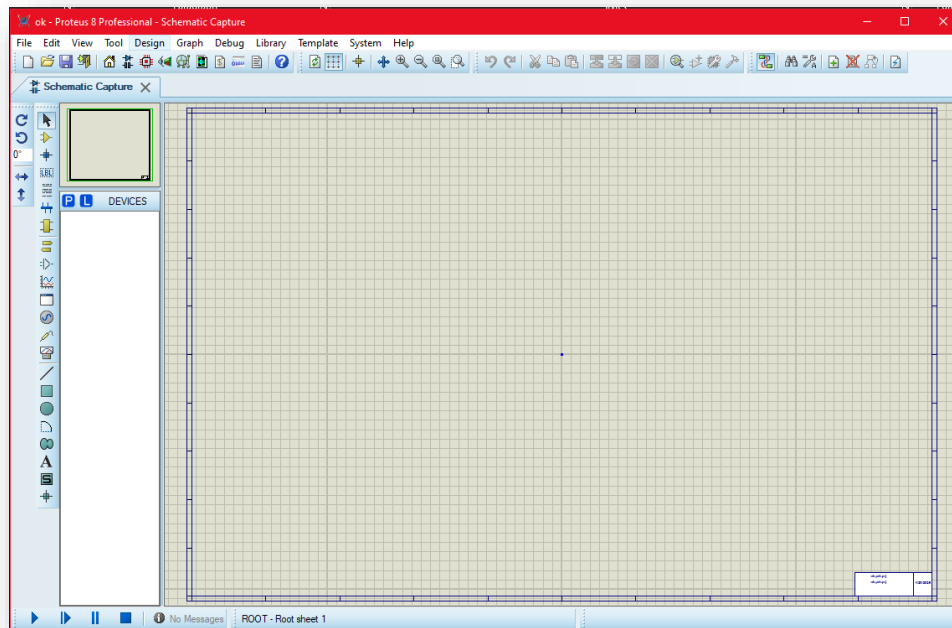


Figure III-5 : Tab du logiciel ASIS

Barre d'outils d'ISIS : La boîte verticale de boutons (figure III-3), comprend les principaux raccourcis au développement rapide d'applications. En plaçant le curseur de la souris sur un bouton, sans cliquer, une info-bulle affiche le nom du bouton, dont les plus importants :
Component mode : Un clic sur ce bouton (component from libraires), permet l'ajout de différents composants.

Generator mode : Permettant l'accès aux différents types de générateurs.

Instruments : Un raccourci permettant l'ajout des appareils de mesure tels que le voltmètre, l'ampèremètre et l'oscilloscope.

Terminal : Permettant d'ajouter des points particuliers dans un schéma tels que les entrées/sorties ou GND.

III.7 Modulation de largeur d'impulsion (PWM) dans les convertisseurs SEPIC

La modulation de largeur d'impulsion (**PWM**) est une technique permettant de réguler la puissance moyenne délivrée par un signal électrique en le basculant rapidement entre les états marche et arrêt. La tension efficace atteignant la charge est déterminée par le rapport entre le temps où le signal reste actif et le temps où il est inactif, appelé cycle de fonctionnement.

Définition du cycle de fonctionnement : Le cycle de fonctionnement désigne la fraction de temps durant laquelle le signal est actif dans une période donnée.

- Un cycle de fonctionnement faible entraîne une faible transmission de puissance, car le signal est principalement éteint.
- Un cycle de fonctionnement élevé augmente la transmission d'énergie, car le signal reste actif plus longtemps.
- Un cycle de fonctionnement de 50 % produit une onde carrée équilibrée, où le signal est actif et inactif de manière égale.

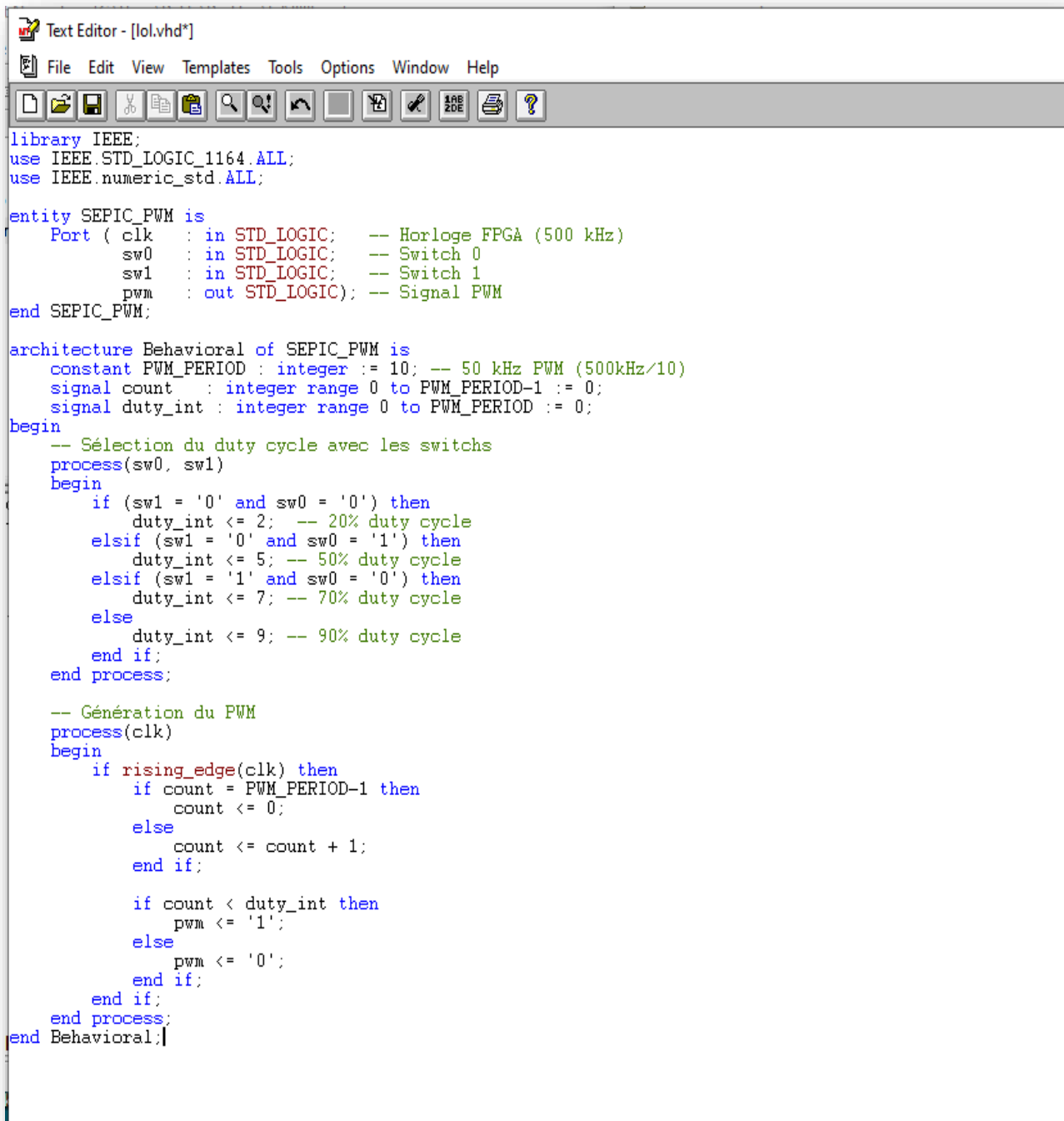
Dans les convertisseurs SEPIC, la **PWM** joue un rôle crucial dans la régulation de la tension de sortie. En ajustant le cycle de fonctionnement du MOSFET de commutation, le transfert d'énergie entre l'entrée et la sortie est contrôlé.

Impact sur les convertisseurs SEPIC :

- Des cycles de fonctionnement plus élevés entraînent une augmentation du transfert d'énergie, augmentant ainsi la tension de sortie.
- Des cycles de fonctionnement plus faibles réduisent la tension de sortie, optimisant ainsi la consommation d'énergie.

III.7.1 Conception VHDL d'un générateur PWM avec sélection de duty cycle via des switches dans ISPLever :

<<



```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.numeric_std.ALL;

entity SEPIC_PWM is
    Port ( clk      : in STD_LOGIC;  -- Horloge FPGA (500 kHz)
          sw0      : in STD_LOGIC;  -- Switch 0
          sw1      : in STD_LOGIC;  -- Switch 1
          pwm      : out STD_LOGIC); -- Signal PWM
end SEPIC_PWM;

architecture Behavioral of SEPIC_PWM is
    constant PWM_PERIOD : integer := 10; -- 50 kHz PWM (500kHz/10)
    signal count        : integer range 0 to PWM_PERIOD-1 := 0;
    signal duty_int      : integer range 0 to PWM_PERIOD := 0;
begin
    -- Sélection du duty cycle avec les switches
    process(sw0, sw1)
    begin
        if (sw1 = '0' and sw0 = '0') then
            duty_int <= 2; -- 20% duty cycle
        elsif (sw1 = '0' and sw0 = '1') then
            duty_int <= 5; -- 50% duty cycle
        elsif (sw1 = '1' and sw0 = '0') then
            duty_int <= 7; -- 70% duty cycle
        else
            duty_int <= 9; -- 90% duty cycle
        end if;
    end process;

    -- Génération du PWM
    process(clk)
    begin
        if rising_edge(clk) then
            if count = PWM_PERIOD-1 then
                count <= 0;
            else
                count <= count + 1;
            end if;

            if count < duty_int then
                pwm <= '1';
            else
                pwm <= '0';
            end if;
        end if;
    end process;
end Behavioral;

```

Figure III-6 : Programmation VHDL du composant P22V10G pour la commande d'un convertisseur SEPIC.

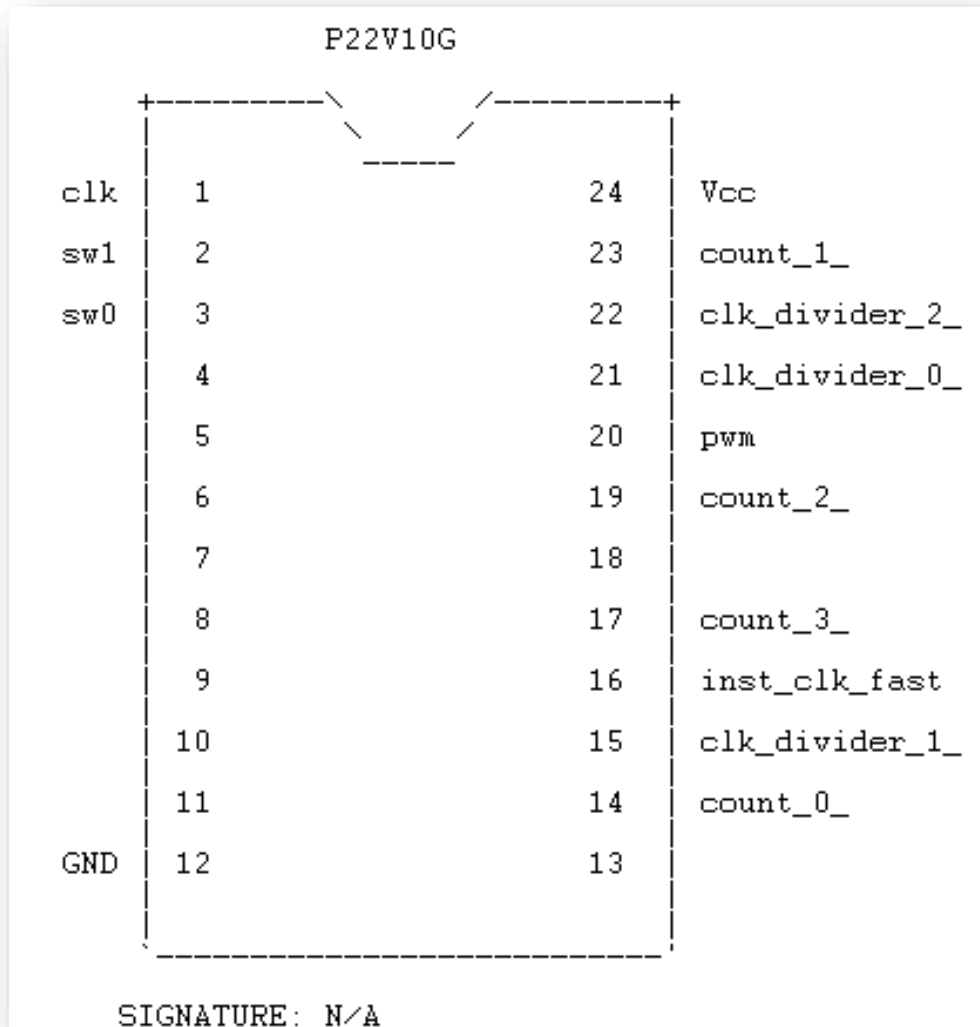


Figure III-7: Schéma de brochage et affectation des entrées/sorties pour le développement logique avec ISPLever.

III.8 Commande d'un Convertisseur SEPIC par Signal PWM Généré par FPGA

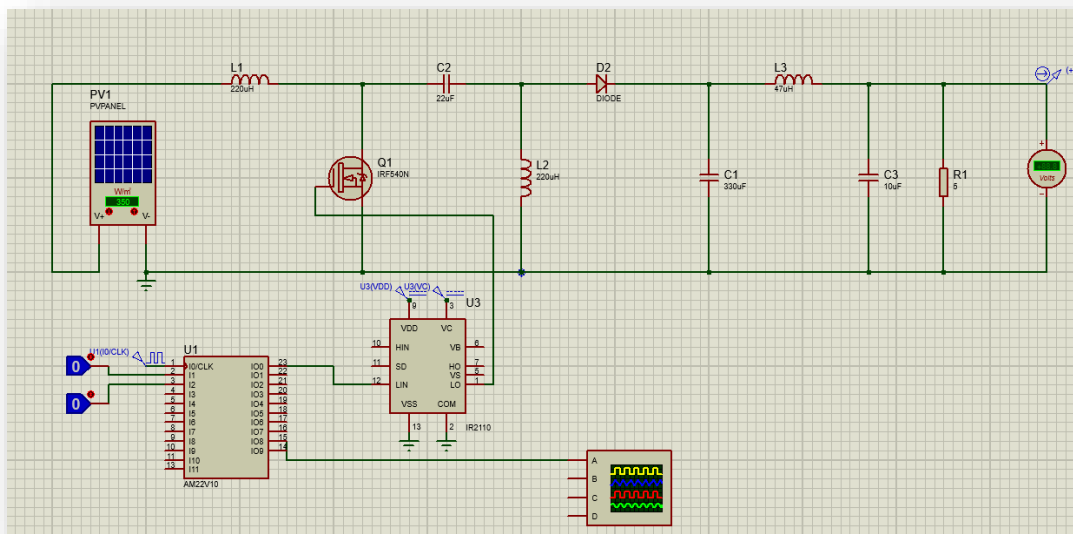


Figure III-8 : Conception et Simulation sous Proteus d'un hacheur sepic Piloté par FPGA

Dans notre architecture du **convertisseur SEPIC**, le composant **IR2110** joue un rôle fondamental en tant que **driver de grille (gate driver)**. Il agit comme une interface entre le **signal PWM généré par le FPGA** (basse puissance, basse tension) et le **MOSFET de puissance IREF540N**, qui nécessite une commande plus robuste.

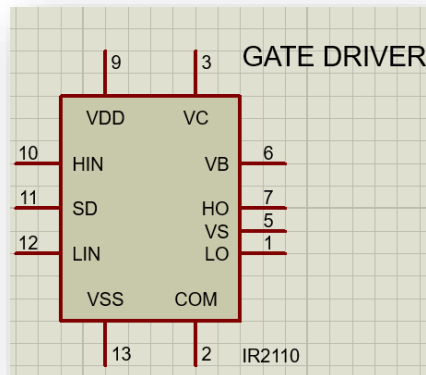


Figure III-9 : gate driver IREF540N

Le signal PWM en sortie du FPGA est généralement à 3.3V ou 5V, ce qui est insuffisant pour saturer un MOSFET comme l'IRF540N, qui demande environ **10 à 15V** sur la grille pour fonctionner efficacement. L'IR2110 élève ce signal à une tension adaptée, garantissant une **conduction complète** du transistor.

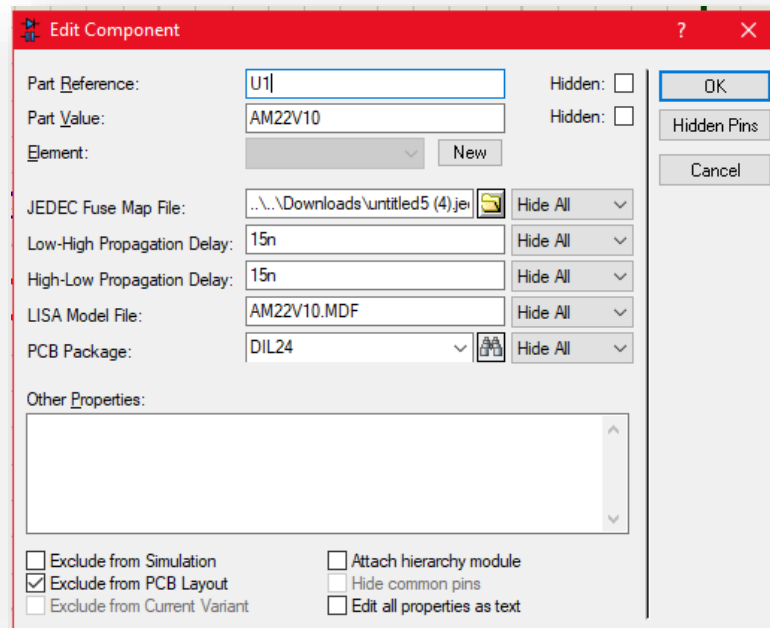


Figure III-10 : importation du code PWM dans Proteus

III.9 Analyse des Résultats de Simulation

Dans cette section, nous analysons les résultats de simulation obtenus sous Proteus pour les différentes combinaisons des interrupteurs sw0 et sw1, qui permettent de sélectionner le rapport cyclique du signal PWM généré par le FPGA.

Le signal PWM est généré à partir d'un code VHDL, avec une fréquence de **50 kHz** (période = 10 cycles d'horloge à 500 kHz). Le rapport cyclique (duty cycle) est défini dynamiquement en fonction de l'état des deux entrées de sélection. Le tableau suivant résume les cas testés :

SW1	SW0	Cycle duty	Valeur du duty_int	Comportement
0	0	20 %	2	Impulsion courte
0	1	50 %	5	Signal symétrique
1	0	70 %	7	Impulsion large
1	1	90 %	0	Presque toujours 1

Figure III-11 : les cas testés

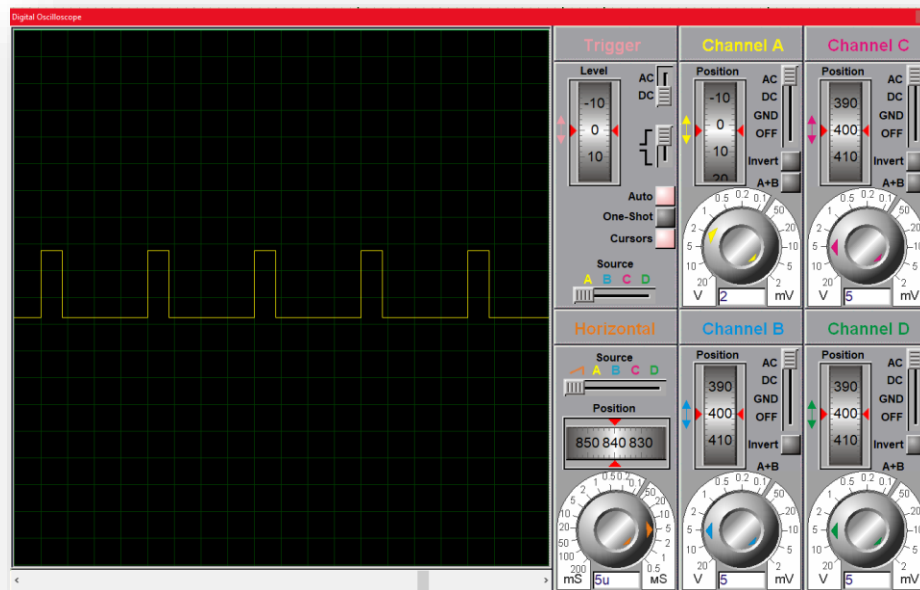


Figure III-12: Signal d'un Cycle Duty de 20% sur Oscilloscope

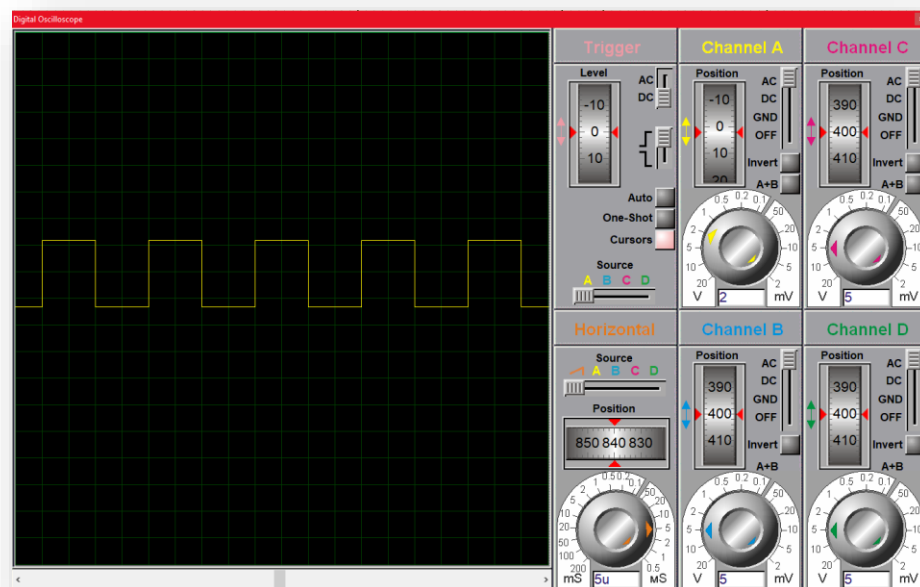


Figure III-13 : Signal d'un Cycle Duty de 50% sur Oscilloscope

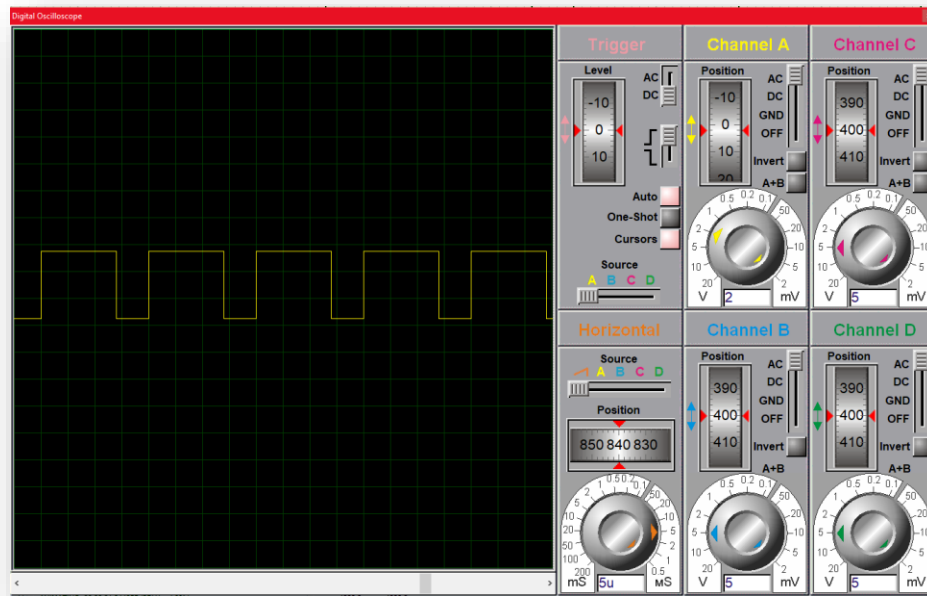


Figure III-14: Signal d'un Cycle Duty de 70% sur Oscilloscope

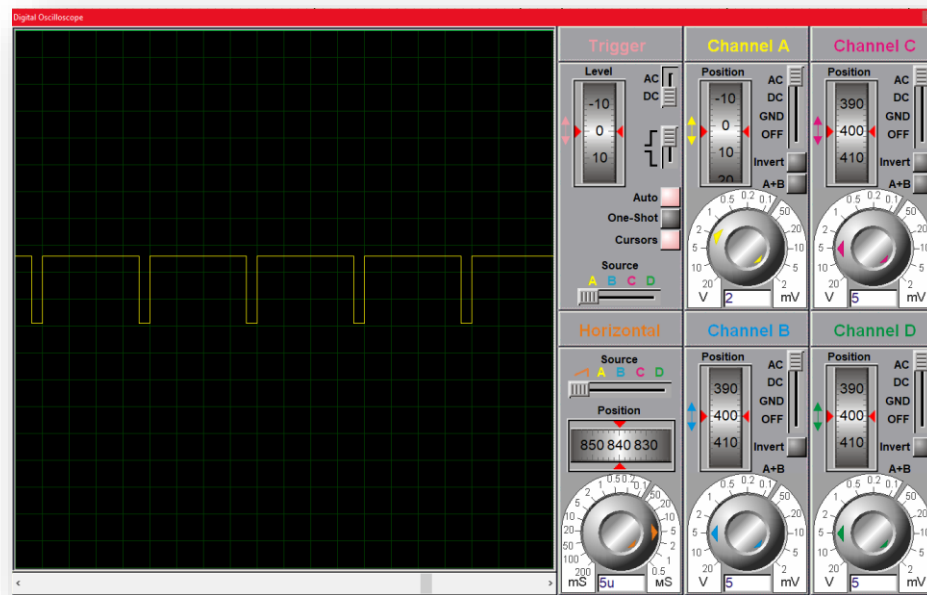


Figure III-15: Signal d'un Cycle Duty de 90% sur Oscilloscope

III.9.1 Observation de la tension de sortie du SEPIC

Lors de la simulation sous **Proteus**, la sortie du convertisseur **SEPIC** a été observée à l'aide d'un voltmètre et/ou d'un oscilloscope connecté à la charge (résistance de $5\ \Omega$). Le comportement de la tension de sortie est directement influencé par le rapport cyclique du signal **PWM** appliqué à la grille du **MOSFET**.

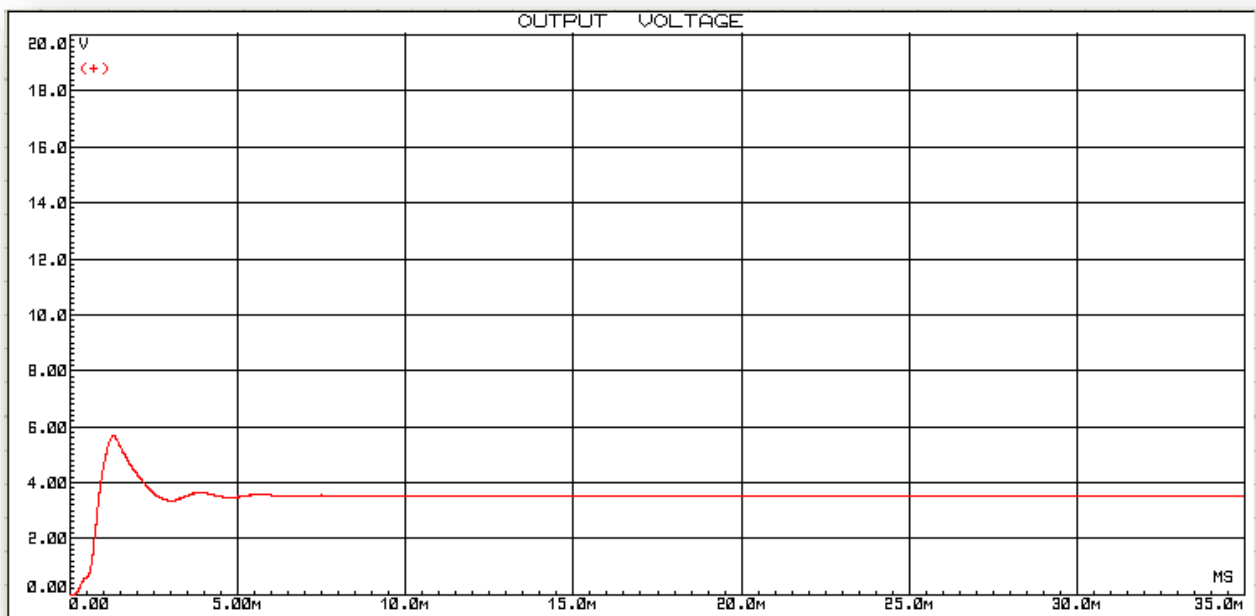


Figure III-16 : Tension du sortie pour un rapport cyclique de 20 %

Cette figure montre un signal **PWM** avec des impulsions très courtes. En conséquence, la tension de sortie du convertisseur SEPIC reste faible, car le transistor reste fermé une grande partie du temps. L'énergie transférée est minimale, ce qui correspond au comportement attendu pour un **Duty cycle** faible.

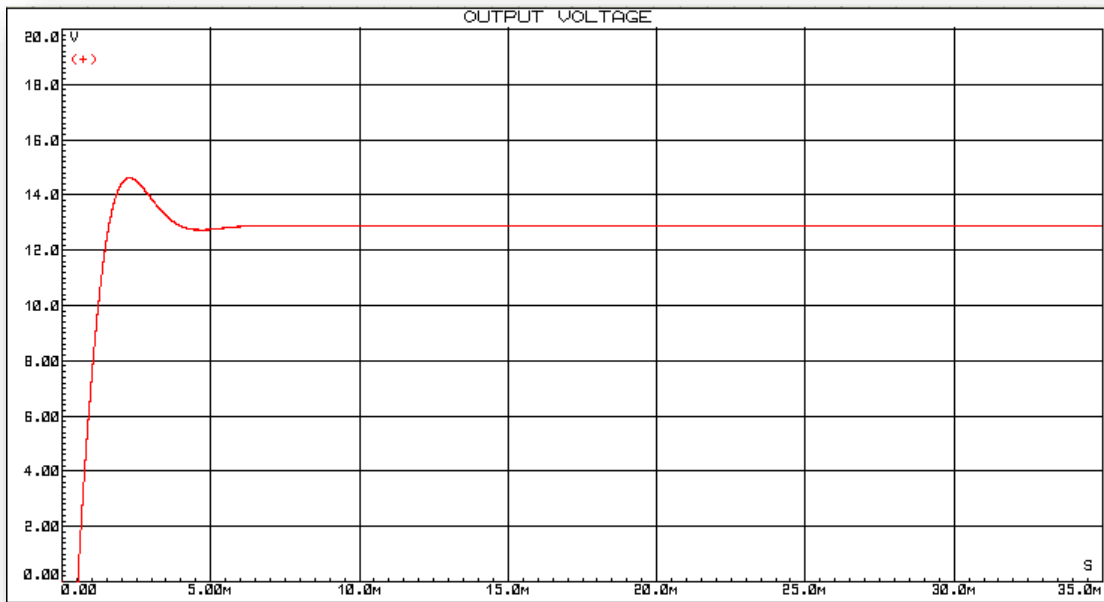


Figure III-17 : Tension du sortie pour un rapport cyclique de 50 %

Le signal PWM présente un rapport haut/bas équilibré. On observe une tension de sortie plus élevée et relativement stable. Le convertisseur SEPIC fonctionne ici dans une zone de **transition**, ni purement buck ni purement boost, et la puissance transférée est modérée.

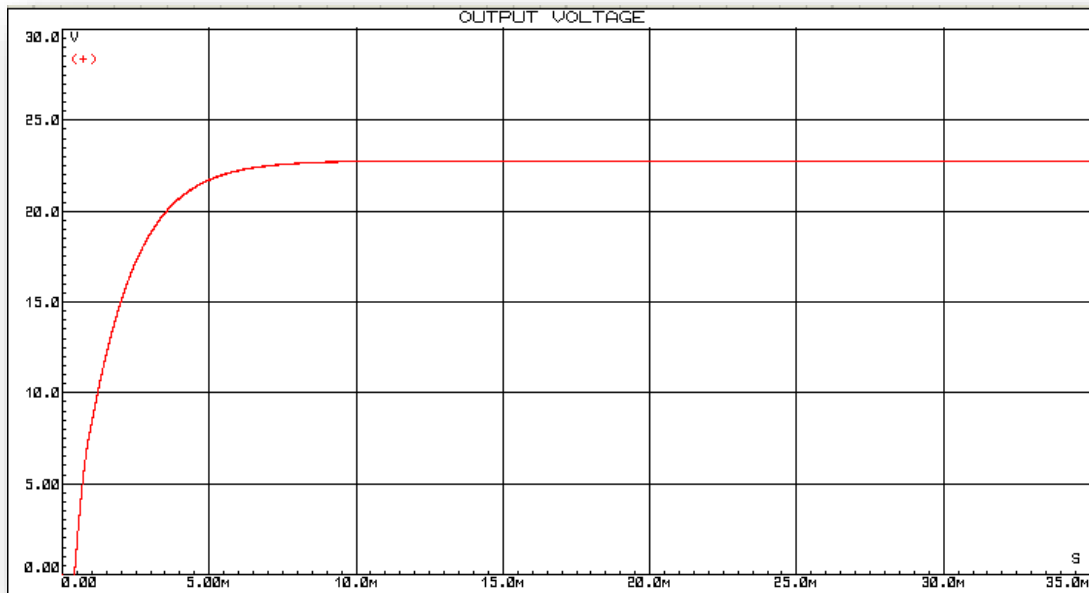


Figure III-18 : Tension du sortie pour un rapport cyclique de 70 %

L'impulsion PWM est large, et la tension de sortie augmente significativement. Le convertisseur opère ici principalement en **mode boost**, avec un transfert d'énergie plus important vers la charge. Cela illustre clairement l'effet du rapport cyclique sur le rendement du système.

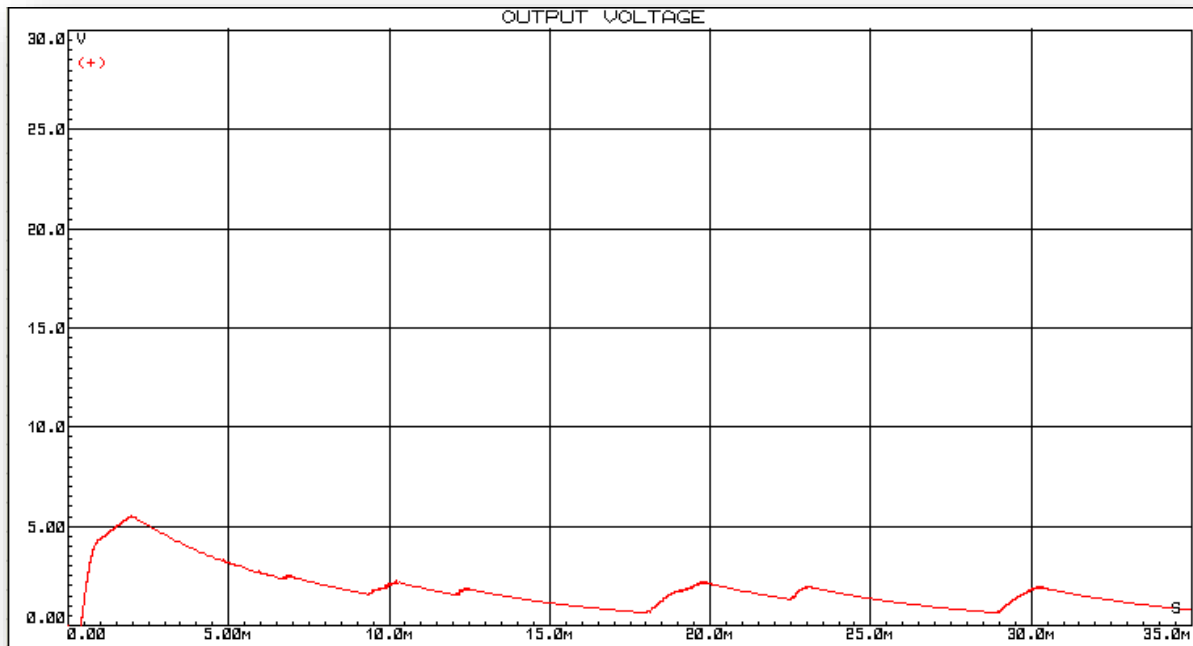


Figure III-19 : Tension de la sortie pour un rapport cyclique de 90 %

Cette figure montre le comportement de la tension de sortie du convertisseur SEPIC lorsque le rapport cyclique du signal PWM est élevé (90 %). Comme prévu, l'impulsion est très large, permettant un transfert d'énergie important. Cependant, contrairement aux autres cas, **la tension de sortie est instable et décroît progressivement au lieu de se stabiliser**.

La tension atteint brièvement environ 5 V, puis chute progressivement avec des oscillations visibles. le comportement **instable** peut s'expliquer par plusieurs facteurs possibles :

- **Saturation du MOSFET** due à une commande excessive (quasi continue),
- **Temps de repos insuffisant** pour la recharge des composants magnétiques (L1, L2),
- **Manque de filtrage ou capacité de sortie sous-dimensionnée**, ne permettant pas une stabilisation correcte de la tension.

III.10 Conclusion

Ce chapitre a présenté la **conception, la simulation et l'analyse** d'un système de commande basé sur **PWM générée par FPGA** pour piloter un **convertisseur SEPIC**. L'objectif principal était de démontrer l'efficacité d'un contrôle numérique via un FPGA pour moduler dynamiquement la tension de sortie d'un convertisseur DC-DC.

La **PWM générée par le FPGA** joue un rôle fondamental dans ce système :

- Elle permet un **contrôle précis du rapport cyclique**, grâce à une programmation flexible en VHDL.
- Elle facilite l'**adaptation dynamique de la puissance transférée** au travers du MOSFET.
- Combinée au driver IR2110, elle assure une **commande fiable et rapide** du transistor de puissance, même à haute fréquence.

Les résultats de simulation ont confirmé que le système fonctionne correctement pour les **rapports cycliques de 20 %, 50 % et 70 %**, avec une tension de sortie stable et cohérente avec le comportement attendu d'un convertisseur SEPIC, passant progressivement du mode **buck** au mode **boost**.

Cependant, pour un **duty cycle de 90 %**, une **instabilité importante** de la tension de sortie a été observée. Cette instabilité s'explique théoriquement par la **relation entre D, Vin et Vout** dans un SEPIC .

Lorsque D approche de 1, la tension de sortie tend théoriquement vers l'infini, ce qui, dans la réalité, entraîne une **surcharge ou une instabilité**, car les composants du circuit (MOSFET, inductances, condensateurs) atteignent leurs limites physiques et thermiques.

En conclusion, ce chapitre démontre que l'utilisation d'un **FPGA comme générateur PWM** permet un contrôle numérique performant d'un convertisseur SEPIC. Toutefois, il est crucial de **maîtriser la plage du rapport cyclique** pour assurer la stabilité et le rendement du système. Des pistes d'amélioration incluent l'ajout de filtres actifs, l'optimisation de la fréquence de découpage, et la limitation logicielle du Duty cycle à des valeurs sûres (ex. : 10 %–80 %).

Conclusion Générale

Conclusion Générale :

Ce travail de recherche s'est inscrit dans le cadre de l'amélioration des systèmes de conversion d'énergie à travers l'étude, la simulation et le contrôle d'un convertisseur **SEPIC** (Single-Ended Primary Inductor Converter) par une commande numérique à base de **FPGA**. L'objectif principal était de démontrer l'intérêt d'une commande flexible, rapide et reconfigurable adaptée aux applications modernes telles que l'énergie photovoltaïque.

Dans un premier temps, une étude approfondie des convertisseurs DC-DC a été réalisée, mettant en évidence le rôle et les avantages spécifiques du convertisseur **SEPIC**, notamment sa capacité à produire une tension de sortie supérieure, inférieure ou égale à la tension d'entrée, tout en maintenant une polarité constante.

Par la suite, l'accent a été mis sur la conception d'un signal **PWM** via une **FPGA**, assurant un contrôle précis du cycle de fonctionnement du convertisseur. La simulation globale du système dans Proteus, incluant la source photovoltaïque, a permis de valider le comportement dynamique du convertisseur, la régulation de la tension de sortie, ainsi que la réponse du système aux variations de charge ou de tension d'entrée.

Les résultats obtenus confirment la viabilité de l'approche adoptée, en montrant non seulement une amélioration en termes de stabilité et d'efficacité énergétique, mais aussi une réduction potentielle du coût et de la consommation énergétique dans des systèmes embarqués ou autonomes.

Cette étude ouvre la voie à plusieurs perspectives :

- La réalisation physique du système pour des tests expérimentaux.
- L'intégration de stratégies MPPT pour maximiser la production photovoltaïque.
- L'extension vers des architectures de commande intelligentes, associant par exemple des techniques d'intelligence artificielle ou d'apprentissage automatique.

En conclusion, l'utilisation de la **FPGA** comme outil de commande pour les convertisseurs d'énergie représente une avancée significative vers des systèmes plus intelligents, adaptatifs et efficaces dans le domaine de l'électronique de puissance et des énergies renouvelables.

IV. Bibliographies

- [1]Carsten, B. (2011). *Benefits of a coupled-inductor SEPIC converter* (Application Report SLYT411). Texas Instruments. <https://www.ti.com/lit/an/slyt411/slyt411.pdf>
- [2]Passive Components Blog. (2025, April 2). *SEPIC converter design and calculation*. <https://passive-components.eu/sepic-converter-design-and-calculation/>
- [3]D., Lavanya, A., & Vijayakumar, K. (2019). Modified SEPIC converter with high boosting capability. *Electronics Letters*, 55(13), 759–761. <https://doi.org/10.1049/el.2019.0836>
- [4]Natchimuthu, S., & Chinnusamy, C. (2020). Experimental investigation of PV based modified SEPIC converter fed hybrid electric vehicle (PV-HEV). *International Journal of Circuit Theory and Applications*, 48(12), 2020–2035. <https://doi.org/10.1002/cta.2766>
- [5]Zhou, Y., Li, Y., Wang, X., & Chen, J. (2024). Interleaved modified SEPIC converters with soft switching and high power factor for LED lighting appliance. *Applied Sciences*, 14(15), 6656. <https://doi.org/10.3390/app14156656>
- [6]Shen, Y., & Wu, X. (2022). A modified SEPIC converter with soft-switching feature for high-power applications. *IEEE Transactions on Industrial Electronics*, 69(12), 12345–12356. <https://doi.org/10.1109/TIE.2022.9872129>
- [7]Isah, H., & Ali, M. H. (2024). A modified SEPIC DC-DC converter for higher energy step-up conversion with fast response time based photovoltaic (PV) applications. *Dutse Journal of Pure and Applied Sciences*, 10(4c). <https://doi.org/10.4314/dujopas.v10i4c.26>
- [8]Onsemi. (2021, November). *SEPIC Converter Analysis and Design* (Application Note AND90136/D). <https://www.onsemi.com/pub/collateral/and90136-d.pdf>
- [9]Kumari, R., Pandit, M., & Sherpa, K. S. (2020). Modelling and comparison of conventional SEPIC converter with cascaded boost–SEPIC converter. *Journal of The Institution of Engineers (India): Series B*, 102(1), 99–109. <https://doi.org/10.1007/s40031-020-00506-0>
- [10]Das, D. (2021, February 24). *Single-Ended Primary Inductor (SEPIC) Converter Design with XL6009*. Circuit Digest. <https://circuitdigest.com/electronic-circuits/single-ended-primary-inductor-sepic-converter-design-with-xl6009>
- [11]Logesh-0304. (2023, December 22). *Not able to get enough current from buck boost (sepic) converter made using TL494* [Online forum post]. Electronics Stack Exchange. <https://electronics.stackexchange.com/questions/695123/not-able-to-get-enough-current-from-buck-boost-sepic-converter-made-using-tl49>
- [12]Author. (n.d.). *Hacheur Cuk et SEPIC*. Scribd. <https://www.scribd.com/document/530069789/Hacheur-Cuk-Et-Sepic>
- [13]Senthilkumar, R., & Dhas, G. J. S. (2018). *Fractional order controller design for SEPIC converter using metaheuristic algorithm* [Figure 3]. ResearchGate. https://www.researchgate.net/figure/SEPIC-converter-with-PWM-feedback-controller_fig3_329904245

- [14] Babaei, E., & Seyed Mahmoodieh, M. E. (2014). Calculation of output voltage ripple and design considerations of SEPIC converter. *IEEE Transactions on Industrial Electronics*, 61(3), 1213–1222. <https://doi.org/10.1109/TIE.2013.2262748>
- [15] Falin, J. (2008). *Designing DC/DC converters based on SEPIC topology*. Texas Instruments. <https://www.ti.com/lit/an/slyt309/slyt309.pdf>
- [16] Simonetti, D. S. L., Sebastián, J., & Uceda, J. (1997). The discontinuous conduction mode Sepic and Cuk power factor preregulators: Analysis and design. *IEEE Transactions on Industrial Electronics*, 44(5), 630–637. <https://doi.org/10.1109/41.633459>
- [17] Ouled Jaafri, H., & Hattab, K. (2023). *Étude et modélisation d'un moteur pas à pas* [Mémoire de Master, Université de Batna 2]. Thèses-Algérie. <https://bucket.theses-algerie.com/files/repositories-dz/6905444430584595.pdf>
- [18] Bouzghaya, I. (2014). *Étude d'un hacheur à stockage capacitif* [Mémoire de Master, Université Larbi Ben M'hidi, Oum El-Bouaghi]. Thèses Algérie. <https://bucket.theses-algerie.com/files/repositories-dz/1217757131544208.pdf>
- [19] http://www.arpnjournals.org/jeas/research_papers/rp_2018/jeas_0618_7129.pdf
- [20] K. Singh, A. N. Tiwari, and K. P. Singh, "Performance Analysis of Modified SEPIC Converter with Low Input Voltage," *Dept. of Electrical Engineering, M.M.M Engineering College, Gorakhpur, UP, India*.