

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
Ministère de l'enseignement Supérieur et de la recherche scientifique



Université Mohamed Khider Biskra
Faculté des Sciences et de la Technologie
Département de Génie Electrique
Filière : Electronique
Option : Communication

Réf:.....

Mémoire de Fin d'Etudes
En vue d'obtention de diplôme:
D'Ingénieur d'état en Electronique

Thème :

**Correction du bégaiement à l'aide
d'une carte système**

Présenté par :
Houili Mohamed
Bakezzi Mohamed Essaghir

Proposé et Dirigé Par:
DR .EL KOURD KAOUTHER

Promotion : Juin 2010

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
Ministère de l'enseignement Supérieur et de la recherche scientifique



Université Mohamed Khider Biskra
Faculté des Sciences et de la Technologie
Département de Génie Electrique
Filière : Electronique
Option : Communication

Mémoire de Fin d'Etudes
En vue d'obtention de diplôme:
D'Ingénieur d'état en Electronique

Thème :

**Correction du bégaiement à l'aide d'une
carte système**

Présenté par :

Houili Mohamed
Bakezzi Mohamed Essaghir

Avis favorable du président du Jury

**Nom et prénom
l'encadreur**

.....
.....

Avis favorable de

Signature

.....

Cachet et signature



**Résumé du mémoire de fin d'étude
En vue d'obtention de diplôme:
D'Ingénieur d'état en Electronique
Option : communication**

Thème :

**Correction du bégaiement à l'aide d'une
carte système**

**Proposé par : DR .EL KOURD KAOUTHER
Dirigé par : DR .EL KOURD KAOUTHER**

RESUME

Notre projet est intitulé: « Correction du bégaiement à l'aide d'une carte système ». Dans ce thème, on a réalisé une carte système qui contient la carte d'acquisition. Cette carte est composée par un capteur de son (microphone), un amplificateur opérationnel (**LM358**), un filtre actif **passé-bas** de 1^{er} ordre.

Le **CAN AD574** de **12bits**, converti le signal filtré à un signal numérique après avoir relié ce dernier avec un échantillonneur bloqueur **AD585**, puis l'envoyé au microcontrôleur de la carte de commande qui est le **PIC18F4550** pour faire le traitement et la synchronisation. Ce dernier est programmé à l'aide d'un logiciel ****FLOWCOD****. Pour la restitution du signal il faut utiliser un **CNA AD667** avec une amplification de base fréquence à l'aide de **TDA2822**.

Le résultat est le même son mais avec un petit décalage.

Summary

Our project is entitled: “Correction of stuttering using a system card”. In this theme, we create a card system which contains the card of acquisition. This card is composed by a sensor of sound (microphone), an operational amplifier (**LM358**) and a **low-pass** active filter of **1st** order.

The **CAN AD574** of 12 bits converts the filtered signal to a numeric signal afterwards connects this last with a sampler blocker **AD585**, then sending it to the microcontroller of the command card which is PIC18F4550 to make the treatment and the synchronization.

This last is programmed using a software **** FLOWCOD ****.

For the restitution of the signal it is necessary to use a **CNA AD667** with a low frequency amplification using **TDA2822**.

The result is the same sound but with a little shift.

Remerciements

Nous commençons par remercier notre encadreur Madame « ELKOURD KAOUTHER » qui a acceptée de nous proposer ce sujet, et de nous encadrer le long de cette thèse. Pour tous ses conseils et critiques sur le plan scientifique qui nous ont permet de bien orienter nos recherches.

Nous tenons à remercier nos parents, frères et sœurs ainsi que tous nos proches qui nous ont encouragés, soutenu et aidé sur tous les plans, le long de nos études.

Nous remercions tous ceux, qui de près ou de loin, nous ont soutenu et aidé dans la réalisation de ce travail.

Dédicaces

*A nos parents qui nous ont soutenu, orienté et
encouragé le long de nos études*

A nos frères et sœurs

A nos proches

A tous nos amis

SOMMAIRE

Introduction generale.....	1
CHAPITRE I : Etude théorique de la parole et de la carte d'acquisition	
I.1. Introduction.....	3
I.1.2. Le principe fondamental de la parole.....	3
I.1.2.1. La parole	3
I.1.2.2. Appareil phonatoire et mécanisme de la phonation	3
I.1.3. L'échantillonnage d'un signal parole.....	5
I.1.4. La fréquence du fondamental.....	6
I.1.5. Appareil auditif et mécanisme d'audition.....	6
I.2. Les problèmes de voix	8
I.3. Le bégaiement	8
I.3.1. Types de bégaiement.....	8
I.3.2. La cause	9
I.3.3. Les problèmes pour le bègue	9
I.3.4. Les traitements	9
I.4. Schémas synoptique.....	10
I.5. Carte d'acquisition	11
I.5.1 Capteurs acoustiques.....	11
I.5.1.1. Le Microphone.....	11
I.5.1.2. Technologie du microphone	12
I.5.2. Les Types de microphones	12
I.5.2.1. Microphones à condensateur	12
I.5.2.2. Microphone à électret	13
I.5.2.3. Microphones à bobine mobile.....	13
I.5.3. Diagramme de directivité	14
I.6. Le conditionneur	14
I.7. Etude de l'amplificateur opérationnel	15
I.7.1. Définition	15
I.7.2. Montages de base à aop	15
I.7.2.1. Amplification	16
a) Amplificateur inverseur	16

b) Amplificateur non inverseur	17
c) Montage suiveur	17
I.7.2.2 Montages opérationnels	18
a) Additionneur inverseur	18
b) Montage soustracteur (différentiel)	19
c) Montage intégrateur	20
d) Montage dérivateur	20
I.8) Les filtres	21
I.8.1) Types de Filtres	21
I.8.1.1. Les Filtres passifs.....	21
a) Filtre passe bas	21
b) Filtre Passe-haut	22
I.8.1.2. Les Filtres Actifs	22
a) Passe bas 1 ^{er} ordre	22
b) Passe bas 2 ^{ème} ordre	23
c) Passe haut 2e ordre	23
I.9. Le convertisseur	24
I.9.1. Conversion analogique-numérique	24
I.9.1.1. CAN - Convertisseurs à approximations successives	25
I.9.1.2. Le Convertisseur Analogique Numérique AD574	26
I.9.1.3. caractéristiques de l'AD574	28
I.9.1.4. Brochage de l'AD574	28
I.9.2. Le convertisseur numérique analogique	29
I.9.2.1. Description du produit	29
I.9.2.2. Diagramme du bloc fonctionnel.....	30
I.9.2.3. Configuration unipolaire	30
I.9.2.4. Configuration bipolaire	31
I.10. Échantillonnage.....	31
I.10.1. Problématique	31
I.10.2. Principe	32
I.10.3. Description du produit	33
I.10.4. Caractéristiques	33
I.10.5. Applications	33
I.10.6 brochage de l'AD585	33
I.10.7. Conclusion	34

CHAPITRE II : Etude théorique de la carte de commande à l'aide d'un PIC18F4550

II.1. Introduction	39
II.2. Présentation générale	39
II.3. Principe de l'architecture des microcontrôleurs	39
II.4. Brochage du PIC 18F4550	40
II.5. Caractéristiques du PIC18F4550	41
II.6. Organisation de la mémoire du PIC18F4550	43
II.6.1. Mémoire programme interne (ROM)	43
II.6.2. Mémoire donnée interne	44
I.6.3. Accès EEPROM / FLASH.....	44
II.7.1. Le PC	45
II.7.2. Les registre PCL, PCLATH, et PCLATU	45
II.7.3. Le registre « STATUS »	45
II.7.4. La procédure « read/modify/write »	47
II.7.5. Les registre LATx.....	47
II.7.6. Manipulations de la pile	47
II.7.8. Les retours rapides « fast »	48
II.8. Interruptions	49
II.9. Programmation d'un PIC par logiciel "FLOWCODE"	49
II.9.1. Présentation	49
II.9.2. Présentation succincte de Flowcode	50
II.9. 3. Variable et calculs	50
II.9. 3. Conclusion	52

CHAPITRE III : conception est réalisation pratique.

III.1. Introduction	54
III.2.Les differents blocs de la carte	55
III.2.1. La carte d'alimentation	55
III.2.1.1. Les composants de l'alimentation	56
III.3. La carte d'acquisition	56
III.3.1. Capteur de son	57
III.3.2. Le préamplificateur audio	59

III.3.4. Le filtre	62
III.4. La carte de correction et de synchronisation	65
III.4.1. L' algorithme	66
III.4.2. Logiciel (FLOWCOD)	66
III.4.3. Programmation	72
III.4.4. Vérification la marche le fonctionnement de μc	74
III.5. La carte de restitution	74
III.6. Conclusion.....	78
Conclusion général.....	79
Bibliographe	80
Annexe.....	82



Liste des figures

CHAPITRE I :

Figure (I.1.1) L'appareil phonatoire	4
Figure (I.1.2) Section du larynx vue du haut.....	4
Figure (I.1.3) Audiogramme de signaux de parole	4
Figure (I.1.4) Son voisé	5
Figure (I.1.5) Son non voisé	5
Figure (I.1.6) Le système auditif	7
Figure (I.1.7) Réponse en fréquence d'une cellule ciliée.....	7
Figure (I.3.4) L'appareil Speecheasy	10
Figure (I.4.1) Schéma synoptique	11
Figure (1.5.1) Schéma du microphone <u>dynamique</u>	12
Figure (1.5.2) Coupe schématique d'un microphone a condensateur	13
Figure (1.5.3) Schéma de polarisation d'un microphone à condensateur	13
Figure (1.5.4) Coupe schématique d'un microphone à bobine mobile.....	14
Figure (1.5.5) Diagrammes de directivité classiquement rencontrés.....	14
Figure (I.7.1) Representation AOP	15
Figure(I.7.2) Réelle de AOP lm358	15
Figure (I.7.3) Brochage de l'AOP lm358.....	15
Figure (I.7.4) Amplificateur inverseur	16
Figure (I.7.5) Amplificateur non inverseur	17
Figure (I.7.6) Amplificateur suiveur	18
Figure (I.7.7) Amplificateur sommateur inverseur	18
Figure (I.7.8) Amplificateur différentiel	19
Figure (I.7.9) Montage intégrateur	20
Figure (I.7.10) Montage dérivateur	20
Figure (I.8.1) Filtre passe-bas	21
Figure (I.8.2) Filtre Passe-bas	22
Figure (I. 8.3) Filtre passe-bas de 1 ^{er} ordre	22
Figure (I.8.4) Filtre passe bas du deuxième ordre.....	23
Figure (I.8.5) Filtre passe haut du deuxième ordre	23
Figure (I.9.1) La quantification du signal	24
Figure (I.9.2) Le codage du signal	25
Figure (I.9.3) Schéma de principe d'un CAN.....	26

Figure (I.9.4) Le CAN AD574	26
Figure (I.9.5) Brochage de l'entrée bipolaire	28
Figure (I.9.6) Brochage de l'entrée uni polaire	29
Figure (I.9.7) Brochage de l'AD574 avec un AD585	30
Figure (I.9.8) Diagramme de bloc fonctionnel.....	30
Figure (I.9.9) Production de Tension Unipolaire	31
Figure (I.9.10) Production de Tension Bipolaire	32
Figure (I.10.1) Echantillonnage réel	32
Figure (I.10.2) Echantillonnage Idéal	32
Figure (I.10.3a) Idéal.....	32
Figure (I.10.3b) Réel	32
Figure (I.10.4) Bloc diagramme fonctionnelle.....	33
Figure (I.10.5) Diagramme de connexion	34

CHAPITRE II :

Figure (II.3) : Architecture d'un microcontrôleur.....	39
Figure (II.4.1) Brochage du microcontrôleur type 18F4550	40
Figure (II.4.2) Boitier du microcontrôleur type pic 18F4550	41
Figure (II.5) Bloc diagramme du Pic18F4550	42
Figure (II.6) Organisation de la mémoire.....	43
Figure (II.6.1) Schéma interne d'un ROM	43
Figure (II.6.2) Un bank de RAM	44
Figure (II.9.2.1)	50
Figure (II.9.2.2)	50
Figure (II.9.3.1)	51
Figure (II.9.3.2)	51

CHAPITRE III :

Figure (III.2.1) Schéma électrique complet de la carte	55
Figure (III.2.2) Alimentation symétrique (III.2.1)	56
Figure (III.2.3) Schéma électrique de l'alimentation	56
Figure (III.3.1) Schéma électrique de la carte d'acquisition	57
Figure (III.3.2) Schéma électrique de la capture	57

Figure (III.3.3) Préamplificateur audio	59
Figure (III.3.4) AOP non inverseur	60
Figure (III.3.5) Filtre passe bas de 1 ^{er} ordre.....	62
Figure (III.3.6) Schéma électrique de l'échantillonneur bloqueur	63
Figure (III.3.7) Schéma électrique du convertisseur	64
Figure (III.4.1) Brochage du microcontrôleur.....	65
Figure(III.4.2) Créer nouveau dossier	67
Figure (III.4.3) Le choix du µcontrôleur	67
Figure (III.4.4) La marge d'écriture	68
Figure(III.4.5a) Configuration.....	68
Figure (III.4.5b) Configuration	69
Figure (III.4.6) Autre configuration	69
Figure (III.4.7a) Compiler en Hexa.....	70
Figure (III.4.7b) Compiler en Hexa	70
Figure (III.4.7c) Compiler en Hexa.....	71
Figure (III.4.9a) Compiler en C	71
Figure (III.4.9b) Compiler en C	72
Figure (III.4.10) Simulation par "proteus 7"	74
Figure (III.5.1) La carte de restitution	75

Liste des tableaux

CHAPITRE I :

Tableau (I.9.1) Registres du CAN (AD 574)	28
---	----

CHAPITRE III :

Tableau (III.3.1) Signaux trouvés après le capteur de son	58
Tableau (III.3.2) Signaux trouvés après le préampli	60
Tableau (III.3.3) Signaux trouvés après l'AOP LM358.....	61
Tableau (III.3.4) Signaux trouvés après l'AD585	63
Tableau (III.5.1) résultats de sortie	76

INTRODUCTION GENERALE

Le bégaiement est en réalité un phénomène extrêmement complexe impliquant bien plus que la simple répétition des sons de prolongement syllabique et d'autres anomalies de la parole.

Les accidents dans le déroulement de la parole peuvent s'accompagner de spasmes respiratoires, mouvements involontaires du visage ou du corps tout entier. La gravité du bégaiement n'est pas proportionnelle à l'importance de ces accidents.

Ce projet traite ce type des problèmes médicaux (qui sont les gens bègue), et les aides pour vivre de façon normale par la réalisation d'un circuit électronique branché à l'oreille. Ce circuit fait la correction du bégaiement à l'aide d'une carte système commandée par le μ c 18f4550.

Avant de préparer ce sujet on a posé les questions suivantes:

- Que définit le signal parole ? Que définit le mot « bégaiement » ?
- Quel sont les caractéristiques principales de la carte d'acquisition ?
- Qu'elle μ c est efficace pour ce sujet ?
- Quel est le résultat obtenu ?

Ce sujet est divisé en 3 chapitres

Chapitre1 : Etude théorique de la parole et de la carte d'acquisition.

Chapitre2 : Etude théorique de la carte de commande à l'aide d'un PIC18F4550.

Chapitre3 : Conception est réalisation pratique.

Les bouquins principaux adoptés sont :

- <http://www.discovercircuits.com/>
- Bogdan Grabowski, Christian Ripoll et coll : Aide-mémoire Électronique 5^{ème} édition (DUNOD) fichier PDF.
- www.bedwani.ch/electro/ch10/index.htm
- <http://www.abcelectronique.com/bigonoff/organisation.php?par=e8bad>

La préparation de cette mémoire passe par un grand problème qui est le choix de μ c.

Au début on a travaillé avec le μ c Motorola 68hc11 et on a réalisé deux cartes programmatrices mais malheureusement le μ c n'a pas répondu. Donc on a été obligé de changer ce μ c avec un autre modèle. Après plusieurs choix, on a fixé au pic de type 18f4550 à cause de son programmeur qui existe au niveau de notre laboratoire.

CHAPITRE

I

ETUDE THÉORIQUE DE LA PAROLE ET DE LA CARTE D'ACQUISITION

I.1. INTRODUCTION

L'étude des mécanismes d'audition et des propriétés perceptuelles, est une composante fondamentale des sciences de l'ingénieur, située au croisement du traitement langage et du traitement numérique de signal. Cette discipline scientifique a connu depuis les années **60**, une expansion fulgurante liée au développement des moyens et des techniques de télécommunications.

L'étude du signal parole est caractérisée par l'étude fondamentale de la parole suivie par la correction de ce dernier à l'aide d'une carte système.

I.1.2. Le principe fondamentale de la parole

I.1.2.1. La parole

La parole est la faculté de communiquer la pensée par un système de sons articulés ; c'est le moyen de communication privilégié entre les humains qui sont les seuls êtres vivants à utiliser un tel système structuré. L'information d'un message parlé passe par l'air pour constituer le signal vocal ; elles sont détectées par l'oreille, laquelle procède à une certaine analyse dont les résultats sont interprétés par le cerveau. L'information portée par le signal parole peut être analysée de plusieurs façons. On distingue généralement plusieurs niveaux de description : *acoustique, phonologique, morphologique, syntaxique, sémantique, pragmatique et phonétique* qui est notre but son mécanisme est illustré au titre suivant. [1]

I.1.2.2. Appareil phonatoire et mécanisme de la phonation

La contribution coordonnée et volontaire des deux appareils respiratoire et masticatoire, sous le contrôle du cerveau, permet la production de la parole.

Le processus de production de la parole passe par les étapes suivantes :

- L'appareil respiratoire fournit l'énergie nécessaire.
- La trachée artère expire l'air.
- Le larynx, et grâce aux cordes vocales, module la pression de l'air et l'applique au conduit vocal.
- La langue a un rôle prépondérant dans le processus phonatoire. Sa hauteur détermine la hauteur du pharynx, le lieu d'articulation qui est la région de rétrécissement maximal du canal buccal, ainsi que l'aperture qui est l'écartement des organes au point d'articulation.

Le conduit vocal, qui s'étend du pharynx jusqu'aux lèvres, est l'ensemble des cavités acoustiques suivantes : la cavité pharyngienne, la cavité buccale et la cavité nasale en dérivation.

Figure (I.1.1). [1]

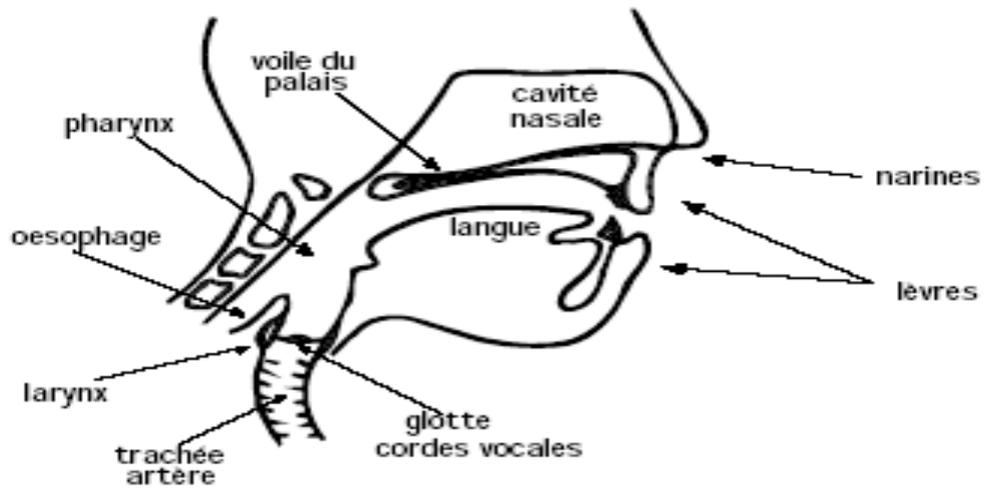


Figure (I.1.1) L'appareil phonatoire

L'ouverture complète des cordes vocales engendre des sons non voisés, par contre leurs vibrations périodiques engendrent des sons voisés. Figure (I.1.2).

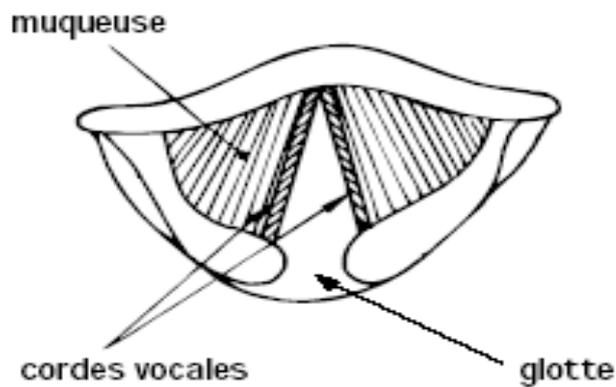


Figure (I.1.2) Section du larynx vue du haut

La figure (I.1.3) présente un exemple d'un audiogramme de signal parole sous forme deux exemple : mot « parenthèse » et le mot « effacer ».

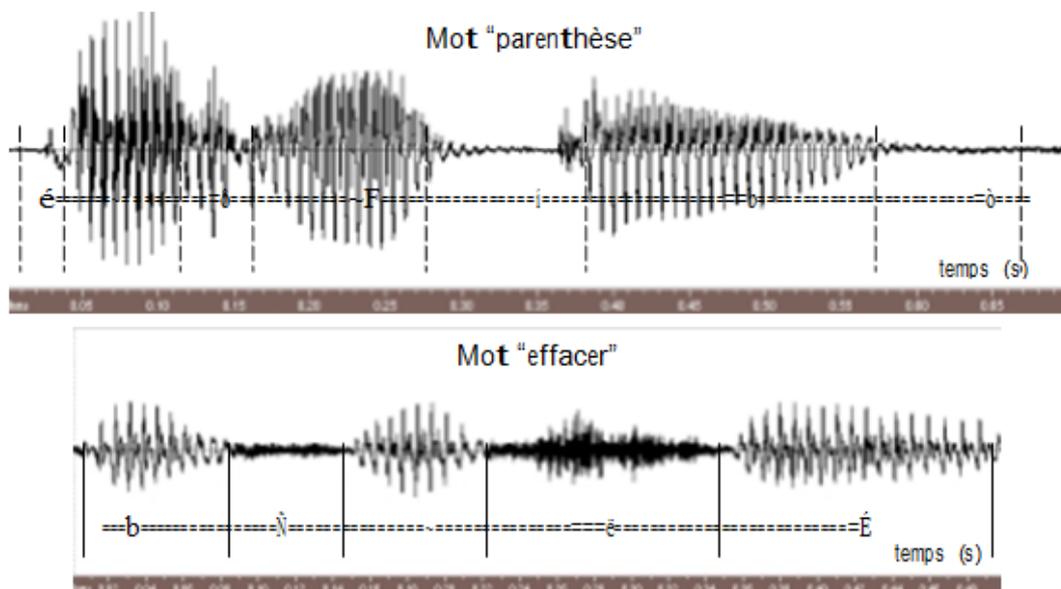


Figure (I.1.3) Audiogramme de signaux de parole

a) Les sons voisés

Les sons voisés ont une structure quasi-périodique, qui sont résultent l'excitation du conduit vocal par un train périodique d'impulsions de pression liées aux oscillations des cordes vocales. Figure (I.1.4). [1]

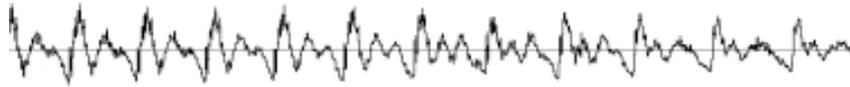


Figure (I.1.4) Son voisé

b) Les sons non voisés

Un son non voisé ne présente pas de structure périodique, il peut être approximé par la réponse du conduit vocal à un bruit blanc gaussien. Figure (I.1.5) [1]



Figure (I.1.5) Son non voisé

Avant d'entamer la suite de ce chapitre, nous avons jugé indispensable la définition de quelques concepts utilisés dans le décodage acoustico-phonétique.

I.1.3. L'échantillonnage d'un signal parole

L'échantillonnage est la transformation d'un signal à continu $x(t)$ à un signal à temps discret $x(nT_e)$.

D'après le théorème de Shannon, le choix de la fréquence f_c où son spectre peut s'étendre jusqu'à 12 kHz égale à $2.f_c$ c.à.d. au moins 24 kHz. Cependant, le coût d'un traitement numérique, filtrage, transmission, ou simplement enregistrement peut être réduit d'une façon notable si l'on accepte une limitation du spectre par un filtrage préalable. C'est le rôle du filtre de garde, dont la fréquence de coupure f_c est choisie en fonction de la fréquence d'échantillonnage retenue. Pour la téléphonie, on estime que le signal garde une qualité suffisante lorsque son spectre est limité à 3400Hz et l'on choisit $f_e = 8000$ Hz. Pour les techniques d'analyse, de synthèse ou de reconnaissance de la parole, la fréquence peut varier de 6000 à 16000 Hz. Par contre pour le signal audio (parole et musique), on exige une bonne représentation du signal jusque 20 kHz et l'on utilise des fréquences d'échantillonnage de (44.1 ou 48) kHz. Pour les applications multimédia, les fréquences sous-multiples de 44.1 kHz sont de plus en plus utilisées : 22.5 kHz, 11.25 kHz.

Parmi le continuum des valeurs possibles pour les échantillons $x(nT_e)$, la quantification ne retient qu'un nombre fini 2^b de valeurs (b étant le nombre de bits de la quantification), espacées du pas de quantification q . Le signal numérique résultant est noté $x(n)$. La quantification produit une erreur de quantification qui normalement se comporte comme un bruit blanc; le pas de quantification est donc imposé par le rapport signal sur bruit à garantir. Si le pas de quantification est constant, ce rapport est fonction de l'amplitude du signal; les signaux de faible amplitude sont dès lors mal représentés. Aussi adopte-t-on pour la transmission téléphonique une loi de quantification logarithmique et chaque échantillon est représenté sur 8 bits (256 valeurs). Par contre, la quantification du signal musical exige en principe une quantification linéaire sur 16 bits (65536 valeurs).

Une caractéristique essentielle qui résulte le mode de représentation est le débit binaire, exprimé en bits par seconde (b/s), nécessaire pour une transmission ou un enregistrement du signal vocal. La transmission téléphonique classique exige un débit de $8 \text{ kHz} \times 8 \text{ bits} = 64 \text{ kb/s}$; la transmission ou l'enregistrement d'un signal audio exige en principe un débit de l'ordre de $48 \text{ kHz} \times 16 \text{ bits} = 768 \text{ kb/s}$ (à multiplier par deux pour un signal stéréophonique). [1]

I.1.4. La fréquence fondamentale

La fréquence fondamentale, appelée aussi "pitch", est la fréquence de vibration des cordes vocales. Elle peut varier :

- De **80 à 200 Hz** pour une voix masculine.
- De **150 à 450 Hz** pour une voix féminine.
- De **200 à 600 Hz** pour une voix d'enfant.

I.1.5. Appareil auditif et mécanisme d'audition

Dans le cadre du traitement de la parole, une bonne connaissance des mécanismes de l'audition et des propriétés perceptuelles de l'oreille est aussi importante qu'une maîtrise des mécanismes de production. En effet, tout ce qui peut être mesuré acoustiquement ou observé par la phonétique articulatoire n'est pas nécessairement perçu. Par ailleurs, nous avons déjà souligné le rôle fondamental que joue l'audition dans le processus même de production de la parole.

Comme l'illustre la figure (I.1.6), l'appareil auditif comprend l'oreille externe, l'oreille moyenne et l'oreille interne.

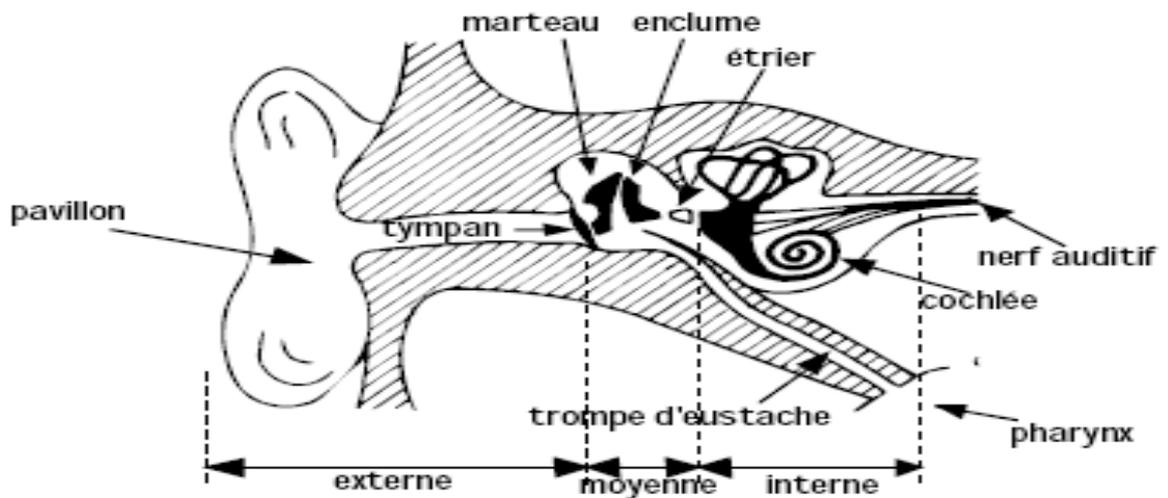


Figure (I.1.6) Le système auditif

Les ondes sonores sont recueillies par l'appareil auditif. Ces ondes de pression sont ensuite analysées dans l'oreille interne, puis les résultats sont interprétés par le cerveau.

Le conduit auditif relie le pavillon au tympan : c'est un tube acoustique de section uniforme fermé à une extrémité, son premier mode de résonance est situé vers 3 KHz, ce qui accroît la sensibilité du système auditif humain dans cette gamme de fréquences.

Le mécanisme de l'oreille interne (*marteau*, *étrier*, *enclume*) permet une adaptation d'impédance entre l'air et le milieu liquide de l'oreille interne. Les vibrations de l'étrier sont transmises au liquide de la *cochlée*. Celle-ci contient la *membrane basilaire* qui transforme les vibrations mécaniques en impulsions nerveuses. La membrane s'élargit et s'épaissit au fur et à mesure que l'on se rapproche de l'apex de la cochlée; elle est le support de l'*organe de Corti* qui est constitué par environ 25000 *cellules ciliées* raccordées au nerf auditif. Chacune de ces cellules présente une réponse en fréquence telle que celle illustrée à la figure (I.1.7).

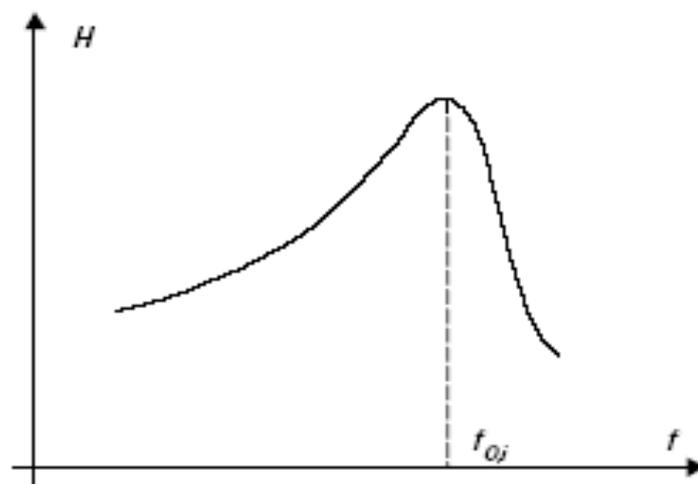


Figure (I.1.7) Réponse en fréquence d'une cellule ciliée

La fréquence de résonance dépend de la position occupée par la cellule sur la membrane, au-delà de cette fréquence, la fonction de réponse s'atténue très vite.

Le système auditif humain est surtout sensible dans une gamme de fréquences situées entre 800 Hz à 8000 Hz : les limites extrêmes sont respectivement 20 Hz et 20 KHz. [1]

I.2. Les problèmes de voix

Il y a un problème de voix qui est diffusé entre quelques personnes celui-ci est un trouble du langage, on définira plus dans ce titre suivant.

I.3. Le bégaiement

Le bégaiement est en réalité un phénomène extrêmement complexe impliquant bien plus que la simple répétition des sons de prolongement syllabique et d'autres anomalies de la parole.

Le bégaiement affecte toute la personne et peut être décrit plus exactement comme la combinaison de troubles de la parole, de la communication et du comportement. D'apparition brutale ou progressive, le bégaiement est différent des troubles articulatoires ou phonologiques et traduit un effort de production de la parole. Ces accidents dans le déroulement de la parole peuvent s'accompagner de spasmes respiratoires, mouvements involontaires du visage ou du corps tout entier. La gravité du bégaiement n'est pas proportionnelle à l'importance de ces accidents. [2]

Il y a plusieurs types de bégaiement, chaque type dépend du degré de bègue qu'on peut voir au titre suivant.

I.3.1. Types de bégaiement

Dans le bégaiement, on peut distinguer deux types différents :

a) **Le bégaiement clonique** : répétition plus ou moins prolongée du même phonème, en général le premier mot : « Pa, Pa, Pa, Pa, papa m'a donné une glace »,

b) **Le bégaiement tonique** : (blocage de l'émission): Ce type s'accompagne de mouvements parasites de la face, des membres, du corps entier, de difficultés respiratoires, de rougeur du visage avec sueurs etc. des troubles du langage sont parfois associés au bégaiement comme le lapsus, l'emploi de mots impropres, ou une mauvaise syntaxe. [2]

Les causes du bégaiement restent encore obscures aujourd'hui.

I.3.2. La cause

Les troubles physiologiques tel que des problèmes neuromusculaires, des causes psychologiques sont aussi évoqués (hyperémotivité, angoisse...) et le facteur génétique semble de plus en plus mis en cause.

Chez les jeunes enfants, des facteurs vont favoriser l'apparition du bégaiement comme le retard de parole, un climat familial tendu, de l'anxiété... ,et il y a généralement un facteur déclencheur au bégaiement, engendrant du stress chez l'enfant comme l'arrivée d'un petit frère ou d'une sœur, un déménagement... ,le bégaiement est fréquent et banal chez l'enfant de 2 à 3 ans. On commence à s'inquiéter lorsqu'il persiste au-delà de 4 ans. Ce sont souvent des enfants émotifs, hyper affectifs et il est banal que le bégaiement s'accroisse lorsqu'ils sont impressionnés ou énervés. Chez les adultes, le bégaiement peut aussi arriver après un choc psychologique fort. [2]

I.3.3. Les problèmes pour le bègue

Tout d'abord le bègue doit, en plus de son trouble, gérer les moqueries et rires de ses camarades ce qui apporte encore plus d'anxiété. Les bègues ont tendance à éviter le contact visuel avec leurs interlocuteurs (car trop embarrassé par leur trouble, ils ne veulent généralement pas voir la réaction de ces derniers), ils ont souvent une respiration irrégulière et essayent de parler avec très peu ou pas d'air dans leurs poumons. Ils évitent parfois l'utilisation de certains mots pouvant les faire bégayer et ponctuent souvent leurs phrases de tout un tas d'expressions pas forcément utiles mais qui leurs permettent de se lancer plus facilement. Parfois, le trouble est tellement mal vécu que certains, pour ne pas bégayer ne parlent plus. Tous ces problèmes de communication font que souvent le bègue a lui-même un sentiment négatif sur son trouble, sur lui-même et ressent de la honte, de la culpabilité et de la frustration. Et là, tout se complique et le bégaiement est beaucoup plus difficile à gérer pour lui-même ou pour son entourage. Sachez que beaucoup de bègues aimeraient pouvoir parler de leur trouble mais n'osent pas forcément. Alors n'hésitez pas à tendre la perche... [2]

I.3.4. Les traitements

Chez l'enfant, quand le bégaiement persiste au-delà de 5 ans, il est utile de consulter un orthophoniste pour entreprendre une rééducation. Mais, il faut aussi que chacun utilise tous les moyens possibles pour délivrer l'enfant de son état d'anxiété qui peut être la seule cause de son trouble. La psychothérapie peut être aussi nécessaire si les troubles affectifs associés sont importants, que ce soit pour l'enfant ou pour l'adulte d'ailleurs.

L'orthophoniste est souvent aussi un passage obligatoire pour traiter le bégaiement. Non pas qu'il soit efficace à 100%, mais il aide (l'adulte comme les parents d'enfants bègues) à en comprendre plus et à tenter de comprendre les facteurs liés au trouble (environnement familial ou scolaire, événements traumatisants,...).

Il existe quelques appareils auditifs (ex : L'appareil speecheasy) qui est en fait une prothèse capable de réduire, voire d'éliminer le bégaiement grâce à cette oreillette portée en intra-auriculaire ou en contour oreille figure. Elle permet une réduction significative du bégaiement, voire une élimination complète après familiarisation avec l'appareil. L'appareil électronique enregistre la voix de l'utilisateur à partir d'un micro et renvoie sa voix dans des écouteurs après avoir été retardée d'une fraction de seconde ou modifiée en fréquence. Il aide à parler plus lentement, et à mieux contrôler ses paroles. Bien entendu, ceci ne va pas sans un travail avec l'orthophoniste, et l'effet provoqué ne dure pas lorsque la prothèse est retirée. Voir figure(I.3.4)

Il ya des centres spécialisés proposent des stages intensifs de thérapie du bégaiement. Si vous choisissez cette option, il faut que le centre utilise une approche globale traitant chacun des aspects du phénomène. [2]



Figure (I.3.4) L'appareil Speecheasy.

Notre projet est basé sur la réalisation de cet appareil à l'aide d'une carte système pour la même cause.

Les étapes principales de notre carte sont illustrées sur le schéma synoptique de la carte.

I.4. Schéma synoptique

Généralement le schéma synoptique est divisé en trois blocs principaux :

La carte d'acquisition, la carte de commande et l'affichage (exemple : afficheur, moteur, restitution audio, ...etc.).

Le premier bloc qui est la carte d'acquisition contient :

Un conditionneur + le Filtrage, l'échantillonneur bloqueur, et le convertisseur A/N (CAN).

Le deuxième bloc est le μ c de type pic 18f4550 qui contient RAM, ROM flash, EEPROM, CAN, TIMER, et comparateur.

Le dernier bloc constitue de CNA et l'écouteur qui est l'appareil de réception de son parole. Voir figure (I.4.1).

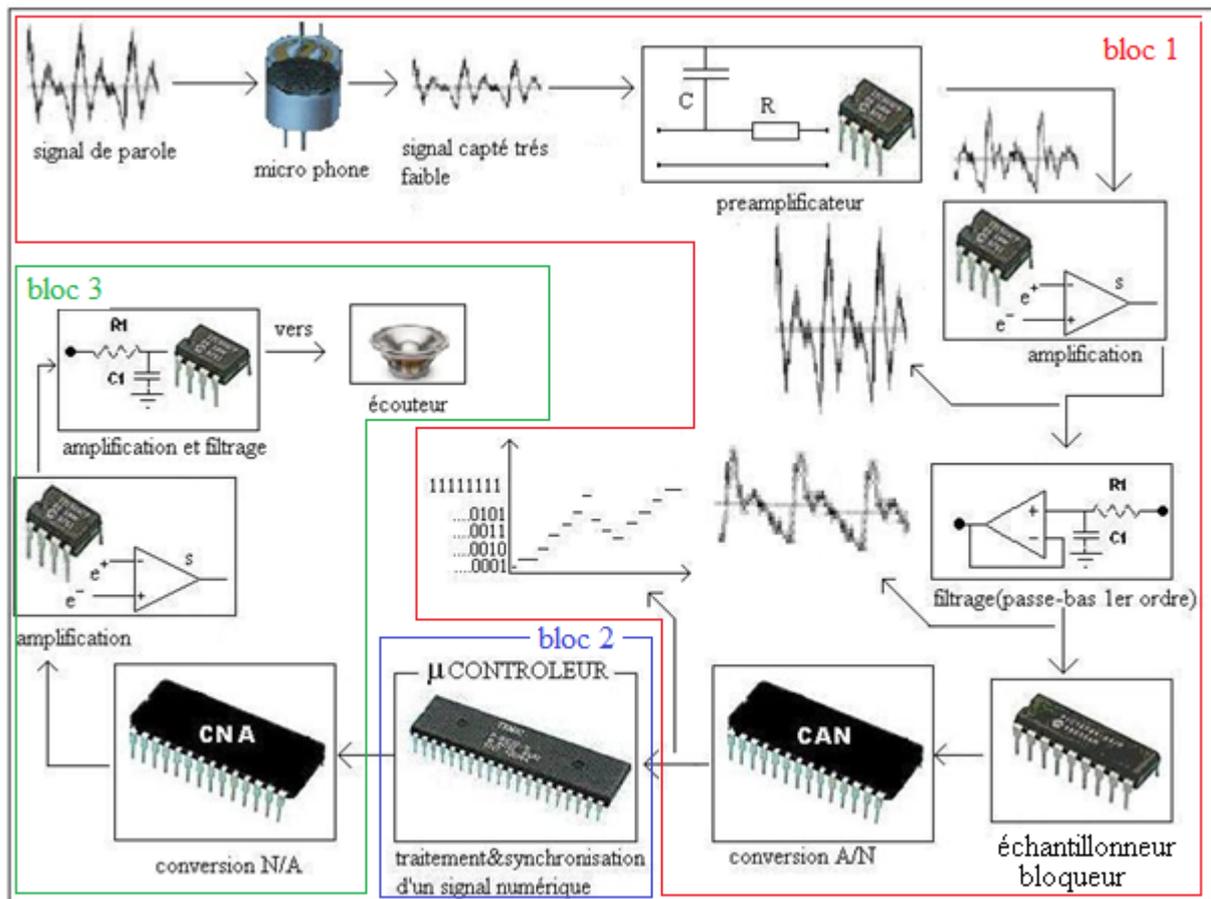


Figure (I.4.1) Schéma synoptique

Pour bien comprendre les caractéristiques des blocs montrés ci-dessus, on va expliquer en détails dans ce chapitre le premier bloc qui est la carte d'acquisition.

I.5. Carte d'acquisition

I.5.1 Capteurs acoustiques

D'après le signal parole qui entre dans le cadre physique, besoin d'un conditionneur pour le traiter.

I.5.1.1. Microphone

Les microphones sont des composants capables de capter toutes les vibrations sonores

produites par un bruit, (exemple : une voix ou un instrument musical) et de les convertir en une tension électrique qui devra ensuite être amplifiée appropriée. En fait, ils font exactement le contraire d'un haut-parleur qui lui convertit en vibrations sonores les tensions alternatives fournies par un amplificateur. [3]

I.5.1.2. Technologie du microphone

Le microphone comporte généralement une partie mobile, que les ondes sonores viennent exciter par un dispositif qui dépend de la technologie du microphone. Ces oscillations mécaniques sont converties en une tension (La tension est une force d'extension) électrique variable. Cette tension électrique est acheminée vers le système d'amplification ou d'enregistrement auquel le micro est branché. [3]

Un tissu ou une grille protège généralement la partie mobile du microphone, afin d'éviter qu'elle ne soit abîmée par un contact direct. Figure (I.5.1).

- 1- Onde sonore
- 2 - Membrane
- 3 - Bobine mobile
- 4 - Aimant
- 5 - Signal électrique

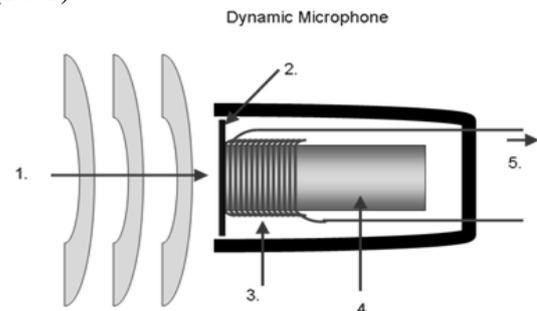


Figure (1.5.1) Schéma du microphone dynamique

I.5.2. Les Types de microphone

Il ya plusieurs types des microphones, on va illustrée quelques types.

I.5.2.1. Microphones à condensateur

a) Principe de fonctionnement

Ce type de microphones, est très utilisé pour la variation de capacité résultant de la déformation du diaphragme sous l'action des ondes acoustiques figure (1.5.2). L'armature fixe du condensateur C_m (capacité de microphone), comporte des orifices d'amortissement, tandis qu'un capillaire de décompression rend le microphone insensible aux variations de pression atmosphérique (La fréquence de coupure minimum est de l'ordre de 10Hz). [3]

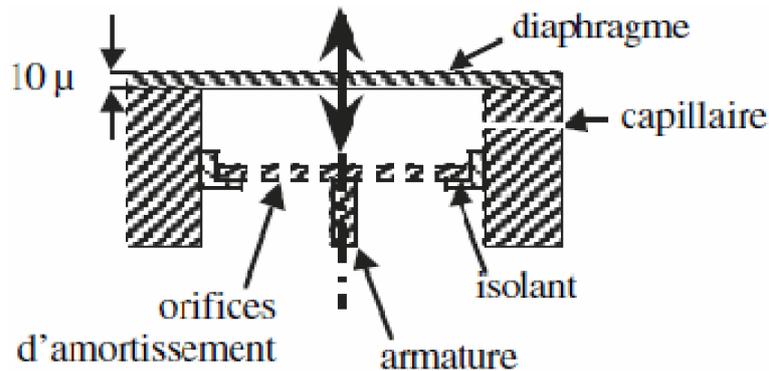


Figure (1.5.2) Coupe schématique d'un microphone à condensateur

Ce dernier est utilisée avec un circuit de polarisation comportant un générateur de tension V_0 , une résistance de charge R et une capacité de liaison C . figure (I.5.3)

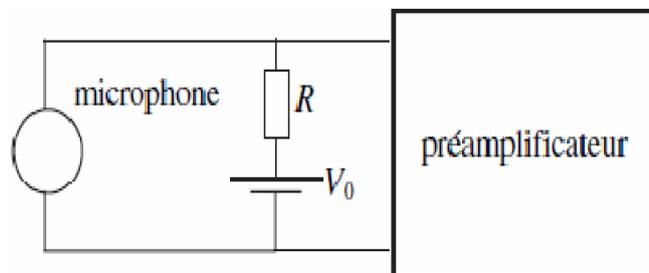


Figure (1.5.3) Schéma de polarisation d'un microphone à condensateur

I.5.2.2. Microphone à électret

Ce type de microphone est l'une des électrodes couvre un matériau polymère extrêmement isolant (Téflon) dans lequel sont piégées des charges électriques. Celle-ci crée un champ électrique constant joue le rôle de la source de tension de polarisation V_0 .

Donc La capsule électret se connecté directement à l'entrée du préamplificateur qui est situé dans le corps principal du microphone. L'électret n'est pas malheureusement stable dans le temps (pertes des charges emprisonnées). [3]

I.5.2.3. Microphones à bobine mobile

Les microphones à bobine mobile utilisent le principe de l'induction magnétique : Une bobine solidaire du diaphragme glisse le long d'un aimant permanent figure (I.5.4).

La variation de flux magnétique se traduit par l'apparition d'une f. é. m induite image du signal sonore.

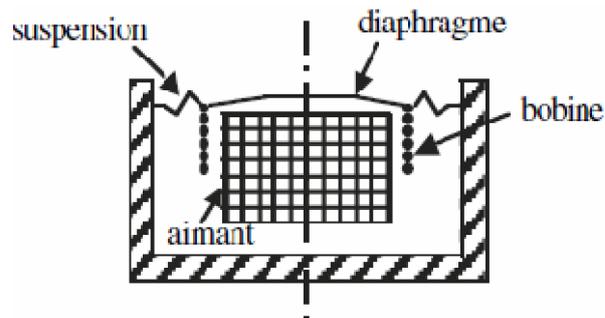


Figure (I.5.4) Coupe schématique d'un microphone à bobine mobile

Après ces définitions de quelque type des microphones, il est important de connaître le diagramme de directivité de capteur audio. [3]

I.5.3. Diagramme de directivité

Les caractéristiques géométriques de la capsule microphonique (profondeur de la cavité) permettent d'imaginer des microphones dont la sensibilité s'exprime relativement à la pression ou au gradient de pression existant entre les deux faces de la capsule, ou encore à une combinaison de ces deux éléments. Il en résulte les directivités représentées figure (I.5.4). L'axe 90° est celui vers lequel est dirigé le microphone. Les microphones très directifs sont utiles pour la réduction du bruit ambiant ou encore pour limiter l'effet Larsen. Figure (I.5.5). [3]

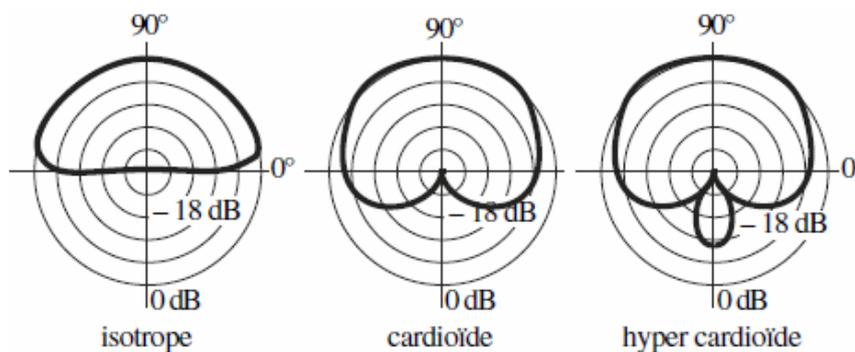


Figure (I.5.5) Diagrammes de directivité classiquement rencontrés

Le signal physique obtenu, va être traité sous forme du signal électrique dont l'amplitude ou la fréquence qui sont déterminées par la sortie du capteur, ce phénomène est appelée 'conditionneur'.

I.6. Le conditionneur :

Est La transformation du signal de l'étape physique qui est le son à l'étape électrique.

Généralement le signal de sortie du microphone est très faible, et pour attaquer les autres montages il faut augmenter ce signal, pour cette raison on ajoute un autre composant qui s'appelle : « amplificateur opérationnel ».

I.7. Etude de l'amplificateur opérationnel :

I.7.1. Définition :

C'est un composant électronique analogique qui constitue une brique de base dans un circuit électronique. Il peut réaliser diverses opérations sur un signal électrique: amplification, comparaisons, soustractions, additions, déphasages (décalages dans le temps), filtrages, etc.

Les différentes fonctions à réaliser par le composant sont définies par les résistances, condensateurs, diodes, etc. ... auxquels il est branché ainsi que de la topologie du circuit externe.

La figure (I.7.1), montre la représentation symbolique d'un AOP. (e+) est une entrée positive, (e-) est une entrée négative et (s) la sortie.

Le boîtier réel de l'AOP est illustré sur la figure(I.7.2). Le brochage de l'AOP le plus utilisé dans notre travail, est illustré sur la figure(I.7.3)

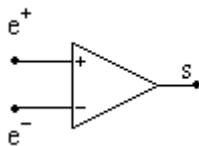


Figure (I.7.1) Représentation AOP



Figure(I.7.2) Réelle de AOP lm358

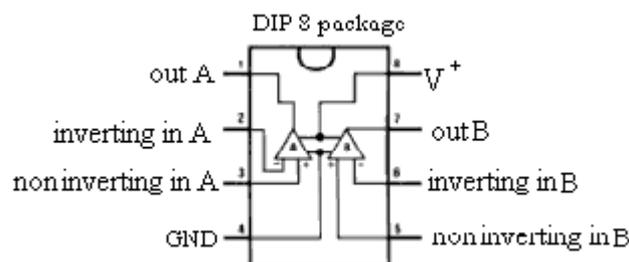


Figure (I.7.3) Brochage de l'AOP lm358

I.7.2. Montages de base à AOP

Dans "l'amplificateur opérationnel", il y a deux mots :

a) Amplificateur : C'est la fonction de base de ce composant ; où, on va étudier plusieurs montages d'amplificateurs de base. [4]

b) **Opérationnel** : Les caractéristiques de cet ampli nous donnent la possibilité de créer des fonctions mathématiques telles que dérivée, intégrale, Log... . Ces fonctions ont autrefois été utilisées dans des calculateurs analogiques, et permettaient notamment de résoudre des équations différentielles, et ainsi de simuler des réponses de systèmes physiques divers (mécaniques, acoustiques...). D'où le nom "opérationnel". Nous étudierons les fonctions opérationnelles de base. [4]

I.7.2.1. Amplification

a) **Amplificateur inverseur**

C'est le montage de base à amplificateur opérationnel. L'entrée non inverseur est reliée à la masse ; le signal d'entrée est relié à l'entrée inverseur par une résistance R_1 , et la sortie est reliée à cette entrée par une résistance R_2 . Figure (I.7.4). [4]

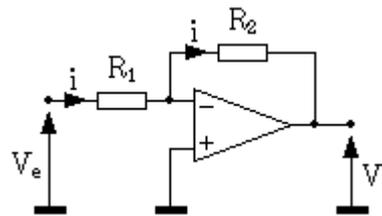


Figure (I.7.4) Amplificateur inverseur

$$V_+ = V_- \dots\dots\dots (I.1)$$

Le calcul du gain en tension:

$$V_e = R_1 i \dots\dots\dots (I.2)$$

$$V_s = - R_2 i \dots\dots\dots (I.3)$$

$$A_v = \frac{V_s}{V_e} = - \frac{R_2}{R_1} \dots\dots\dots (I.4)$$

Le calcul de l'impédance d'entrée est aussi simple :

$$Z_e = \frac{V_e}{i_e} \dots\dots\dots (I.5)$$

$$Z_e = R i \dots\dots\dots (I.6)$$

L'impédance de sortie sera nulle,

$$Z_s = 0 \dots\dots\dots (I.7)$$

b) Amplificateur non inverseur

L'amplificateur non inverseur est le deuxième amplificateur de base. Pour calculer le gain en tension, on va se servir de l'équation (1) et en déduire. Figure (I.7.5). [4]

$$V_e = V_- \dots\dots\dots (I.8)$$

$$V_e = V_s \frac{R_1}{R_1+R_2} \dots\dots\dots (I.9)$$

On en tire :

$$A_v = \frac{V_s}{V_e} = 1 + \frac{R_2}{R_1} \dots\dots\dots (I.10)$$

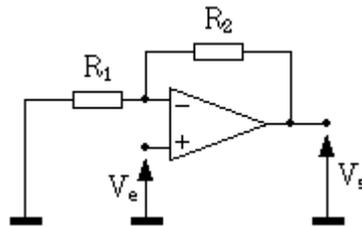


Figure (I.7.5) Amplificateur non inverseur

L'impédance de sortie est nulle :

$$Z_e = \dots\dots\dots (I.11)$$

$$Z_s = 0 \dots\dots\dots (I.12)$$

c) Montage suiveur

Ce montage est une extrapolation de l'ampli précédent, avec $R_1 =$ et $R_2 = 0$. On obtient un montage tout simple, de gain unité, dont la seule fonction est l'adaptation d'impédance. On le placera donc en tampon entre deux portions de circuit de façon à les isoler l'une de l'autre pour prévenir toute interaction parasite. Ce circuit est aussi idéal en entrée et en sortie d'un montage pour bénéficier d'impédance d'entrée infinie (ou presque) et d'impédance de sortie très basse. Figure (I.7.6). [4]

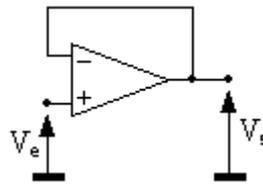


Figure (I.7.6) Amplificateur suiveur

I.7.2.2 Montages opérationnels

Après les fonctions d'amplification de base, on va voir plusieurs montages opérationnels, dans le sens où ils vont réaliser des opérations arithmétiques sur un ou plusieurs signaux.

Figure (I.7.7). [4]

a) Additionneur inverseur

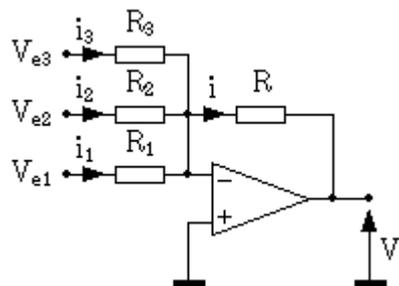


Figure (I.7.7) Amplificateur sommateur inverseur

On a souvent besoin de mélanger plusieurs signaux ensemble ; la difficulté réside dans le fait qu'il faut éviter toute interaction de réglage des gains affectés aux différentes entrées.

Le montage n'est pas vraiment pratique.

On a :

$$V_{e1} = R_1 i_1 \dots\dots\dots (I.14)$$

$$V_{e2} = R_2 i_2 \dots\dots\dots (I.15)$$

$$V_{e3} = R_3 i_3 \dots\dots\dots (I.16)$$

La loi des nœuds en V. nous donne :

$$i = i_1 + i_2 + i_3 \dots\dots\dots (I.17)$$

En sortie, on a :

$$V_s = - R i \dots\dots\dots (I.18)$$

Au global, on obtient pour V_s :

$$V_s = - (V_{e1} \frac{R}{R_1} + V_{e2} \frac{R}{R_2} + V_{e3} \frac{R}{R_3}) \dots\dots\dots (I.19)$$

On peut obtenir un additionneur inverseur pur en fixant toutes les résistances du montage à la même valeur.

Comme d'habitude, l'impédance de sortie de ce circuit est voisine de 0.

b) Montage soustracteur (différentiel)

Ce montage permet d'amplifier la différence de deux signaux. C'est un montage de base très important en mesures. Comme est illustré à la figure (I.7.8). [4]

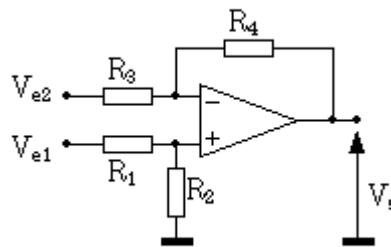


Figure (I.7.8) Amplificateur différentiel

$$V_+ = V_-$$

La tension sur l'entrée non inverseur est :

$$V_+ = V_{e1} \frac{R_2}{R_1+R_2} \dots\dots\dots (I.20)$$

A l'aide du théorème de superposition:

$$V_- = V_{e2} \frac{R_4}{R_3+R_4} + V_s \frac{R_3}{R_3+R_4} \dots\dots\dots (I.21)$$

De (I.1), (I.20) et (I.21), on obtient:

$$V_s \frac{R_3}{R_3+R_4} = V_{e1} \frac{R_2}{R_1+R_2} - V_{e2} \frac{R_4}{R_3+R_4} \dots\dots\dots (I.22)$$

La formule générale de la tension de sortie de ce montage est donc :

$$V_s = V_{e1} \frac{1 + \frac{R_4}{R_3}}{1 + \frac{R_1}{R_2}} - V_{e2} \frac{R_4}{R_3} \dots\dots\dots (I.23)$$

c) Montage intégrateur

Nous attaquons ici les montages opérationnels plus sophistiqués que de simples additions ou soustractions. [4]

Voir figure (I.7.9).

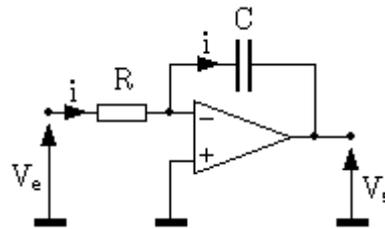


Figure (I.7.9) Montage intégrateur

On a :

$$V_e = R i \dots\dots\dots (I.24)$$

$$q = C V_s \dots\dots\dots (I.25)$$

$$q = -i dt \dots\dots\dots (I.26)$$

$$V_s = - \frac{1}{RC} V_e dt \dots\dots\dots (I.27)$$

d) Montage dérivateur

Ce montage est similaire au précédent et se traite de la même manière. [4]

Voir figure (I.7.10).

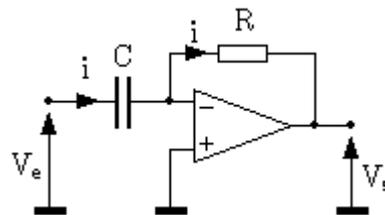


Figure (I.7.10) Montage dérivateur

En entrée et en sortie, on a :

$$V_s = - R i \dots\dots\dots (I.28)$$

$$q = C V_e \dots\dots\dots (I.29)$$

$$i = \frac{dq}{dt} \dots\dots\dots (I.30)$$

Au final, on obtient :

$$V_s = - R C \frac{dV_e}{dt} \dots\dots\dots (I.31)$$

Après l'amplification d'un signal, il y a des bruits. On a relié un filtre pour éliminer les bruits.

I.8. Les filtre

Les filtres sont des circuits permettant de séparer les courants des fréquences différentes.

On distingue deux types de filtres selon leurs composants (composants passifs ou actifs).

I.8.1. Types de Filtres

I.8.1.1. Les Filtres passifs

a) Filtres passe bas

Les filtres passe-bas, laissant passer les faibles fréquences, Voir figure (I.8.1).

Calcule de la fonction de transfert en tension.

$$\underline{H} = \frac{\frac{1}{jCw}}{R + \frac{1}{jCw}} = \frac{1}{1 + jRCw} = \frac{1}{1 + j\frac{w}{w_c}} \dots\dots\dots (I.32)$$

$$\left. \begin{aligned} RC &= \frac{1}{w_c} \\ w_c &= 2\pi f_c \end{aligned} \right\}$$

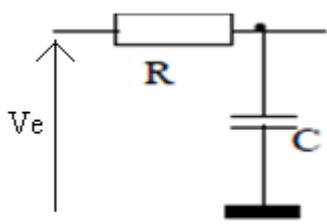


Figure (I.8.1) Filtre passe-bas

This document was created using SOLID CONVERTER PDF To remove this message, purchase the product at www.SolidDocuments.com

b) Filtres Passe-haut

Les filtres passe-haut, laissant passer les grandes fréquences, et le schéma de la figure (I.8.2) est représenté ce type.

Calcule de la fonction de transfert en tension :

$$\underline{H} = \frac{R}{R + 1/j\omega C} = \frac{j\omega RC}{1 + j\omega RC} = \frac{j\omega/\omega_c}{1 + j\omega/\omega_c} \dots\dots\dots (I.33)$$

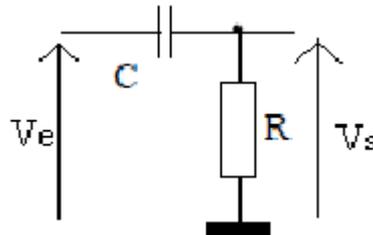


Figure (I.8.2) Filtre Passe-bas

I.8.1.2. Les Filtres Actifs

Il existe plusieurs types de filtres actifs possédant chacun des caractéristiques spécifiques :

a) Passe bas 1^{er} ordre

Ce filtre contient une résistance et capacité. Figure (I. 8.3)

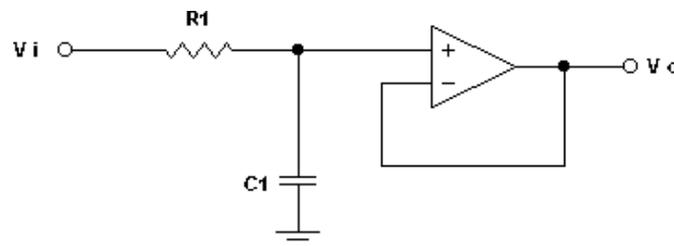


Figure (I. 8.3) Filtre passe-bas de 1^{er} ordre

La valeur de C1 en fonction de la fréquence de coupure est :

$$C_1 = \frac{1}{2 \pi R_1 f_c} \dots\dots\dots (I.34)$$

b) Passe bas 2^{ème} ordre

Nous allons voir deux filtres du deuxième ordre et grâce à l'AOP, on va faire de tels filtres uniquement avec des résistances et des condensateurs. Figure (I.8.4)

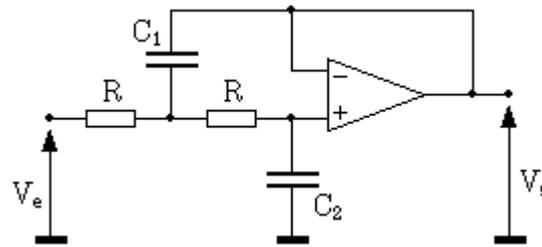


Figure (I.8.4) Filtre passe bas du deuxième ordre

On peut remarquer qu'à la base, la structure ressemble fort à deux filtres passifs R-C passe bas concaténés. La différence vient du fait que le premier condensateur n'est pas relié à la masse, mais à la sortie du filtre qui est isolée de la deuxième cellule passe-bas par un montage suiveur.

La réponse en fréquence de ce montage est du type :

$$H(j\omega) = \frac{1}{1+2RC_2j\omega-R^2C_1C_2\omega^2} \dots\dots\dots (I.35)$$

La fonction de transfert "générique" d'un filtre passe bas d'ordre 2 est du type :

$$H(j\omega) = \frac{1}{1+2Zj\frac{\omega}{\omega_0} - \frac{\omega^2}{\omega_0^2}} \dots\dots\dots (I.36)$$

L'identification de deux formules pour les valeurs suivantes de ω_0 et Z :

$$\omega_0 = \frac{1}{R\sqrt{C_1C_2}} \dots\dots\dots (I.37)$$

$$Z = \sqrt{\frac{C_2}{C_1}} \dots\dots\dots (I.38)$$

c) Passe haut 2e ordre

Ce filtre est illustré à la figure (I.8.5).

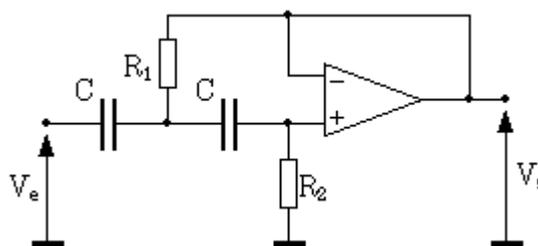


Figure (I.8.5) Filtre passe haut du deuxième ordre

La fonction de transfert est :

$$H(j\omega) = \frac{-R_1 R_2 C^2 \omega^2}{1 + 2R_1 C j\omega - C^2 R_1 R_2 \omega^2} \dots\dots\dots (I.39)$$

La pulsation de cassure et le coefficient de surtension de ce filtre sont :

$$\omega_0 = \frac{1}{C\sqrt{R_1 R_2}} \dots\dots\dots (I.40)$$

$$Z_1 = \sqrt{\frac{R_1}{R_2}} \dots\dots\dots (I.41)$$

Le signal capté, amplifié et filtré sous forme d'un signal analogique, et pour l'étude de traitement il faut coder ce signal à des valeurs numérique. C'est pour cela qu'on utilise un convertisseur analogique numérique.

I.9. Le convertisseur

I.9.1. Conversion analogique-numérique

La conversion analogique-numérique est une opération qui comporte deux étapes:

- a) **La quantification** : convertir un signal analogique continu en une suite finie d'état discret. On associe donc un état à un intervalle de valeurs de largeur Q, appelé pas de quantification. Le pas de quantification n'est pas nécessairement le même pour chaque état. Voir figure (I.9.1).

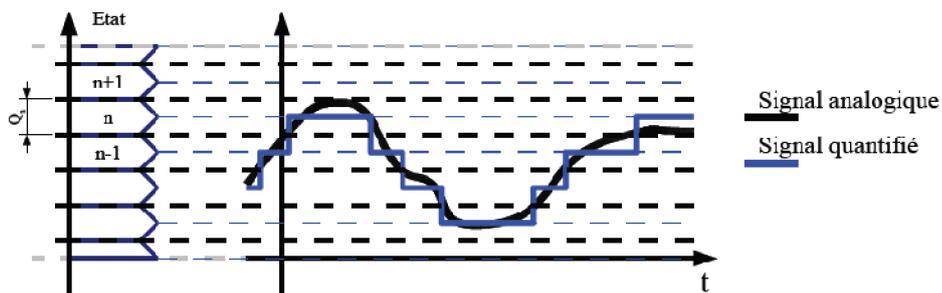


Figure (I.9.1) La quantification du signal

- b) **Le codage** : associer un mot binaire à chaque état. Voir figure (I.9.2). [6]

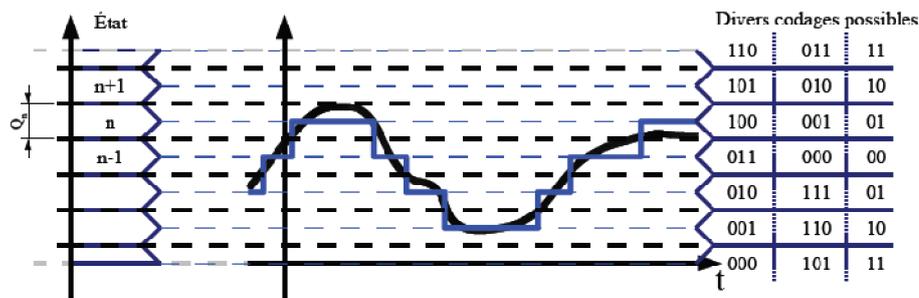


Figure (I.9.2) Le codage du signal

Il y a plusieurs types de CAN mais dans notre mémoire, on a besoin d'un type qui est le CAN à approximations successives.

I.9.1.1. CAN - Convertisseurs à approximations successives

Le convertisseur à approximations successives a pour but de comparer la tension inconnue à des tensions successives de référence, un peu comme l'on pèse une marchandise quelconque sur une balance en jetant des poids dans l'un des plateaux. C'est d'ailleurs pourquoi on l'appelle également convertisseur à pesées. [5]

Pour bien comprendre le fonctionnement, on va l'illustrer avec un exemple.

La séquence de conversion sur n bits:

- mettre à b_{n-1} à '1'
- si $VCNA < V_e$ laisser b_{n-1} à '1', le mettre à '0' sinon mettre b_{n-2} à '1'
- si $VCNA < V_e$ laisser b_{n-2} à '1', le mettre à '0' sinon mettre b_{n-3} à '1'
- si $VCNA < V_e$ laisser b_{n-3} à '1', le mettre à '0' sinon mettre b_0 à '1'
- si $VCNA < V_e$ laisser b_0 à '1', le mettre à '0' sinon fin de conversion

Remarque : 'Ack'='1' signifie que $VCNA < V_e$.

a) Avantage

- La précision ne dépend que du CNA.
- La conversion est rapide ($n + k$ cycles avec k au moins égal à 1).
- Machine d'état à concevoir est relativement simple.

b) Inconvénient

- La durée d'un cycle peut être relativement longue et dépend essentiellement du CNA.
- La tension V_e ne doit absolument pas varier pendant la conversion.

Retourne une valeur approchée par valeur inférieure.

I.9.1.2. Le Convertisseur Analogique Numérique AD574

Il réalise l'opération inverse du CNA : l'acquisition d'un signal analogique, puis convertit une tension analogique en un mot (numérique) de N bits. Pour connaître le principe de ce CAN voir la figure (I.9.3). [6]

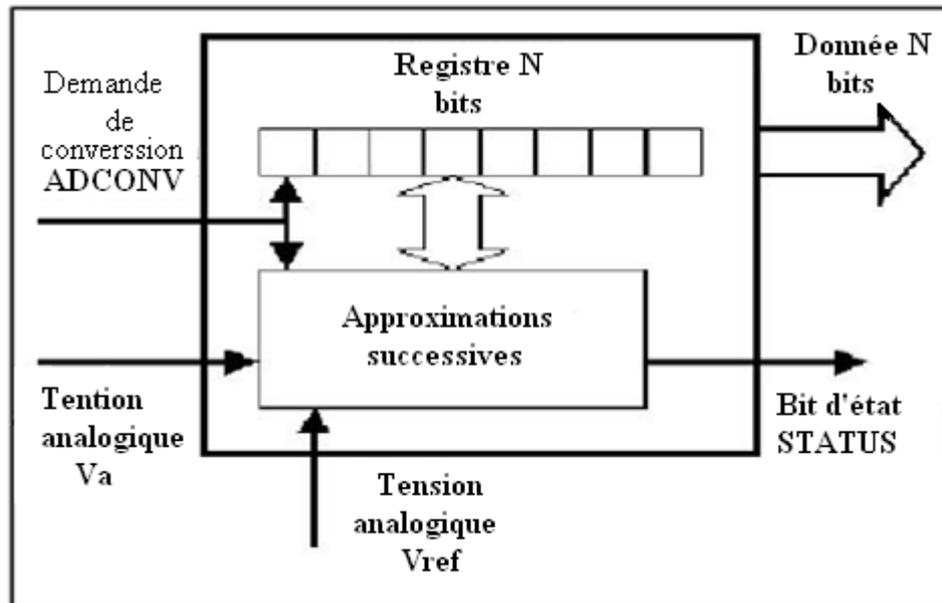


Figure (I.9.3) Schéma de principe d'un CAN

Le circuit intégré réalisant cette fonction est l'AD574 et contient un seul convertisseur dans son boîtier. Voir figure (I.9.4)

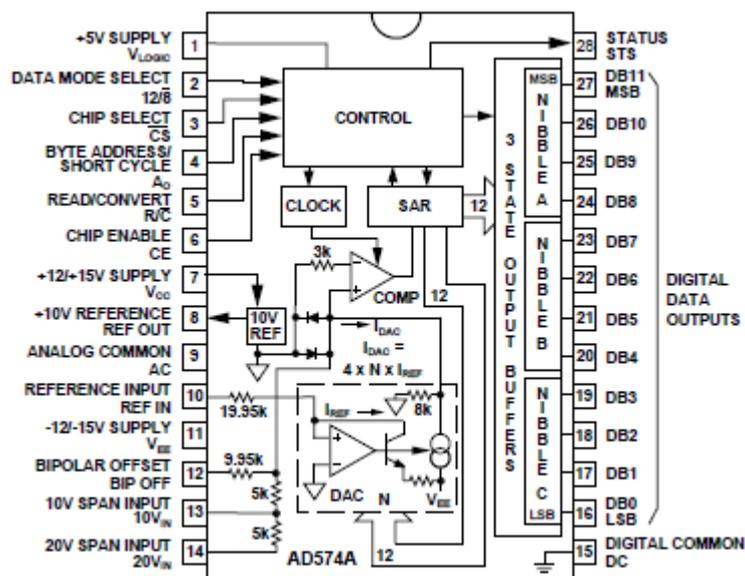


Figure (I.9.4) Le CAN AD574

La conversion analogique numérique se fera en trois étapes :

- Déclenchement de la conversion par une opération de lecture d'un registre (situé à l'adresse adconv).

- Attente de la t_n de conversion ($\frac{1}{4} 25\mu s$). L'indicateur de t_n de conversion est le bit busy du registre situé à l'adresse adh. Tant que la conversion en cours, busy reste à l'état logique haut.
- Lecture du résultat en 2 fois. On utilisera 2 registres (accessibles uniquement en lecture) aux adresses adh et adl.

a. La conversion

La technique se fait par approximations successives, la conversion n'est pas immédiate et nécessite un temps de conversion d'environ $25\mu s$ pour l'AD574. Pendant que la conversion est en cours, le boîtier est signalé par le bit d'état busy à l'état haut. L'attente de fin de conversion peut être réalisée soit par une boucle d'attente de longueur supérieure ou égale au temps de conversion soit par une lecture dans le registre situé à l'adresse adh.

b. Le multiplexage

Le convertisseur analogique numérique est en général le circuit le plus coûteux. Par conséquent, lorsque l'on souhaite plusieurs voies d'entrées analogiques, on préfère adjoindre au CAN un multiplexeur analogique plutôt que de multiplier ce circuit. Ce multiplexeur permet de choisir par programmation entre X voies d'entrées celle qui sera connectée au CAN. Un tel circuit 8 voies est utilisé sur la carte étudiée. La voie est choisie par écriture de son numéro dans un registre 8 bits situé à l'adresse mux.

c. La polarité

L'un des bits non utilisés dans ce registre mux a été utilisé pour commander le mode de polarité du CAN ce qui évite un registre supplémentaire. Choix de 2 modes de conversion : le mode unipolaire (0 - $V_{réf}$ volts) ou bipolaire ($-V_{réf}/2$ - $+V_{réf}/2$) par simple action d'un signal logique ce qui consiste en une écriture dans le registre d'adresse mux. Si Pol = 0, mode bipolaire sinon mode unipolaire.

Les registres du CAN AD574 sont illustrées sur le tableau (I.9.1).

ADL = ADR1+5		D7	D6	D5	D4	D3	D2	D1	D0		R
		8 LSb (CAN)									
ADH = ADR1+4		BUSY	•	•	•	D11	D10	D9	D8		R
		busy+4 MSb (CAN)									
ADCONV = ADR1+6		Lancement de la Conversion									R
MUX = ADR2+1		•	•	•	•	NX2	NX1	NX0	POL		W
		pol = 1 : unipolaire (0/10V)									
		pol = 0 : bipolaire (-5/+5V ou -10/+10V)									

Tableau (I.9.1) Registres du CAN (AD 574)

Protocole pour le lancement d'une acquisition :

- Choix de la polarité et du numéro de la voie d'acquisition,
- Action sur adconv par une opération de lecture et test de busy,
- Lecture de la conversion en 2 fois (adh et adl).

I.9.1.3. caractéristique de l'AD574

Les tensions d'alimentation :

V_{Logique} de 4.5 à 5.5 voltes.

V_{CC} de +11.4 à 16.5 voltes.

V_{EE} de - 11.4 à - 16.5 voltes

Les caractéristiques sont illustrées sur le tableau (I.9.2) dans l'annexe

I.9.1.4. Brochage de l'AD574

Pour un signal d'entrée analogique bipolaire le brochage est illustré sur la figure (I.9.5)

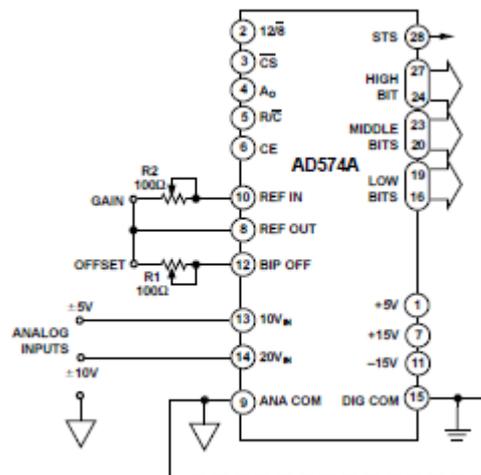


Figure (I.9.5) Brochage de l'entrée bipolaire

Le brochage de l'AD574 est donné sur la figure (I.9.6) pour un signal d'entrée analogique unipolaire

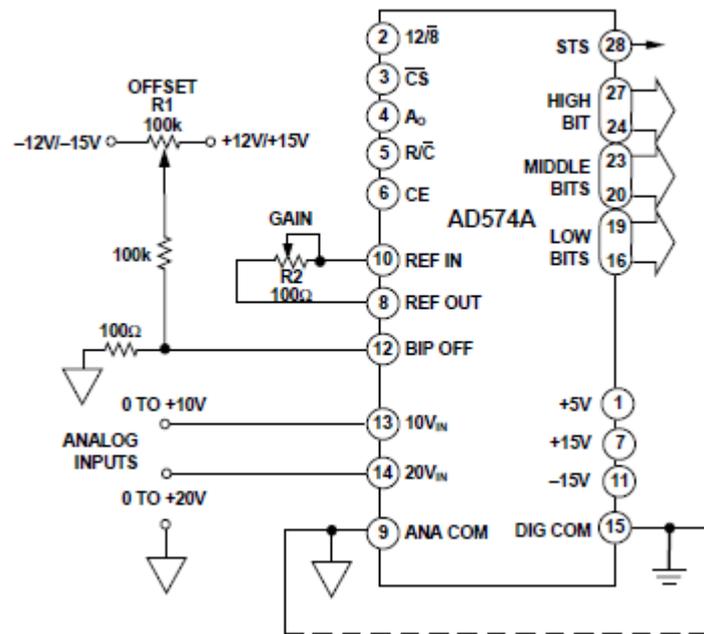


Figure (I.9.6) Brochage de l'entrée uni polaire

La figure (I.9.7) est illustrée le brochage de l'AD574 avec un échantillonneur bloqueur AD585 pour assurer leur bon fonctionnement.

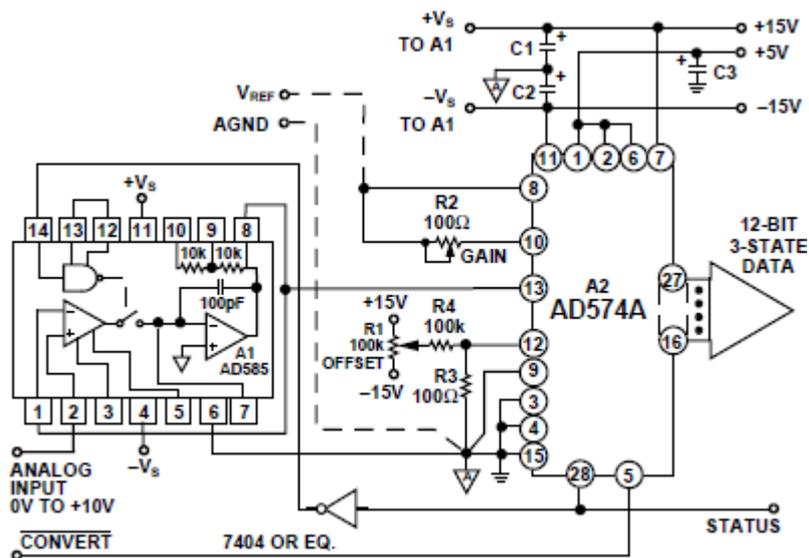


Figure (I.9.7) Brochage de l'AD574 avec un AD585

I.9.2. Le convertisseur numérique analogique

Il existe plusieurs types du CNA, mais dans notre travail on s'est basé sur le CNA parallèle qui est l'AD667.

I.9.2.1. Description du produit

L'AD667 est une production de tension complète, le convertisseur numérique -analogique de 12 bit incluant une haute stabilité a enterré la référence de tension Zener et le loquet d'apport de

saisie double-buffer sur une seule puce simple. Le convertisseur utilise 12 hauts débits grands vitesses de précision le courant bipolaire dirigeant des commutateurs et un réseau de résistance pondéré de couche mince coupé pour fournir le temps vite s'installant et la haute exactitude.

I.9.2.2. Diagramme de bloc fonctionnel

Voir la figure (I.9.8)

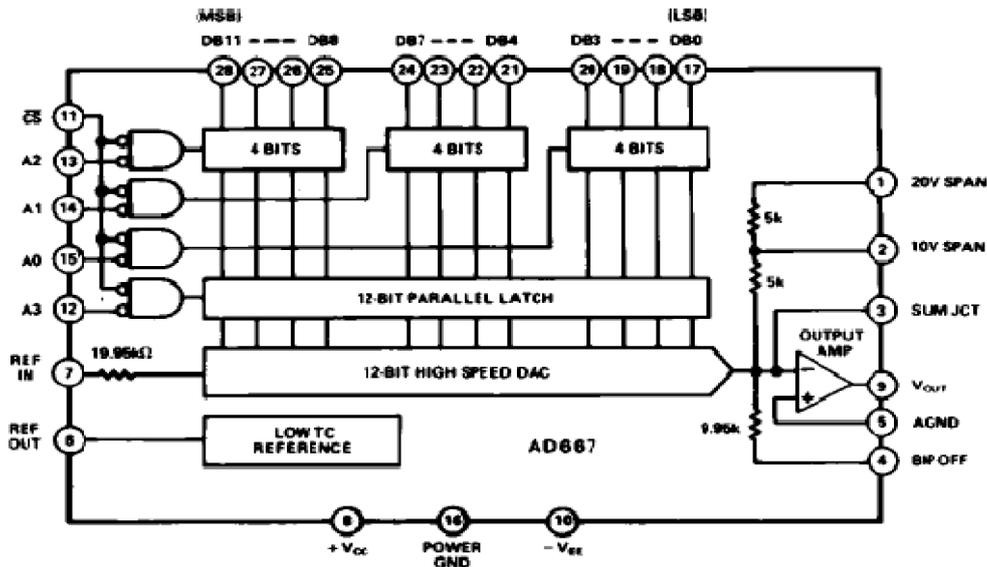


Figure (I.9.8) Diagramme de bloc fonctionnel

I.9.2.3. Configuration unipolaire

Cette configuration fournira 0 volts unipolaires à la gamme de production de 10 volts. Dans ce mode, le terminal de compensation bipolaire pin 4, voire figure (I.9.9).

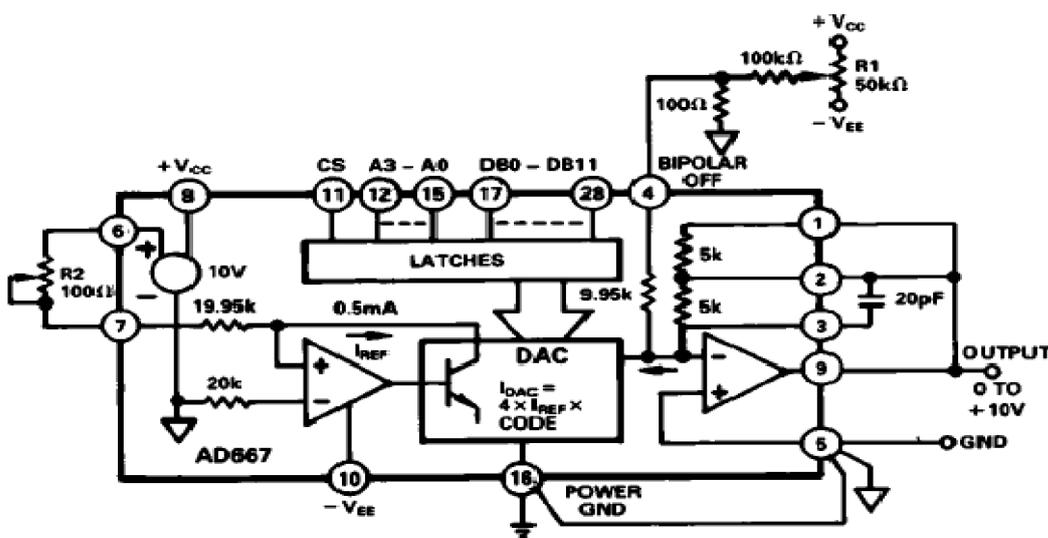


Figure (I.9.9) Production de Tension Unipolaire

Étape 1..... Ajuster Zéro :

Éteignez tous les bits. et ajustez R1 à zéro, jusqu'à ce que la production lise 0.000 volts (1 LSB = 2.44 mV).

Étape 2..... Ajuster le gain :

La tournure tous les bits à 1. Et ajustez R2 à 100 , jusqu'à ce que la production soit 9.9976 volts.

I.9.2.4. Configuration bipolaire

Cette configuration fournira une tension de production bipolaire de -5.000 à 4.9976 volts, avec pleine échelle positive arrivant avec tous les bits à 1 (tout 1s). Voir figure (I.9.10).

Étape..... Ajuster le compensation (offset) :

Éteignez tous les bits. Ajustez l'ajustable R1 à 100 pour donner la production de -5.000 volts.

Étape..... Ajuster le gain :

Allumez tous les bits. Ajustez l'ajustable R2 à 100 jusqu'à donner une lecture de 4.9976 volts.

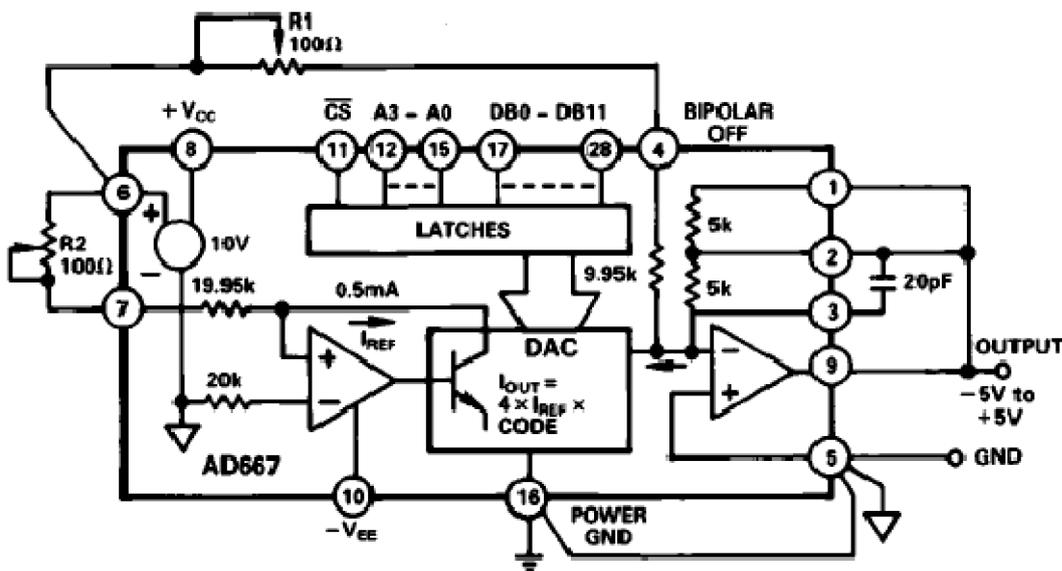


Figure (I.9.10) Production de Tension Bipolaire

I.10. Échantillonnage

I.10.1. Problématique

Par nature, la conversion analogique-numérique ne peut pas s'effectuer de façon continue dans le temps. De plus, nous avons vu que pour la majorité des convertisseurs, il est préférable d'avoir un signal stable pendant la durée de conversion pour assurer leur bon fonctionnement.

Pour se mettre dans de telles conditions, une solution consiste à « prélever » la grandeur analogique à intervalles réguliers et la maintenir (mémoriser) le temps de la conversion. Cette opération est appelée « échantillonnage-blocage » ou (« sample and hold » en anglais).

I.10.2. Principe

L'échantillonnage : est l'opération qui consiste à transformer un signal analogique variant de façon continue dans le temps en une suite de valeurs qui apparaissent à intervalles réguliers. Idéalement, les valeurs échantillonnées d'un signal analogique doivent être prélevées instantanément (multiplication par un peigne de Dirac).

Cela est bien entendu physiquement impossible et un échantillonnage réel s'effectue sur intervalle de temps non nul. Figure (I.10.2.1) et (I.10.2.2)

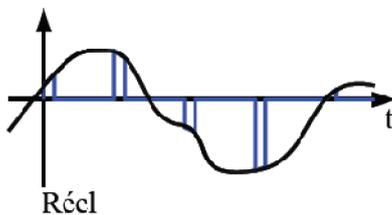


Figure (I.10.2.1) Echantillonnage réel

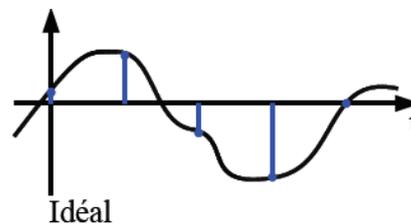


Figure (I.10.2.2) Echantillonnage Idéal

Le blocage : C'est l'opération de mémorisation de la valeur analogique échantillonnée. Cette opération permet le maintien de la grandeur analogique échantillonnée pendant le temps de la conversion.

Idéalement, le signal en sortie du bloqueur doit être mis à jour immédiatement après l'opération d'échantillonnage. Là encore, la réalité n'est pas aussi parfaite et les circuits bloqueurs ont toujours un temps de réponse non nul. Figure (I.10. 2. (3a ,3b))

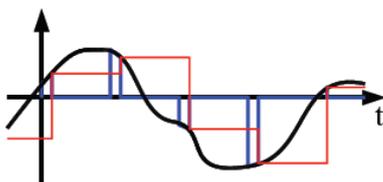


Figure (I.10. 2.3a) Idéal

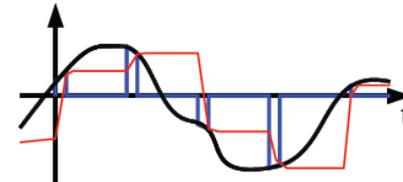


Figure (I.10. 2.3b) Réel

Figure (I.10.2. 3) Echantillonnage et blocage Idéal

Maintenant on va voir le boîtier réel d'un échantillonneur bloqueur qui est utilisé dans notre projet, c'est l'AD585.

I.10.3. Description du produit

L'AD585 est un circuit échantillonneur et bloqueur consiste d'un amplificateur opérationnel à haute performance en série avec un échange (commutateur) d'analogique de fuite ultra-bas et un apport une saisie de FET intégrant l'amplificateur.

Une tenue interne des résistances de demandes d'applications de condensateur et correspondues a été prévue. La flexibilité de demandes d'applications et la haute précision.

I.10.4. Caractéristiques

- 3.0 Mme Acquisition Time à ± 0.01 % Max
- Bas Taux d'Attitude penchée : 1.0 mV/ms Max.
- Échantillonnez/tenez Pas(Étape) de Compensation : 3 mV Max.
- Vibration d'Ouverture : 0.5 ns.
- Variations de température Prolongées(Étendues) : -55°C à $+125^{\circ}\text{C}$.
- Interne Tiennent Condensateur.
- Résistances Internes D'application.
- ± 12 V ou ± 15 Opération V.

I.10.5. Applications

- Systèmes d'Acquisition de Données
- Réseaux de distribution de Données
- Retard Analogue et Stockage
- Mesures d'Amplitude Maximales

I.10.6. brochage de l'AD585

La figure (I.10.4) illustre le bloc de diagramme fonctionnel, et la figure (I.10.5) illustre le diagramme de connexion

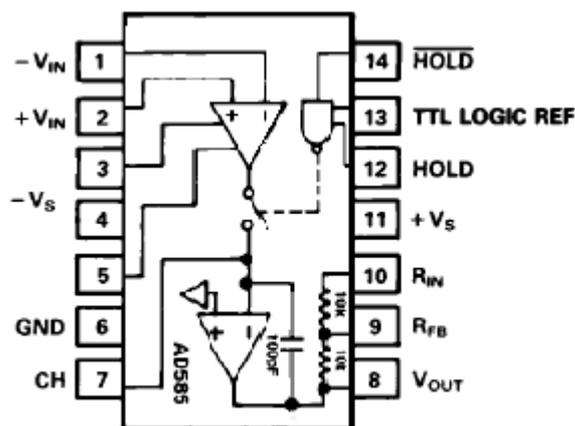


Figure (I.10.4) Bloc diagramme fonctionnel

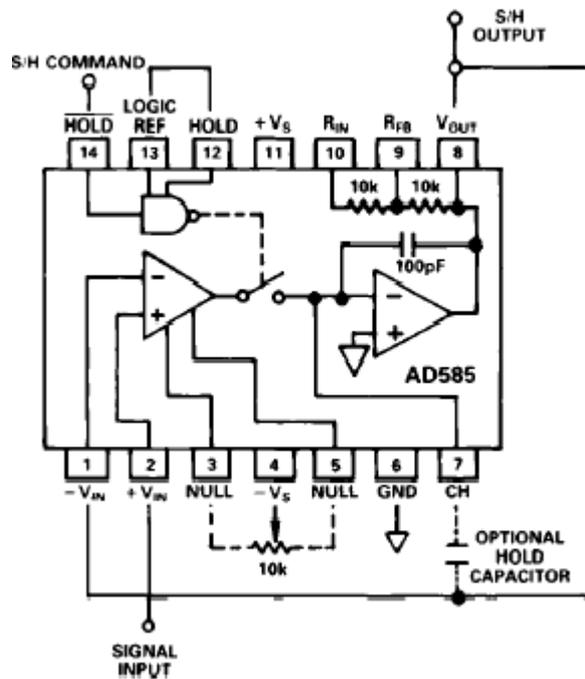


Figure (I.10.5) Diagramme de connexion

Après l'étude détaillée de la carte d'acquisition, on va étudier au chapitre suivant la carte de commande qui contient le principe de μc PIC18F4550.

I.10.7. Conclusion

Dans ce premier chapitre on peut conclure que :
 Grâce à des composants électroniques on peut résoudre le problème des gens qui souffrent du bégaiement

CHAPITRE

II

ETUDE THÉORIQUE DE LA CARTE DE
COMMANDE À L'AIDE D'UN PIC18F4550

II.1. Introduction

Dans ce chapitre on va étudier la carte de correction et de synchronisation des données qui sont envoyées par la carte d'acquisition. Le traitement est confirmé par le microcontrôleur de type pic18f4550.

II.2. Présentation générale

Le microcontrôleur est une unité de traitement de l'information de type microprocesseur à laquelle on a ajouté des périphériques internes permettant de réaliser des montages sans ajouter plusieurs composants externes.

Les microcontrôleurs PICs (Programmable Integrated Circuits) sont aujourd'hui omniprésents dans les appareils les plus divers : programmeurs domestiques, télécommandes, appareils électroménagers, etc.

La raison de leur succès tient tout à la fois au coût particulièrement bas des circuits et à leurs performances remarquables. Leur jeu d'instructions réduit, plus connu sous l'acronyme de **RISC** (Reduced Instruction Set Computer), et leur architecture de type Harvard y sont aussi pour beaucoup. [7]

II.3. Principe de l'architecture des microcontrôleurs

L'architecture du microcontrôleur est présentée sur la figure (II.3).

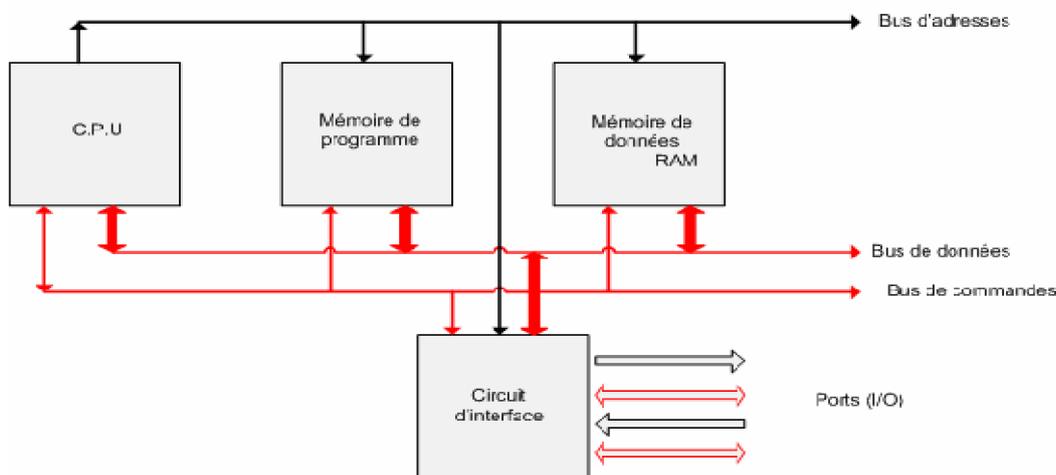


Figure (II.2) : Architecture d'un microcontrôleur.

Tous les systèmes de microcontrôleurs comportent des modules indispensables au fonctionnement du processeur :

- Les bus (de données, d'adresses et de commandes) permettent au processeur de communiquer avec les autres composants. Cette communication peut être série ou parallèle.

- L'unité centrale (CPU : Central Processing Unit) exécute les instructions et décide comment le programme doit fonctionner.
- Les mémoires (EPROM, RAM,...) sont utilisées pour stocker les instructions du programme et les données.
- Les entrées/sorties sont utilisées par le processeur pour communiquer avec l'environnement extérieur. [7]

II.4. Brochage du microcontrôleur type PIC 18F4550

- Le brochage de ce microcontrôleur est illustrée a la figure (II.3.1). [7]

40-Pin PDIP

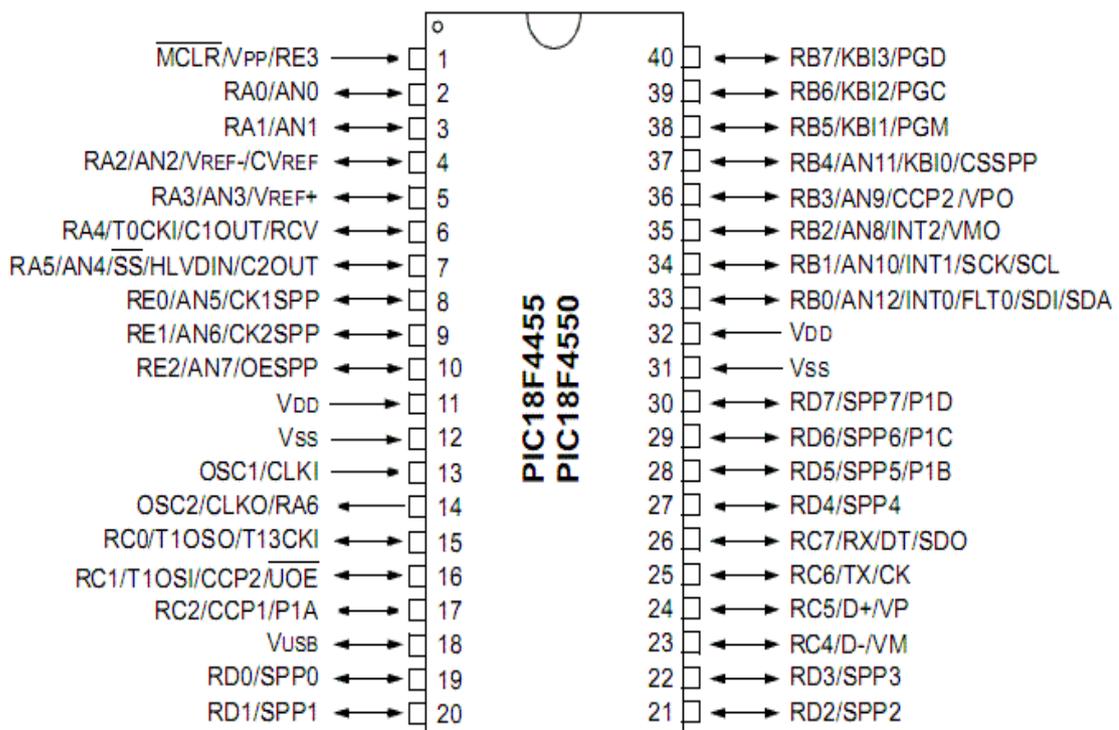


Figure (II.3.1) Brochage du microcontrôleur type 18F4550.

Le boîtier de ce dernier est bien présenté ci-dessous à la figure (II.3.2)



Figure (II.3.2) Boîtier du microcontrôleur type pic 18F4550

Le microcontrôleur type **18F4550** est un circuit intégré de 40 broches, que l'on peut trouver sur le boîtier **PDIP**, il possède jusqu'à 35 entrées/sorties :

- 7 dans le port A (RA0 à RA6).
- 8 dans le port B (RB0 à RB7).
- 7 dans le port C (RC0 à RC2, RC4 à RC7).
- 8 dans le port D (RD0 à RD7).
- 4 dans le port E (RE0 à RE3).

II.5. Caractéristiques du microcontrôleur type PIC18F4550

L'interface utilisateur comporte un microcontrôleur de type PIC18F4550 dont les caractéristiques sont les suivantes :

- Architecture HARVARD
- Alimentation (VDD) de 4.2V a 5V.
- Horloge max de 40 MHz par multiplication interne avec PLL (avec quartz 10MHz).
- Mémoire Programme interne (ROM): 32Ko technologie FLASH, l'adresse sur 21 bits.
- Mémoire de donnée interne (RAM) : 3096 Octets.
- Mémoire EEPROM sur 256 Octets, Mémoire EEPROM à accès aléatoire (sauvegarde de données).
- Les ports d'entrer / sortie : 5 ports bidirectionnels A, B, C, D, E.
- TIMERS : Microchip appelle TIMER des compteurs (4 Timers).
- Un convertisseur A/N sur 10 bits avec 13 entrées analogiques multiplexées.
- Chaque instruction sur 2 octets.
- Capture : permet la mesure de temps.
- Compare : permet la production de signaux rectangulaires.
- SPI : communications séries synchrones sans protocole logiciel.

- I2C : standard Philips, communications séries synchrones avec protocole logiciel.
- USART : communication séries asynchrones (RS232 et RS485).
- Le pic 18f4550 possède 75 instructions codées sur 16 bits.

Les différentes caractéristiques sont illustrées sur le tableau(II.4.1) de l'annexe.

La figure (II.4.1) montre le schéma interne complet (bloc diagramme) du microcontrôleur type 18F4550. [7]

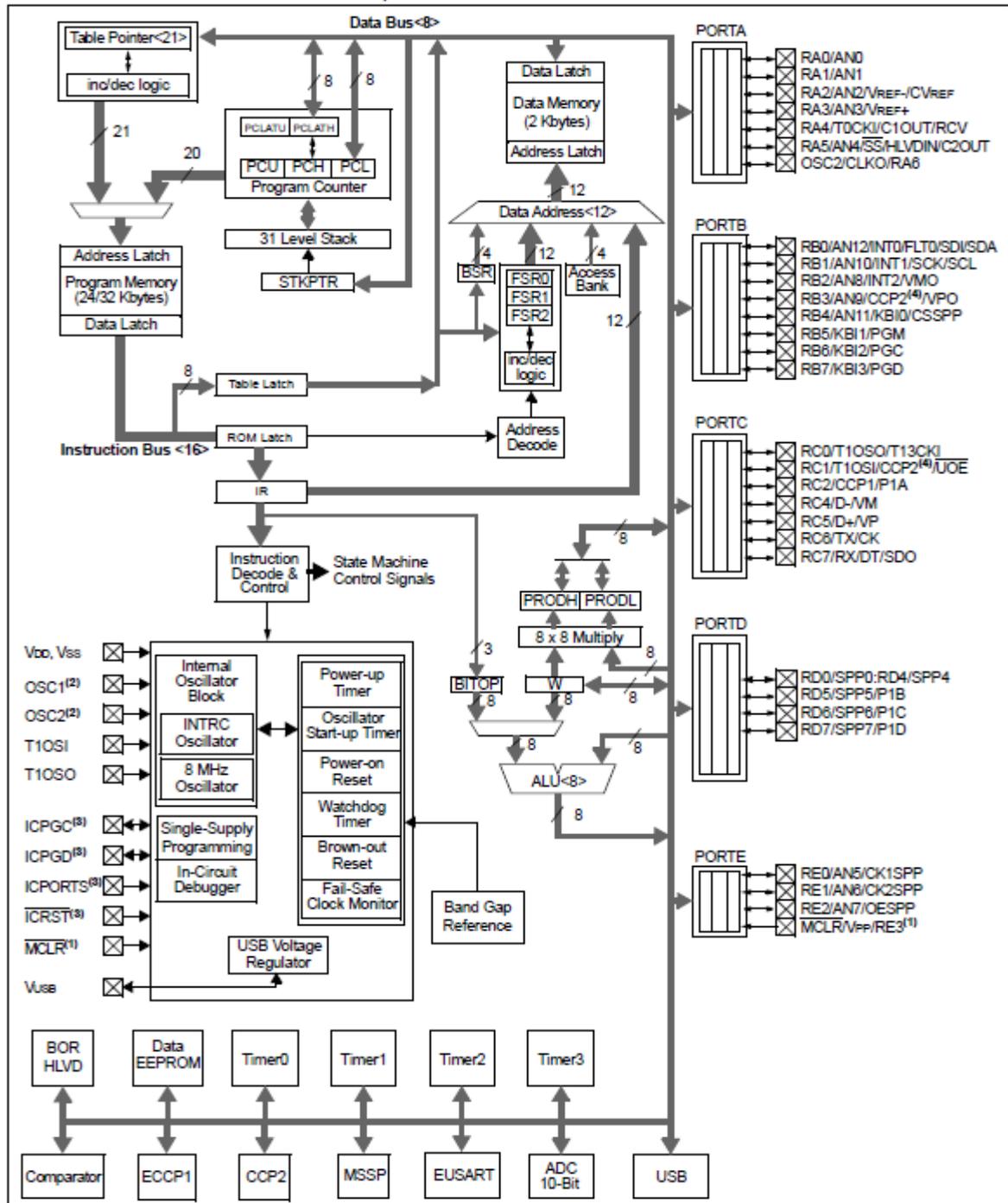


Figure (II.4.1) Bloc diagramme du Pic18F4550

II.6. Organisation de la mémoire du PIC18F4550

Les microcontrôleurs PIC18F4550 sont de l'architecture HAVARD. Les espaces mémoires programmes les données (appelés registres, les registres des périphériques sont appelés registres spéciaux) sont distincts. Ceci implique la création d'instructions et de processus différents pour l'accès données en ROM et en RAM. Figure (II.4.2). [7]

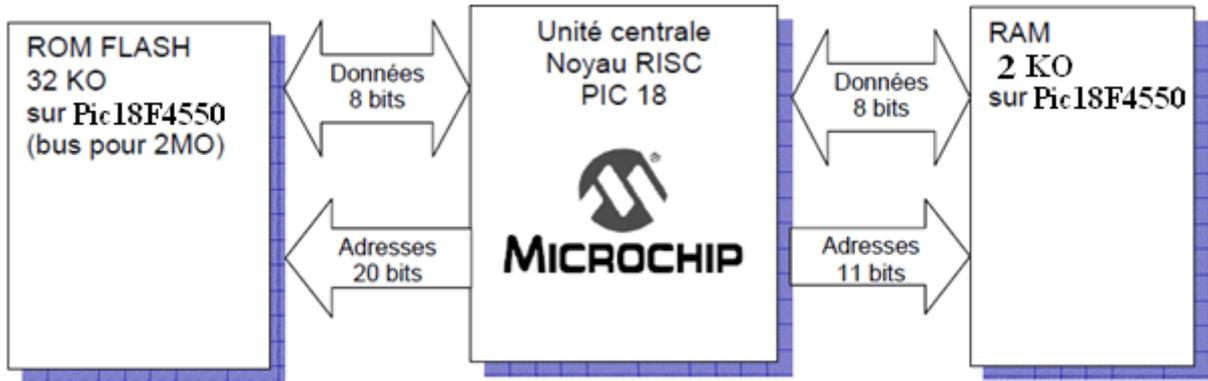


Figure (II.4.2) Organisation de la mémoire

II.6.1. Mémoire programme interne (ROM)

C'est de technologie « flash », contient : figure (II.6.1).

- 21 bits d'adresses = 2 Mo d'espace adressable.
- 32ko implémentés (de 0x0000 à 0x7FFF).
- Au Reset PC = 0x000000.
- Première instruction qui est exécutée par le pic au démarrage.
- Les instructions sont codées sur 16 bits (2 cases).
- Les instructions commencent donc toujours à une adresse paire.
- 32ko => 16k instructions. [7]

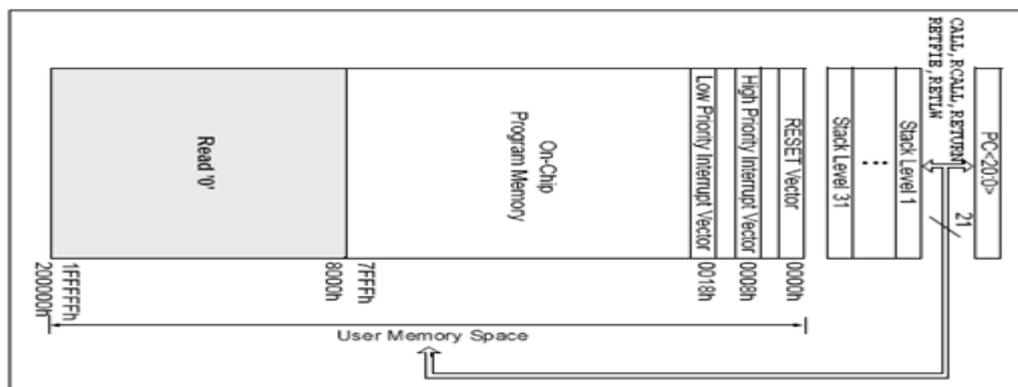


Figure (II.6.1) Schéma interne d'un ROM

II.6.2. Mémoire donnée interne

Les données internes constitue de :

- 12 bits d'adresses 0x000 à 0xFFF et 8 bits de données.
- 16 banques de 256o: bank0 à bank15.
- Bank 0 0x000 – 0x0FF.
- Bank 1 0x100 – 0x1FF. Voir Figure (II.6.2).

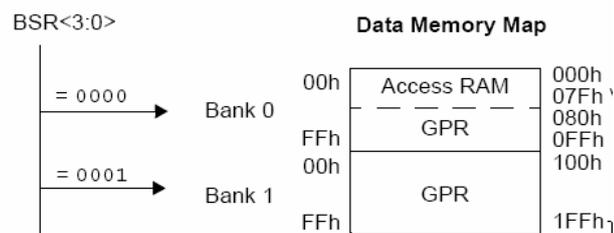


Figure (II.6.2) Banks de RAM

La zone 0xF80 – 0xFFFF est allouée aux SFR : registre dédiés à une fonction (port E/S, configuration périphériques, ...).

- Registres particuliers et particularités. [7]

I.6.3. Acces EEPROM / FLASH

256 octets d'EEPROM (0x00 à 0xFF)

La lecture s'effectue en mode indexé (l'adresse doit être olacée dans le pointeur EEADR).

La mise à 1 du bit RD d'EECON1 provoque la lecture de l'EEPROM, le résultat se trouve dans EEDATA.

L'écriture s'effectuent en mode indexé, l'adresse doit être olacée dans le pointeur EEADR, la donnée à écrire dans le registre EEDATA.. La mise à du bit WREN de EECON1 autorise les écritures.

Une séquence d'écriture dans EECON2 (0x55 puis 0xAA) est nécessaire. La mise à 1 du bit WR de EECON1 provoque l'écrite de la donnée à l'adresse pointé par EEADR.

En fin d'écriture WR repasse à 0.

Le drapeau EEIF indique également la fin de l'écriture (possibilité de gestion par IT).

Nous allons examiner ici quelques registres spécifiques importants pour le fonctionnement des PICs de cette famille.

II.7.1 Le PC

Le PC est le compteur ordinal de notre PIC, c'est lui qui séquence le déroulement des instructions. A chaque chargement d'une instruction. Le PC est incrémenté pour pointer sur l'instruction suivante.

Etant donné que nos instructions sont codées sur 16 bits, et que la mémoire est organisée en octets. Le PC sera donc incrémenté de 2 lors de chaque chargement d'instructions.

Le processeur étant un 8 bits avec bus d'instructions sur 16 bits.

II.7.2 Les registre PCL, PCLATH, et PCLATU

Le compteur ordinal, PC, est subdivisé en 3 registres :

- PCL : Contient les 8 octets de poids faible de l'adresse. Comme les adresses sont toujours paires, le bit 0 de ce registre vaudra toujours 0. Ce registre est accessible en lecture et en écriture.
- PCH : Contient les bits 8 à 15 de l'adresse. Ce registre n'est ni accessible en lecture, ni en écriture, sauf en lisant PCL.
- PCU : Contient les bits 16 à 21 de l'adresse. Ce registre n'est ni accessible en lecture, ni en écriture, sauf en lisant PCL.

Lorsqu'on réalise des sauts, branchements, retours, etc., on n'a pas préoccupé ces registres. Ils sont gérés de façon transparente. Par contre, si on réalise des opérations sur PCL, comme des lectures de table, ou des sauts calculés, alors il faut la tenir compte.

Lors de l'écriture (movwf, addwf etc.) d'une valeur dans le registre PCL, le contenu du registre PCLATH est transféré dans le registre PCH, et le contenu du registre PCLATU est transféré dans le registre PCU.

Le déroulement normal du programme, ainsi que les sauts, ne mettent pas à jour automatiquement PCLATH et PCLATU. Il faut soit les mettre à jour manuellement, soit en lisant PCL.

II.7.3 Le registre « STATUS »

C'est un registre dont chaque bit a une signification particulière. Il est principalement utilisé pour tout ce qui concerne les tests. Il est donc également d'une importance fondamentale.

Ce registre comporte 5 bits utiles :

b7 : Non utilisé

b6 : Non utilisé

b5 : Non utilisé

b4 : N

b3 : OV

b2 : Z

b1 : DC

b0 : C

Commençons par le bit le moins significatif :

C Carry (report)

DC Digit Carry (report de quartet)

Ce bit est utilisé principalement lorsqu'on travaille avec des nombres BCD. Il indique un report du bit 3 vers le bit 4. Pour information, un nombre BCD est un nombre dont chaque quart et représente un chiffre décimal. Le nombre BCD 0x34 par exemple représente le nombre décimal « 34 » (et non 52). Evidemment si on fait des opérations mathématiques sur des nombres BCD, les résultats seront faux, et le bit DC indique l'utilité de faire un correctif.

Z Zéro : Ce bit est positionné à 1 si le résultat de la dernière opération susceptible de modifier Z engendre un résultat nul.

Limite d'utilisation : Ces flags ne sont positionnés que pour certaines instructions. Dans l'étude du jeu d'instructions, les bits susceptibles d'être modifiés seront indiqués pour chacune des instructions.

OV Overflow (débordement).

Ce bit est utilisé principalement pour les opérations sur les nombres signés.

Le positionnement de ce bit indique qu'un débordement du bit 6 du nombre vers le bit 7 a entraîné de ce fait un changement de signe du résultat. En effet, dans un nombre signé en complément à deux (voir part1), le bit 7 représente le signe.

Dans ce cas, l'addition de deux nombres signés positifs pourrait entraîner un résultat comportant le bit 7 positionné à 1, ce qui serait interprété comme un nombre négatif par erreur, si on ne tenait pas compte du bit OV.

N Négative (résultat négatif) : Indique que le résultat de la dernière opération concernée a produit un résultat qui doit être considéré comme négatif si on travaille en complément à 2.

Comme en complément à deux, un nombre est négatif si son bit 7 vaut 1, le bit N indique en fait que le résultat de l'opération concernée a produit un résultat dont le bit 7 vaut 1. Cette particularité peut être utilisée pour tester le bit 7 d'un registre.

II.7.4 La procédure « read/modify/write »

Il est important de savoir que toute opération sur un bit particulier est traitée en plusieurs séquences dans le PIC. Ceci peut avoir des répercussions importantes sur le fonctionnement d'un programme, principalement si on travaille avec les PORTs d'entrées/sorties.

La séquence est la suivante (en interne, je le rappelle) :

- Le pic lit l'intégralité du registre précisé.
- Il modifie le bit concerné.
- Il réécrit l'intégralité du registre précisé.

Par exemple :

`movlw B'11111110'` : préparer la valeur

`movwf TRISB` : RB0 en sortie, les autres en entrée (exemple)

`bcf PORTB, 7` : préparer RB7 à 0

`bcf TRISB, 7` : passer RB7 en sortie.

II.7.5. Les registres LATx

Pour contrer ce qui précède, il faudrait pouvoir accéder dans ces cas particuliers, non pas au contenu du PORT, mais au contenu qu'on a placé dans le buffer du PORT. Exprimé autrement, il faudrait, au lieu de :

- Lire le port
- Modifier le pin concerné
- Ecrire le port

Pouvoir réaliser :

- Lire la valeur qui soit la même écrit dans le port
- Modifier la valeur du pin concerné
- Réécrire le résultat
- Bref, il faudrait pouvoir accéder non pas au port, mais au buffer de sortie du port.

II.7.6. Manipulations de la pile

Comme dans la famille 16F, le 18Fxx8 dispose d'une pile, destinée principalement à mémoriser l'adresse de retour d'une sous-routine ou d'une interruption. Cependant, la pile passe maintenant à 31 emplacements, ce qui permet une plus grande souplesse dans la gestion des sous-routines.

Accompagnant cette augmentation de capacité, il est maintenant possible de manipuler directement la pile, dans certaines limites cependant.

Tout d'abord, il est possible de modifier le sommet de la pile, c'est-à-dire le contenu du PC sauvegardé en dernier lieu, et donc qui contient en principe l'adresse de prochain retour.

Le sommet de la pile est dénommé « TOS » pour (Top Of Stack), et, bien entendu, comme le PIC peut adresser un maximum théorique de 2Mo, le PC (compteur ordinal) qui sera sauvé occupera 21 bits. Le TOS contient donc également 21 bits.

Le TOS est ainsi accessible au travers de 3 registres :

- TOSU : contient les bits 20 à 16 du TOS, ses bits 7 à 5 sont inutilisés
- TOSH : contient les bits 15 à 8 du TOS
- TOSL : contient les bits 7 à 0 du TOS

Lorsque nous avons des registres codant des valeurs sur plus de 8 bits, nous retrouverons souvent cette terminologie :

U : représente « Upper », soit l'octet qui contient les bits de poids les plus forts (16 à 23).

H : représente « High », soit l'octet qui contient les bits de poids fort (8 à 15).

L : représente « Lower », soit l'octet qui contient les bits de poids faible (7 à 0).

Bien entendu, ce qui va surtout vous intéresser, c'est de pouvoir placer une valeur sur la pile, et de pouvoir l'en retirer. Ceci s'effectue à l'aide de deux instructions, POP et PUSH.

PUSH permet tout simplement de copier le contenu du PC sur le TOS. Cette valeur sera ensuite accessible via TOSU, TOSH, TOSL.

Saut par pile

push ; placer PC sur la pile

movlw LOW (adresse) ; adresse basse du saut

movwf TOSL ; dans TOSL

movlw HIGH (adresse) ; adresse haute du saut

movwf TOSH ; dans TOSH (TOSU reste à 0x00 pour les 18Fxx8)

return ; « goto » à l'adresse placée sur la pile.

II.7.8. Les retours rapides « fast »

Lorsque on traite une interruption, ou parfois pour certaines sous-routines, doit souvent sauvegarder certains registres particuliers, afin de les replacer dans l'état où ils se trouvaient au moment de revenir au programme principal.

Les 18F disposent d'un mécanisme particulier qui permet d'effectuer cette sauvegarde automatiquement dans certaines conditions.

Les registres concernés par la sauvegarde automatique sont :

- STATUS : contient les indicateurs principaux.
- WREG : est le registre de travail (W).

- BSR : est le pointeur de banques pour l'adressage direct banked.

Dans le cas d'utilisation de cette possibilité, les registres sont sauvés et restaurés automatiquement à partir des registres de sauvegarde, dénommés respectivement : STATUS, WS, et BSRS. Ces registres ne sont accessibles ni en lecture, ni en écriture. Vous ne pouvez les utiliser que par le biais des instructions spécifiques.

La première méthode pour utiliser les registres est d'utiliser les instructions d'appel de sous-routine en précisant l'option « FAST » call sous-routine, FAST ; appel avec mémorisation de STATUS, WREG, BSR

II.8. Interruptions

IPEN (Interrupt priority enable): Cette fonction peut être désactivée pour avoir une compatibilité logicielle avec l'unité centrale PIC16. Si IPEN est à 1, chaque source d'interruption peut être configurée comme prioritaire ou non (entre autres : registres IPR1 et IPR2). Si elle est prioritaire, une autre source d'interruption sera prise en compte seulement à la fin de l'interruption prioritaire.

GEIH (global interrupt enable high): (validation des interruptions prioritaires, adresse 0x0008).

GEIL (global interrupt enable low): (validation des interruptions non prioritaires, adresse 0x0018).

Chaque source d'interruption possède :

- Un bit d'autorisation E (enable) qui doit être à 1 pour valider l'interruption.
- Un bit d'état F (flag) qui indique s'il y a eu ou non un événement.

II.9. Programmation d'un PIC par logiciel "FLOWCODE"

II.9.1. Présentation

Un microcontrôleur est un microprocesseur simplifié auquel est associé dans le même boîtier l'ensemble des périphériques tels que les mémoires RAM et ROM, les entrées sorties et un timer. Certains disposent également de convertisseurs AN et NA.

Plus, la programmation d'un composant de ce type est généralement réalisée soit en assembleur soit dans un langage plus évolué tel que le C. Dans tous les cas, le programme est établi à l'aide d'un PC, il peut ensuite être simulé. Après l'élaboration, le programme est transféré en hexadécimal par l'intermédiaire d'un câble vers le microcontrôleur, en utilisant le programmeur. [8]

II.9.2. Présentation succincte de Flowcode

La documentation technique du logiciel permet d'aborder très rapidement son utilisation. Néanmoins, quelques éléments peuvent résumer son fonctionnement.

A la barre de menu classique de Windows est ajoutée cinq icônes qui permettent de simuler le programme. Figure (II.9.2.1).

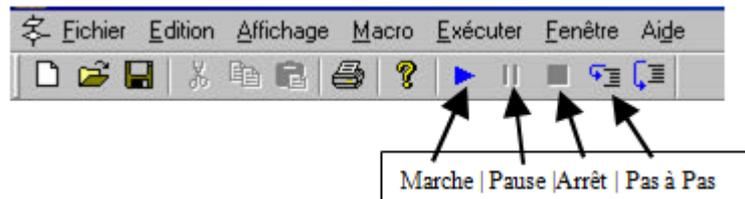


Figure (II.9.2.1)

La barre de menu vertical regroupe à gauche les 10 fonctions basiques de création de l'algorithme. A droite les icônes correspondent aux composants périphériques au PIC tels que les afficheurs, Led et interrupteurs. Il sera demandé d'étudier les programmes étape par étape et de rédiger un compte rendu. Figure (II.9.2.2). [8]

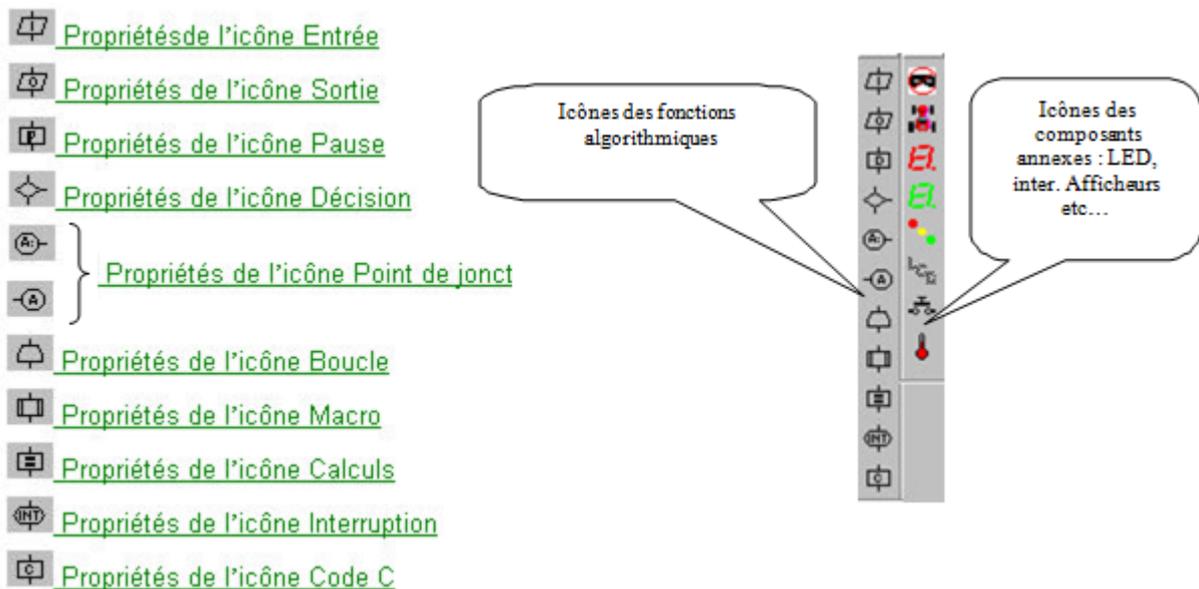


Figure (II.9.2.2)

II.9. 3. Variable et calculs

Création de variables puis calculs avec des variables. Les variables utilisées par flowcode sont des octets positifs uniquement. Figure (II.9.3.1). [8]

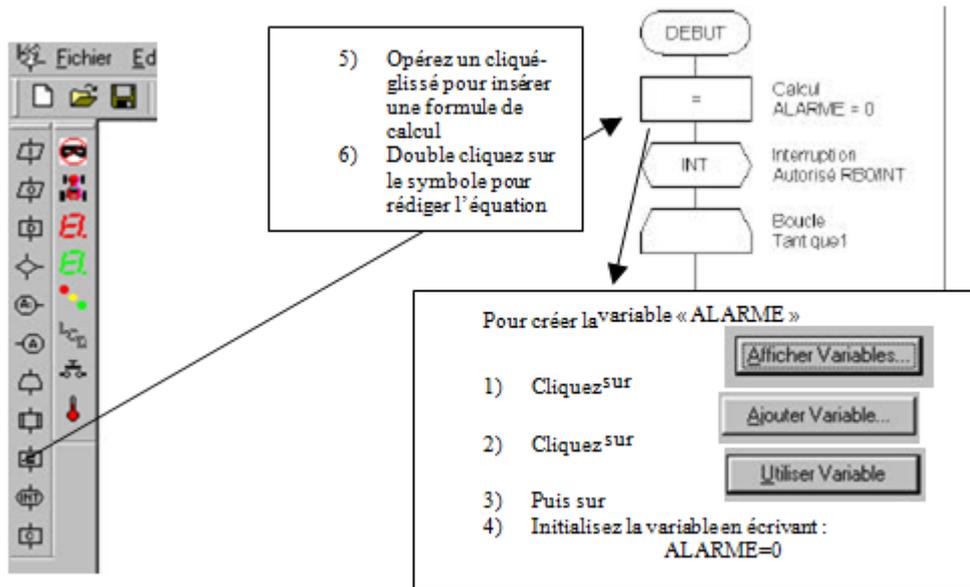


Figure (II.9.3.1)

Création de l'algorithme : utilisation des entrées/sorties. Figure (II.9.3.2)

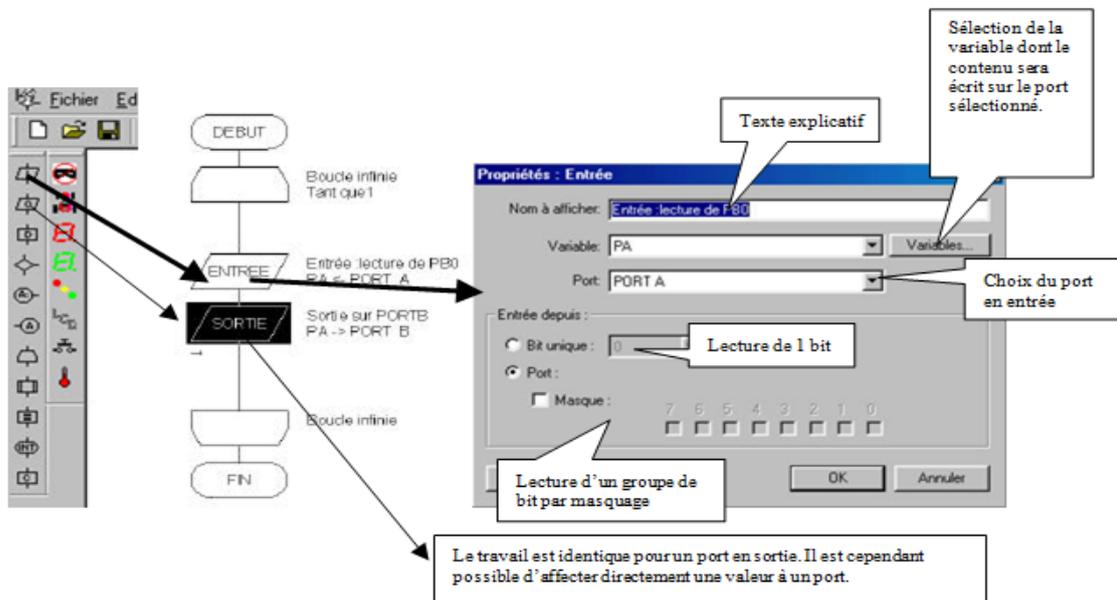


Figure (II.9.3.2)

II.10. Conclusion

Dans ce chapitre on fait l'étude théorique de la carte de commande à l'aide d'un pic 18f4550, par ce que il est nécessaire dans cette carte, on a défini quelque paramètres comme l'architecture de notre pic, le brochage pour connaitre les pins, le ROM qui est contient les instructions, la RAM pour l'exécution du programme et un mémoire EEPROM que l'on peut programmer plusieurs fois, et des registres.

Plus le logiciel **"Flowcode"** de programmation du pic.

On trouve le microcontrôleur, dans un plusieurs appareils telle que : les téléphone portable, les télévisions..... etc.

CHAPITRE

III

CONCEPTION EST RÉALISATION PRATIQUE



III.1. INTRODUCTION

Notre carte système est subdivisée en trois blocs systèmes principaux :

Le premier, sera consacré à la carte d'acquisition qui contient :

- Un capteur de type microphone.
- Amplification à l'aide de LM358.
- Filtrage de type passe-bas d'ordre 1.
- conversion analogique numérique avec AD574.

Le deuxième sera consacré à la synchronisation des données à l'aide de microcontrôleur Pic18F4550 (de type MICROCHIP).

La troisième sera consacré à la restitution des données qui contient un CNA AD667 plus l'amplificateur de base fréquence à l'aide d'un TDA2822.

Le schéma électrique de notre carte est illustré à la figure (III.2.1).

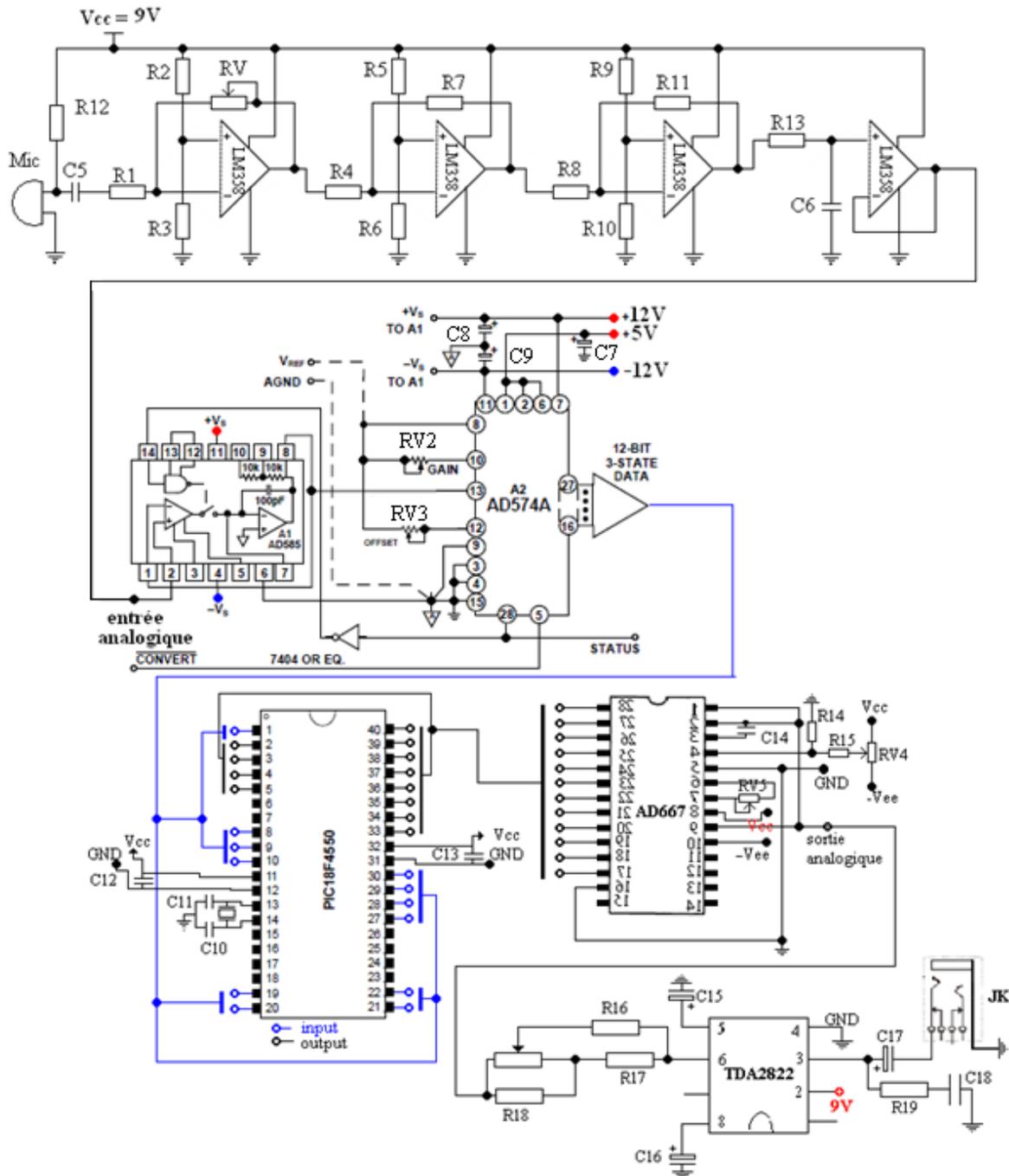


Figure (III.2.1) Schéma électrique complet de la carte

Pour comprendre cette carte on va détailler ses blocs.

III.2.LES DIFFERENTS BLOCS DE LA CARTE

III.2.1. La carte d'alimentation

La sortie de cette carte produit des tensions : 12V, -12V, 9V, 5V.

Notre carte d'alimentation contient deux batteries couplée en série pour obtenir une tension symétrique entre 12V et -12V comme est illustré à la figure (III.2.2).

Pour obtenir une valeur de tension égale à 5V, on utilise un régulateur L7805. Pour une valeur de 9V on utilise un régulateur L7809. Voir la figure (III.2.3).

Le rôle d'utilisation des capacités C1, C2, C3 et C4 est pour l'effet de filtrage.

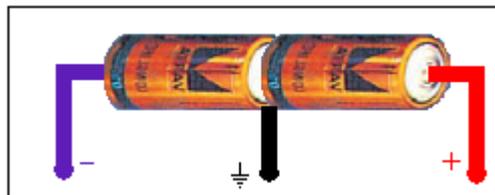


Figure (III.2.1) Alimentation symétrique (III.2.2)

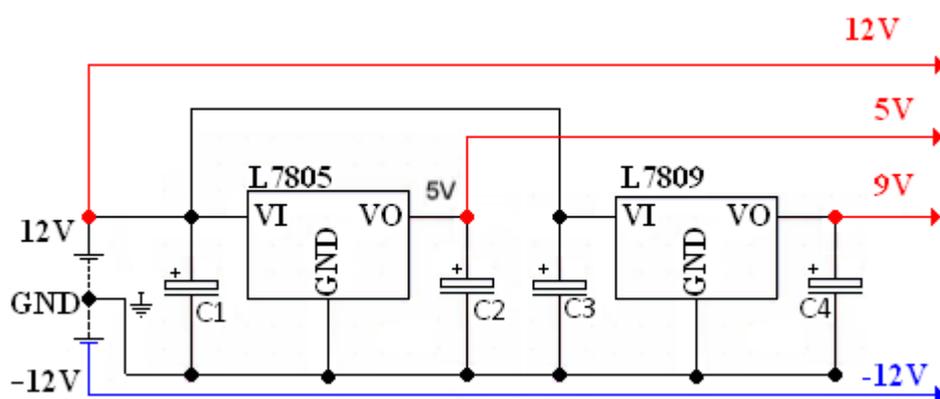


Figure (III.2.3) Schéma électrique de l'alimentation

On a utilisé une alimentation symétrique (12,-12) pour alimenter les deux convertisseurs A/N AD574 et N/A AD667 et l'échantillonneur bloqueur AD585. La tension 9V est appliquée pour alimenter l'amplificateur LM358. La tension 5V pour l'alimentation du microcontrôleur et l'entrée (V logique) du CAN AD574.

III.2.1.1. Les composants de l'alimentation

$$C1 = C2 = C3 = C4 = 0.1\mu\text{F}/63\text{V}.$$

L7805 régulateur de tension 5V.

L7809 régulateur de tensions 9V.

III.3. La carte d'acquisition

La carte d'acquisition est composée de quelques circuits électroniques qui sont : Le capteur de son (microphone) relié avec un préamplificateur constitué de LM358, suivit par deux amplificateurs non inverseur (LM358), un filtre passe-bas de 1^{er} ordre et un échantillonneur

bloqueur AD585 relié avec un convertisseur A/N AD574 à approximation successive. Voir la figure (III.3.1).

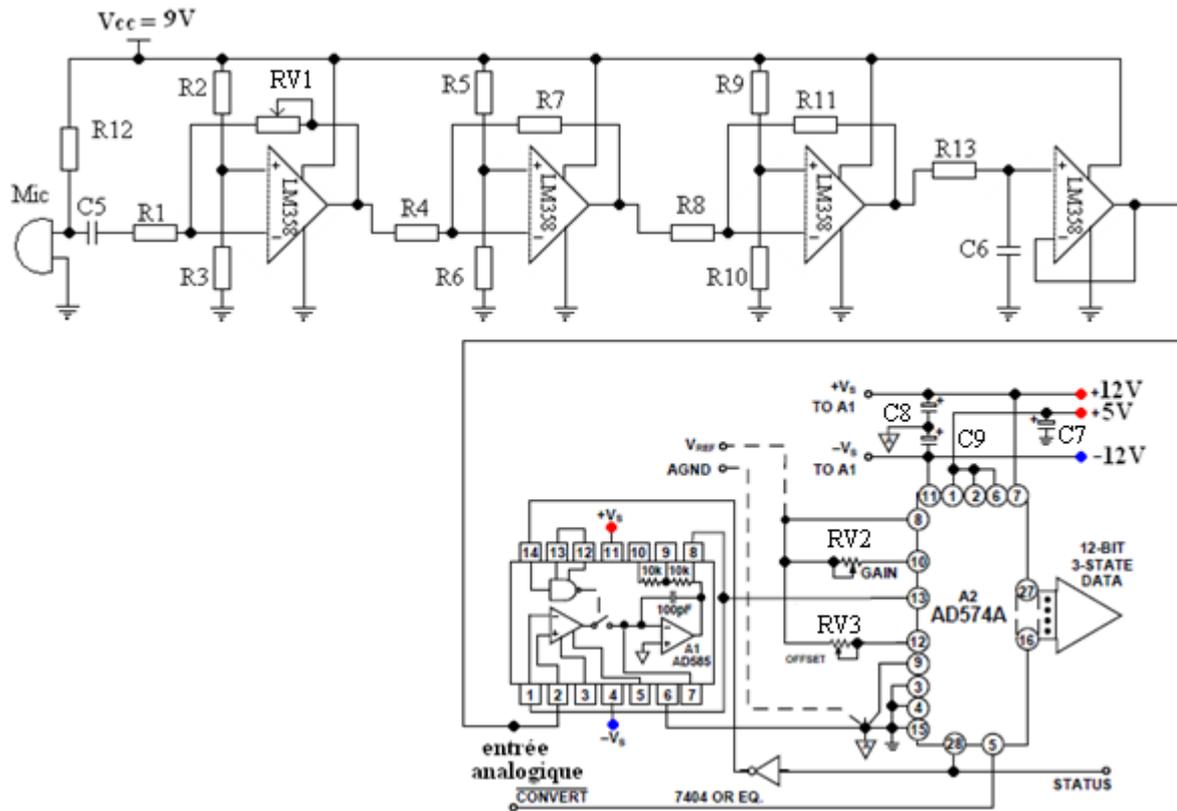


Figure (III.3.1) Schéma électrique de la carte d'acquisition

III.3.1. Capteur de son

Le capteur choisi est un capteur de son de type microphone

Le premier étage pratique de la carte d'acquisition est la capture du son, voir figure (III.3.2).

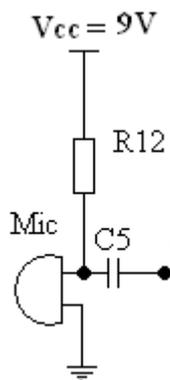


Figure (III.3.2) Schéma électrique de la capture

D'après ce montage ci-dessus, on a appliqué quelques exemples du son, et on a obtenu des signaux qui sont illustrés sur le tableau (III.3.1).

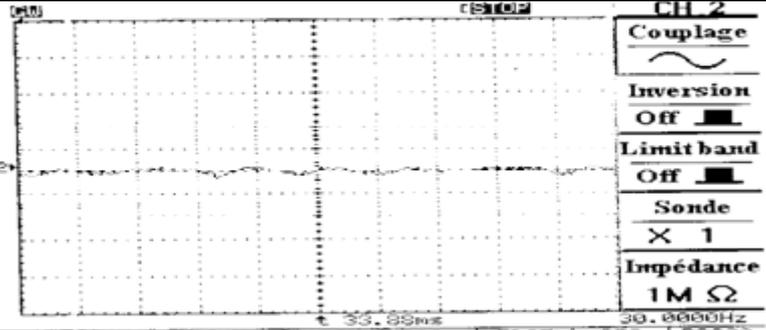
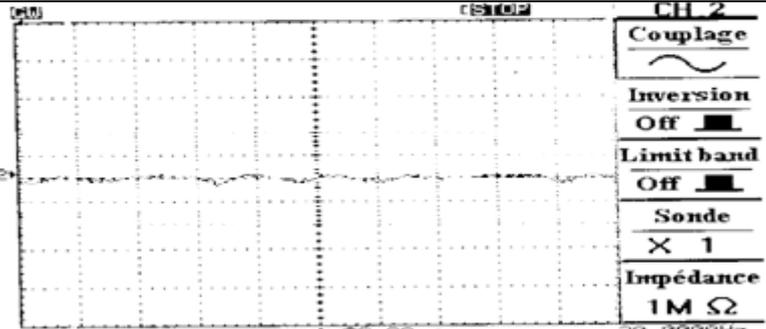
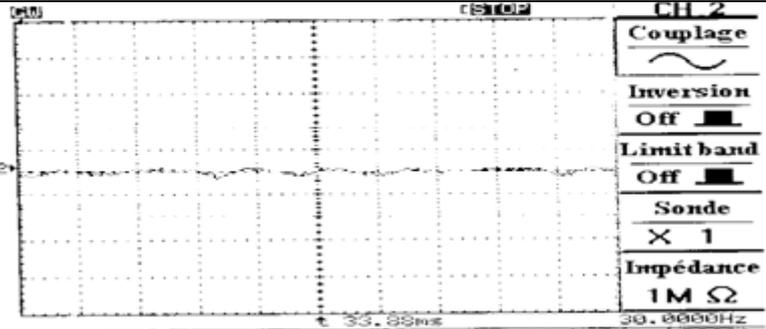
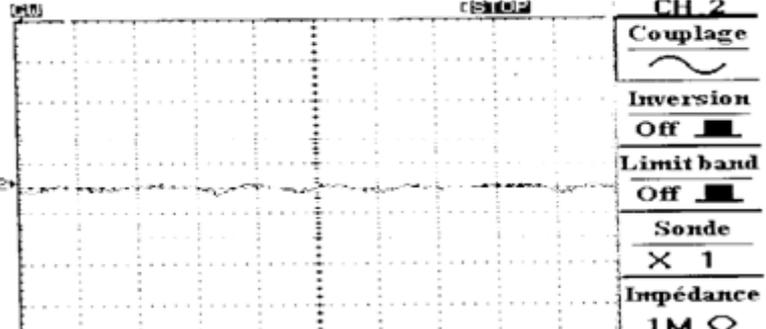
Son appliqué	Signaux obtenues après le capteur de son
Voyelle « A »	 <p>CH 2 Couplage Inversion Off Limit band Off Sonde X 1 Impédance 1M Ω 50.0000Hz 30.0000Hz CH1 50 CH2 ~ 20 25KS/s MAIN TRIG CH2 / EDGE SINGLE ACQ AVG R5232</p>
Mot «hello»	 <p>CH 2 Couplage Inversion Off Limit band Off Sonde X 1 Impédance 1M Ω 50.0000Hz 30.0000Hz CH1 50 CH2 ~ 20 25KS/s MAIN TRIG CH2 / EDGE SINGLE ACQ AVG R5232</p>
Mot «allo»	 <p>CH 2 Couplage Inversion Off Limit band Off Sonde X 1 Impédance 1M Ω 50.0000Hz 30.0000Hz CH1 50 CH2 ~ 20 25KS/s MAIN TRIG CH2 / EDGE SINGLE ACQ AVG R5232</p>
Voyelle « C »	 <p>CH 2 Couplage Inversion Off Limit band Off Sonde X 1 Impédance 1M Ω 50.0000Hz 30.0000Hz CH1 50 CH2 ~ 20 25KS/s MAIN TRIG CH2 / EDGE SINGLE ACQ AVG R5232</p>

Tableau (III.3.1) Signaux trouvés après le capteur de son

On peut remarquer que la tension obtenu de ce microphone est très faible (de quelque mV) ; pour cette raison on a ajouté a ce circuit un préamplificateur audio, qu'on peut voir au titre suivant.

III.3.2. Le préamplificateur audio

C'est un préamplificateur audio proposé par «Tony van Roon » et produit un bon gain.fig(II.3.3).

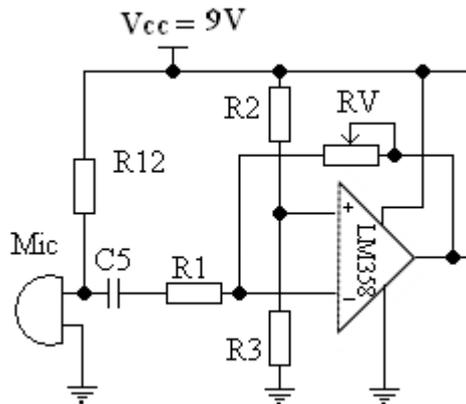


Figure (III.3.3) Préamplificateur audio

On a calculé le gain :

$$G = RV / R_1 \dots\dots\dots (III.1)$$

Ce gain est variable colon la variation du RV.

D'après le montage précédent, on a appliqué les mêmes signaux, et voir les tensions obtenues. Voir tableau (III.3.2).

Son appliqué	Signaux obtenues après le capteur de son	Signaux obtenues après le préamplificateur
Voyelle « A »		

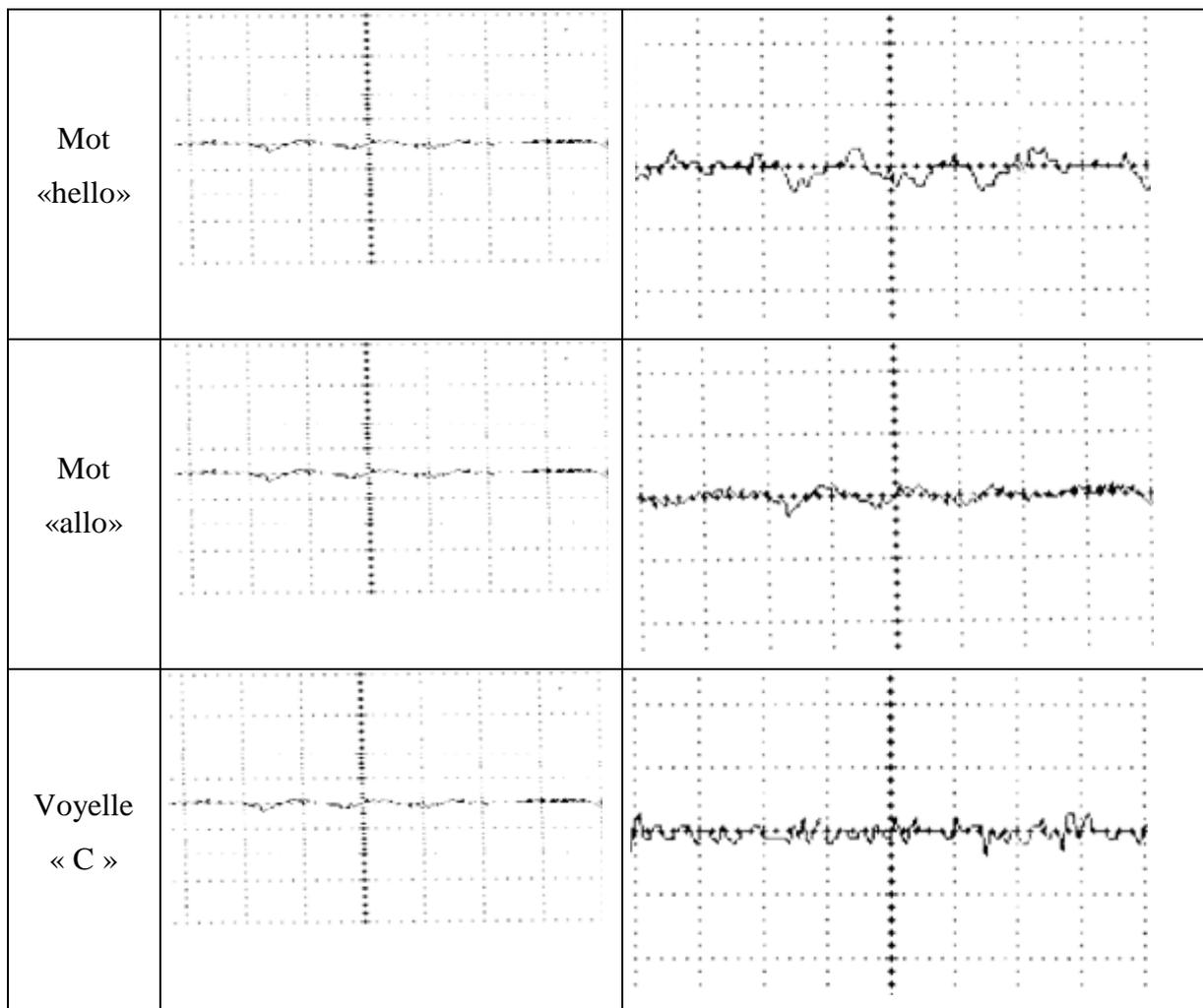


Tableau (III.3.2) Signaux trouvés après le préampli

On observe que les tensions de sortie du préampli sont augmentées, entre 0.5V et 1V, mais cette tension n'est pas suffisante pour attaquer le bloc du convertisseur, c'est pour cela qu'on a ajouté deux amplificateurs non inverseur à l'aide de l'AOP LM358. Figure (III.3.4)

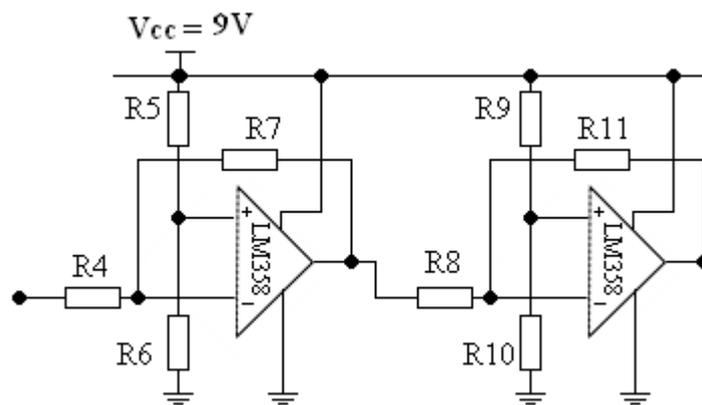


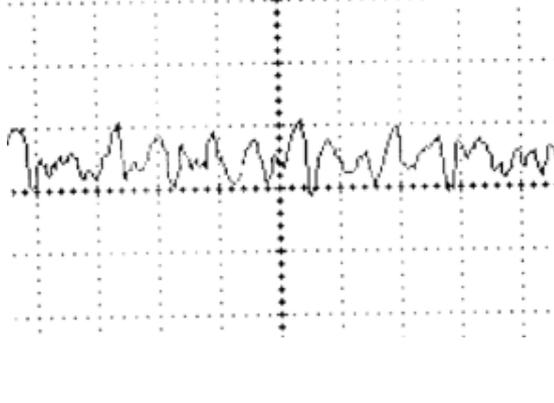
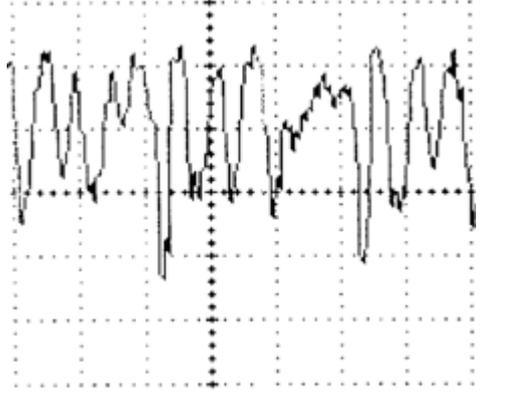
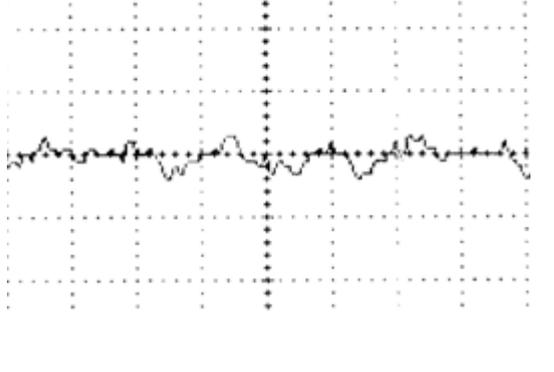
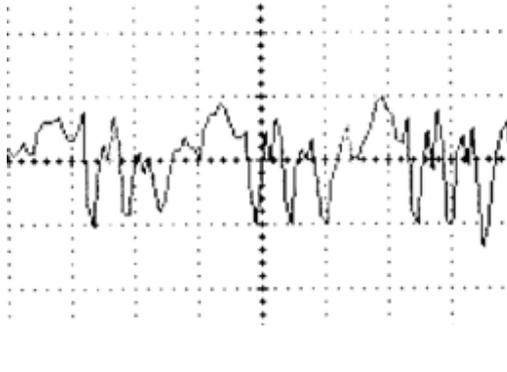
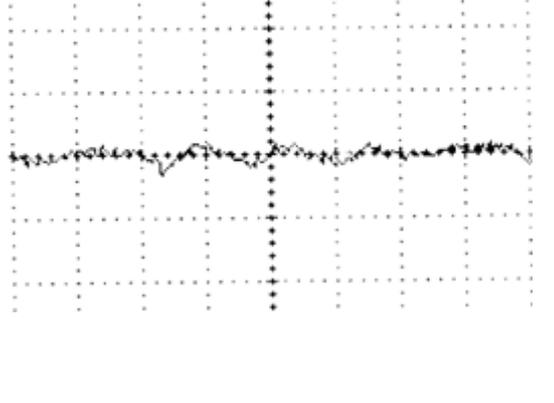
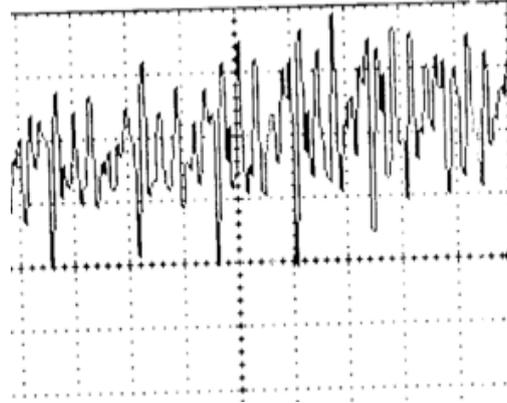
Figure (III.3.4) AOP non inverseur

Calculer le Gain de chaque amplificateur :

$$G_1 = V_{s1}/V_e = R7/R4 \dots\dots\dots (III.2)$$

$$G_2 = V_s/V_{s1} = R11/R8 \dots\dots\dots (III.3)$$

Les résultats obtenus entre la figure précédente et notre préampli de la figure (III.3. 3) sont illustrés au tableau (III.3.3).

Son appliqué	Signaux obtenues après le préamplificateur	Signaux obtenues après les deux amplificateurs
Voyelle « A »		
Mot «hello»		
Mot «allo»		

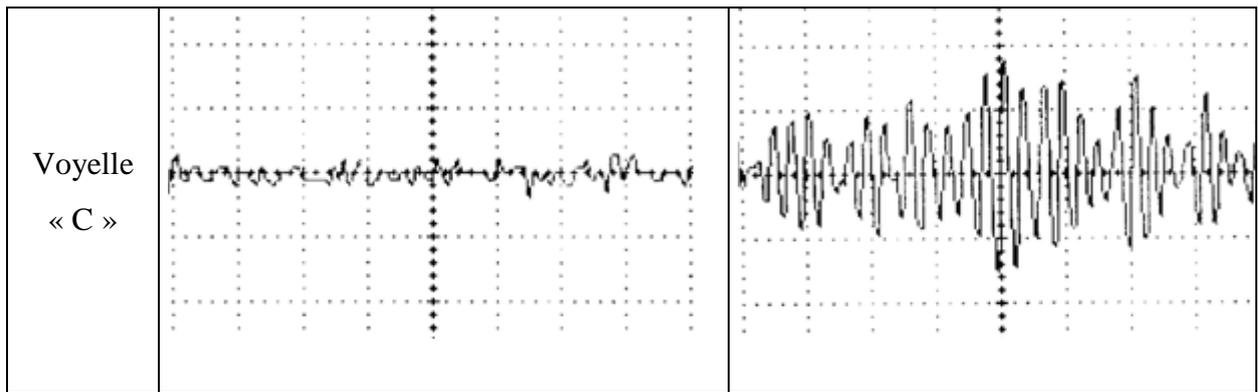


Tableau (III.3.3) Signaux trouvés après l’AOP LM358

On constate que les signaux trouvés sont avec des grandes valeurs de tension par rapport au préampli. Ces valeurs sont entre 4 et 5V.

Maintenant on va ajouter un filtre actif de type passe bas de 1^{er} ordre pour l’effet de filtrage et pour assurer la fréquence max (fréquence de coupure) avant de relier le CAN avec le montage précédent.

III.3.3. Le filtre

Ce filtre qui est démontré sur la figure(III.3.5), à un gain égal à un et une fréquence de coupure f_c .

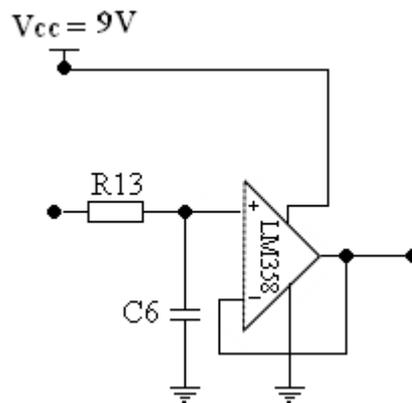


Figure (III.3.5) Filtre passe bas de 1^{er} ordre

L’équation de la fréquence f_c est sous la forme :

$$F_c = 1 / (2 * \pi * R_{13} * C_6) \dots\dots\dots (III.4)$$

$$G = 1 \dots\dots\dots (III.5)$$

Pour assurer un bon fonctionnement de CAN, on a ajouté après le filtrage un échantillonneur bloqueur de type AD585.voir figure (III.3.6).

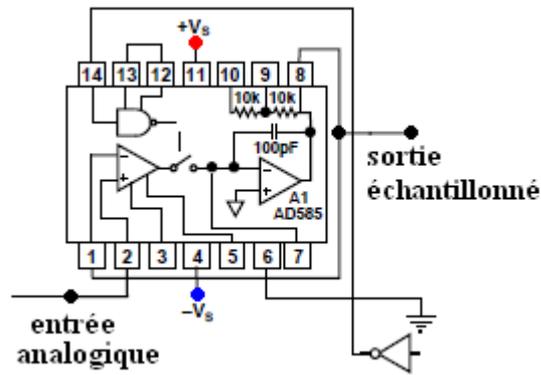


Figure (III.3.6) Schéma électrique de l'échantillonneur bloqueur
 Les signaux obtenus a la sortie sont illustrés sur le tableau (III.3.4).

Son appliqué	Signaux obtenus après les deux amplificateurs	Signaux obtenus après l'AD585
Voyelle « A »		
Mot «hello»		

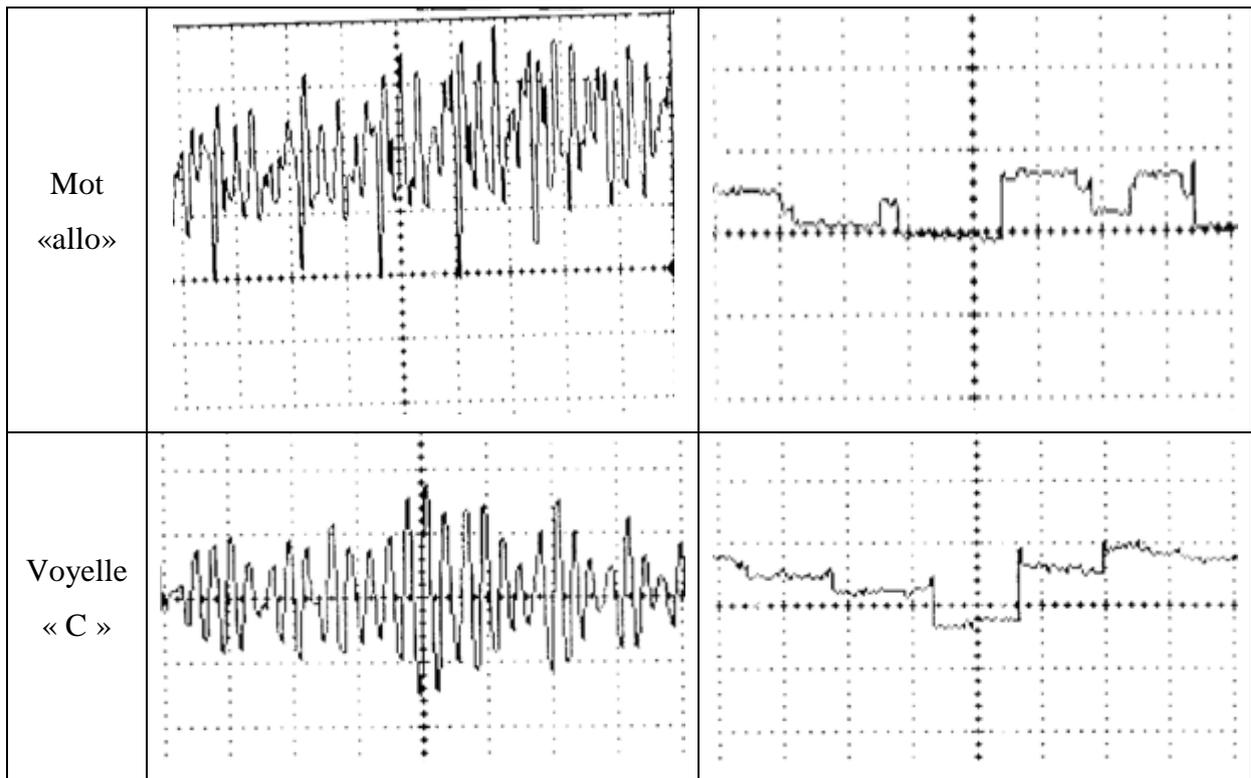


Tableau (III.3.4) Signaux trouvés après l'AD585

On constate que l'échantillonneur bloqueur bloque le signal d'entrée jusqu'à une durée courte.

Après ce résultat, on va relier l'E/B avec le CAN de type AD574 et voir le signal obtenu a la sortie. Voir figure (III.3.7).

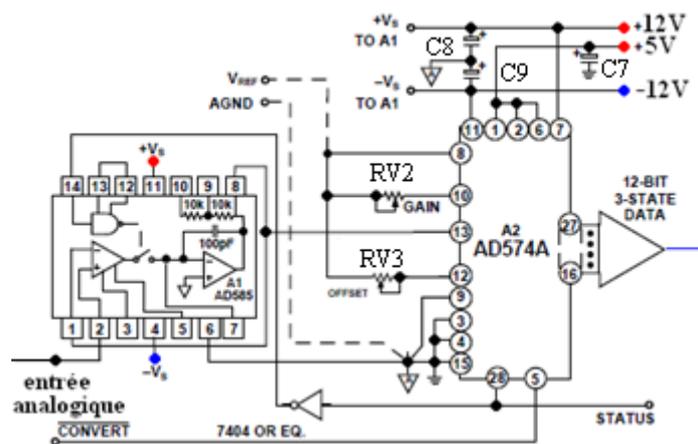


Figure (III.3.7) Schéma électrique du convertisseur

Après avoir connecté des LED aux sorties de la carte d'acquisition, on a obtenu une réponde qui est une variation de l'éclairage des LED. Donc La carte d'acquisition est fonctionne normale.

Le signal numérique à la sortie de la carte d'acquisition doit être envoyé à l'entrée de la carte de correction et synchronisation à l'aide de μ contrôleur pic 18F4550.

III.4. La carte de correction et de synchronisation

Cette carte est basée sur le microcontrôleur (PIC18F4550), qui contient 40 broches. La figure illustre leur brochage. Figure (III.4.1)

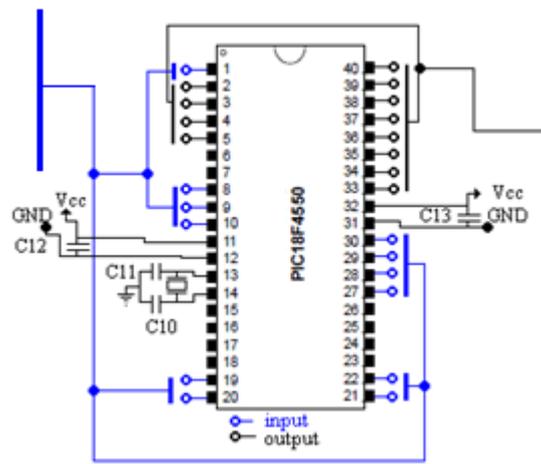


Figure (III.4.1) Brochage du microcontrôleur

Avec :

Les pins 11, 32 : alimentation V_{DD} .

Les pins 12, 31 : alimentation V_{SS} .

Les pins 13, 14 : (OSC1, 2) horloge.

Les pins 8, 9, 10, 1 : (E0..... E3) port E.

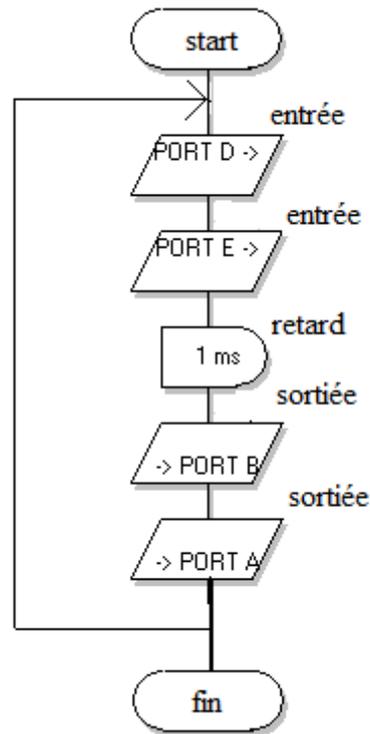
Les pins 19, 20, 21, 22, 27, 28, 29, 30 : (D0.....D7) port D.

Les pins 33, 34, 35, 36, 37, 38, 39, 40 : (B0.....B7) port B.

Les pins 2, 3, 4, 5, 6, 7 : (A0.....A5) port A.

Le 1^{er} étape de la carte de commande, est l'écriture de l'algorithme.

III.4.1. L'algorithme



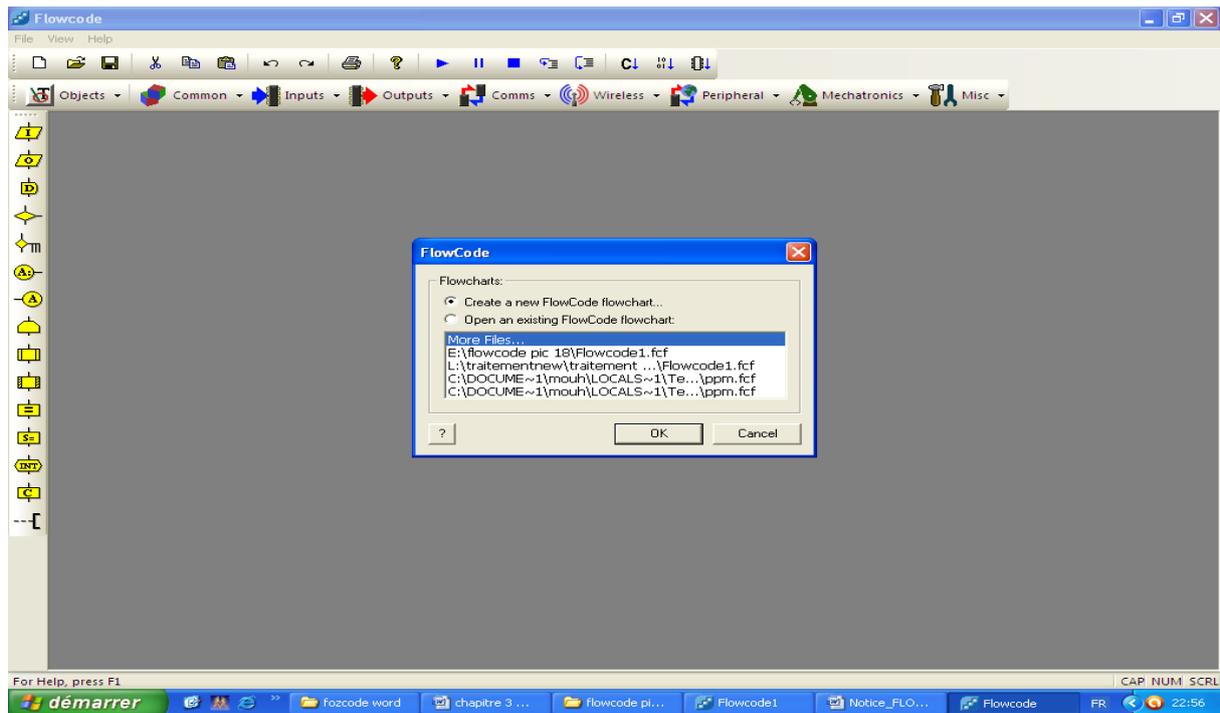
Pour le fonctionnement du microcontrôleur il faut traduire cet algorithme au programme adapté avec le microcontrôleur, c'est pour cela qu'on a besoin d'un logiciel qui est FLOWCOD pour les PICmicro de MICROCHIP.

III.4.2. Logiciel (FLOWCODE)

FLOWCODE est un logiciel de programmation graphique permettant, à partir de saisie l'algorithme, et créer des programmes pour les microcontrôleurs de la famille des PICmicro® de Microchip.

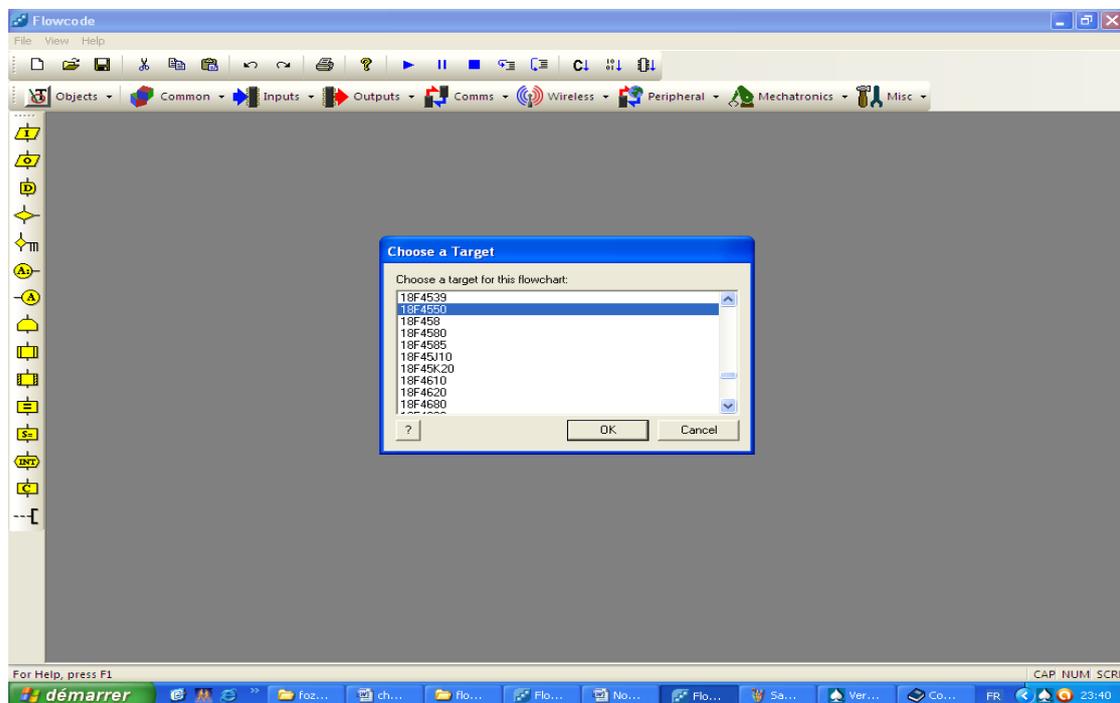
Une fois l'algorithme élaboré, FLOWCODE permet de simuler et visualiser le comportement du programme en découlant, avant de traduire en langage C, de compiler en hexadécimal et de transférer dans le microcontrôleur cible.

Après l'ouverture du programme FLOWCODE, il apparaît une fenêtre (message).
Voir figure (III.4.2).



Figure(III.4.2) Créer nouveau dossier

On choisisse l'option « create a new Flowcode flowchart... » puis appuyez sur OK. Il apparaît une autre fenêtre (message) « choose the Target » pour le choix de type de microcontrôleur qui doit être utilisé. Voir figure (III.4.3).

Figure (III.4.3) Le choix du μ contrôleur

On choisisse le type de μ contrôleur, comme dans notre travail on a le pic 18f4550. Puis clique sur OK. Après ça il ya illustration d'une page d'écriture du programme. Voir figure (III.4.4).

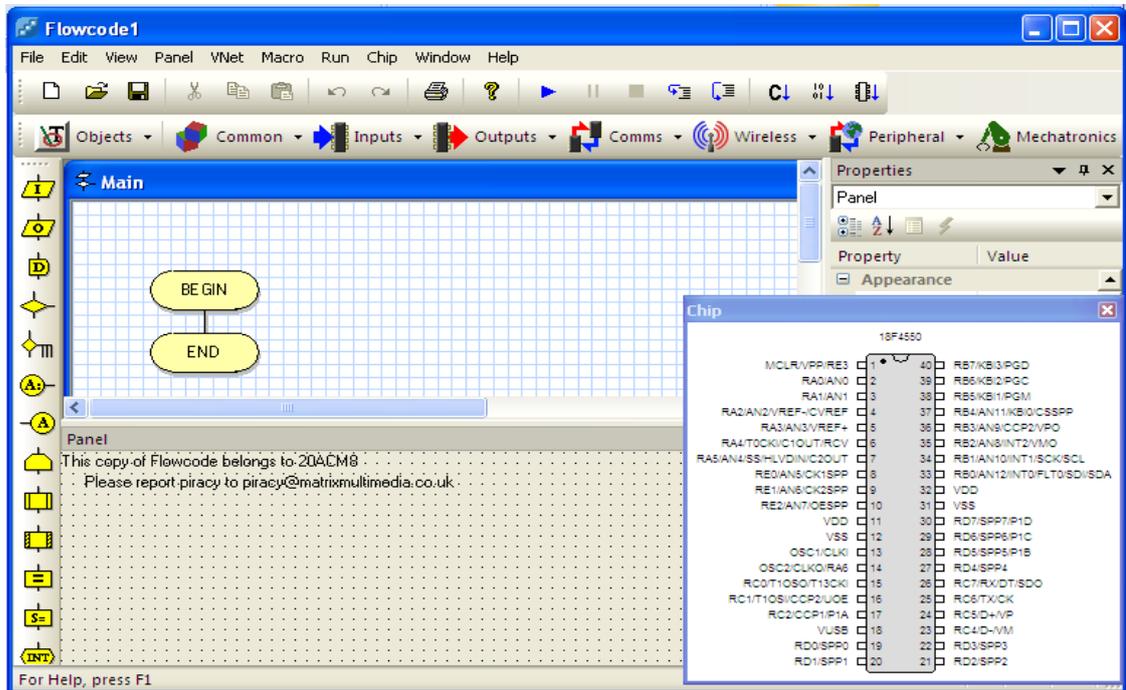
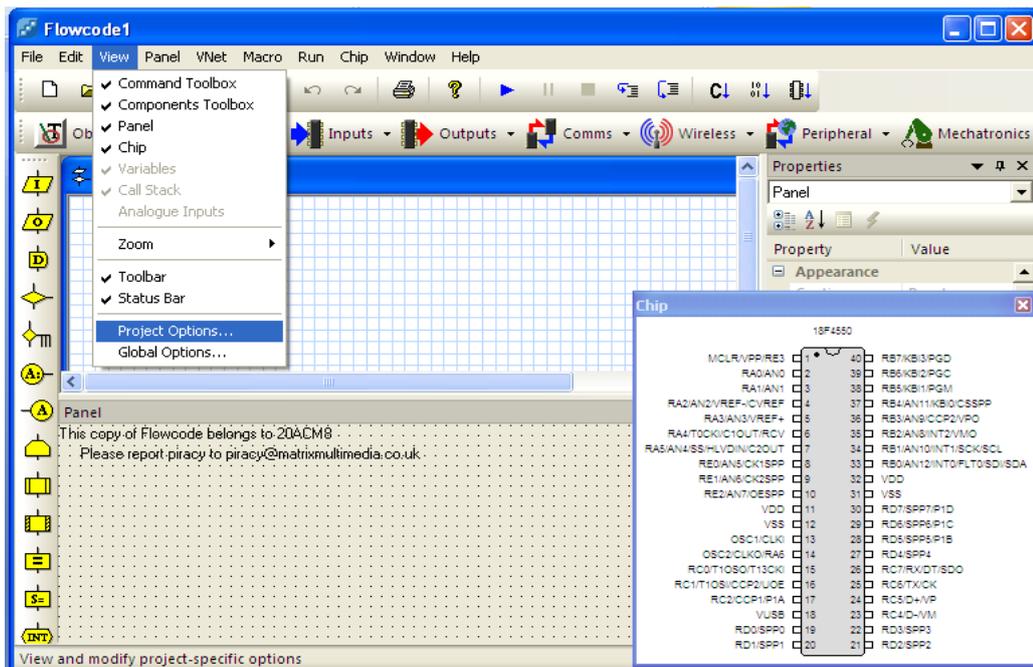


Figure (III.4.4) La marge d'écriture

Avant l'écriture du programme il faut configurer la vitesse d'horloge et confirmer le μ contrôleur, par aller au « view + project options ». Voir les deux figures (III.4.5a), (III.4.5b).



Figure(III.4.5a) Configuration

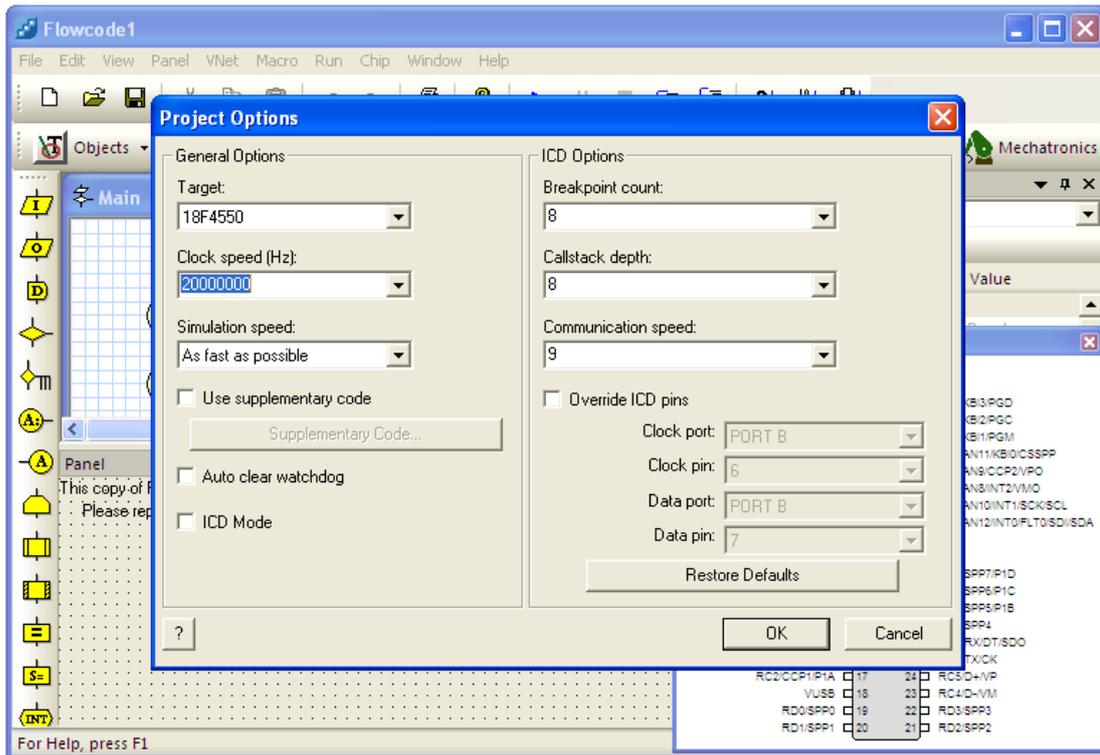


Figure (III.4.5b) Configuration

Il y a une autre configuration pour appuyer sur « chip + configure ». Voir figure (III.4.6)

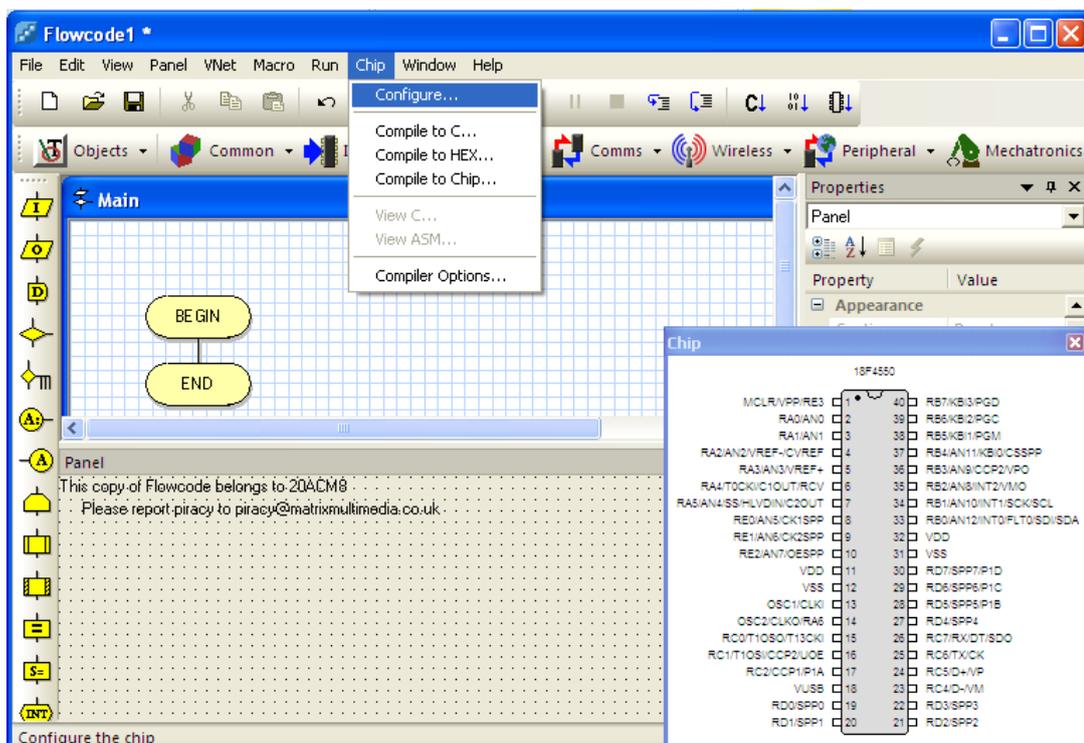


Figure (III.4.6) Autre configuration

Après l'écriture du programme, il faut enregistrer le travail par l'étape « File + save As ».

En fin, le programme est sous forme organigramme. Pour envoyer ce dernier au µcontrôleur il faut compiler en Hexadécimales. Voir Figure (III.4.7a) puis illustrer une fenêtre de compilation. Figure (III.4.7b)

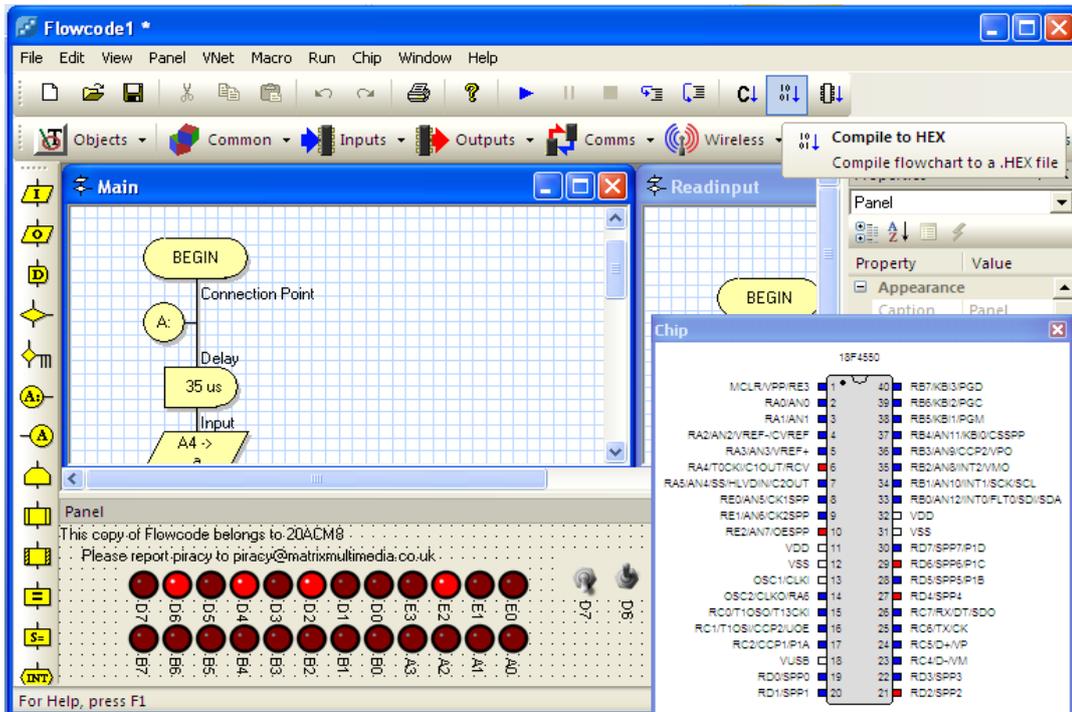


Figure (III.4.7a) Compiler en Hexa

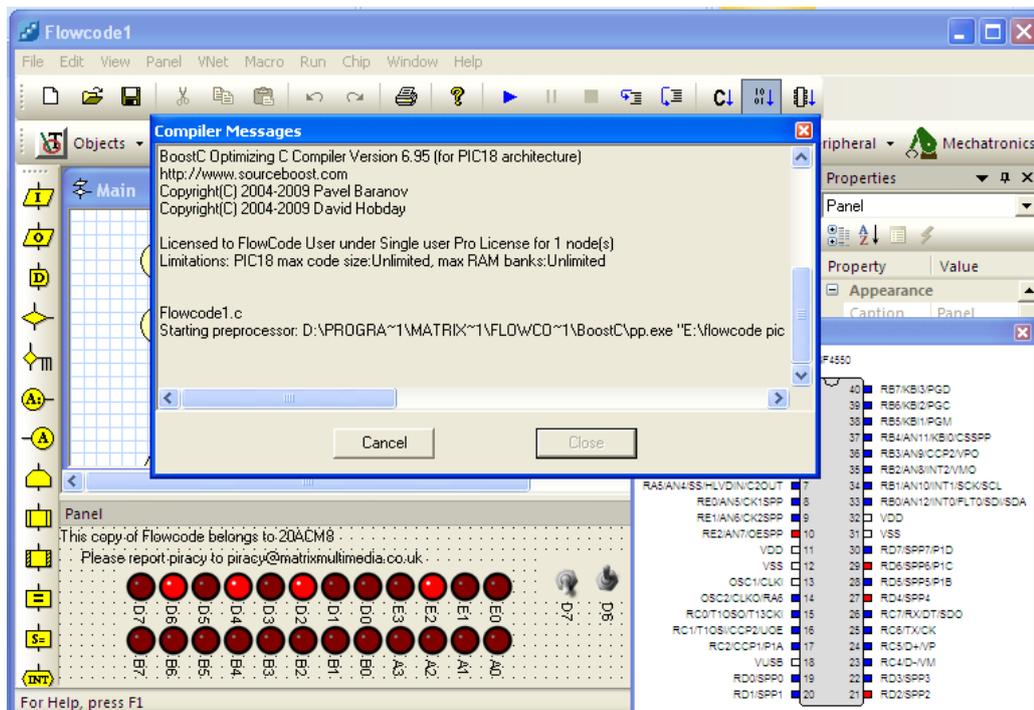


Figure (III.4.7b) Compiler en Hexa

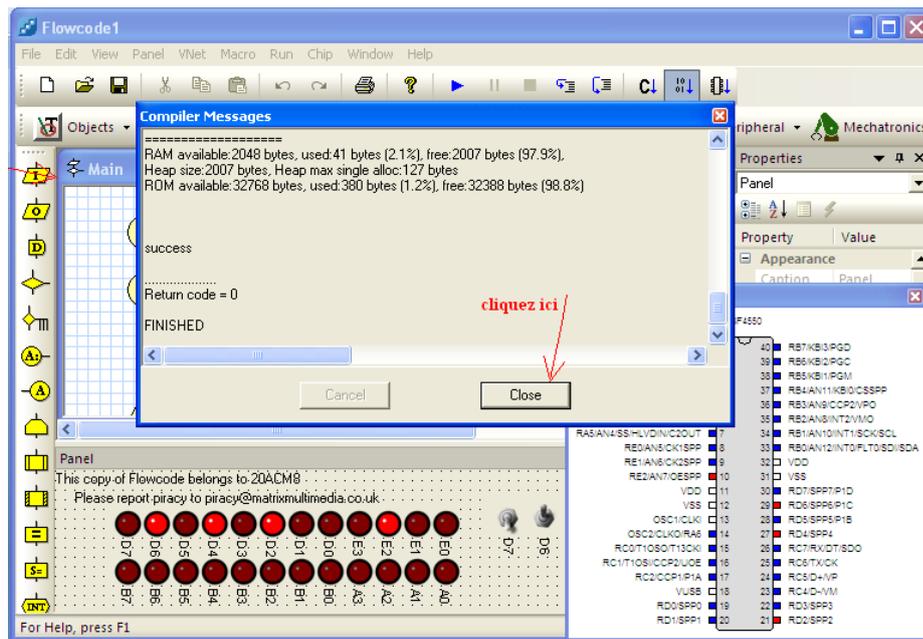


Figure (III.4.7c) Compiler en Hexa

Remarque : en peut faire la compilation aussi avec le C. voir figure (III.4.9a) et (III.4.9b)

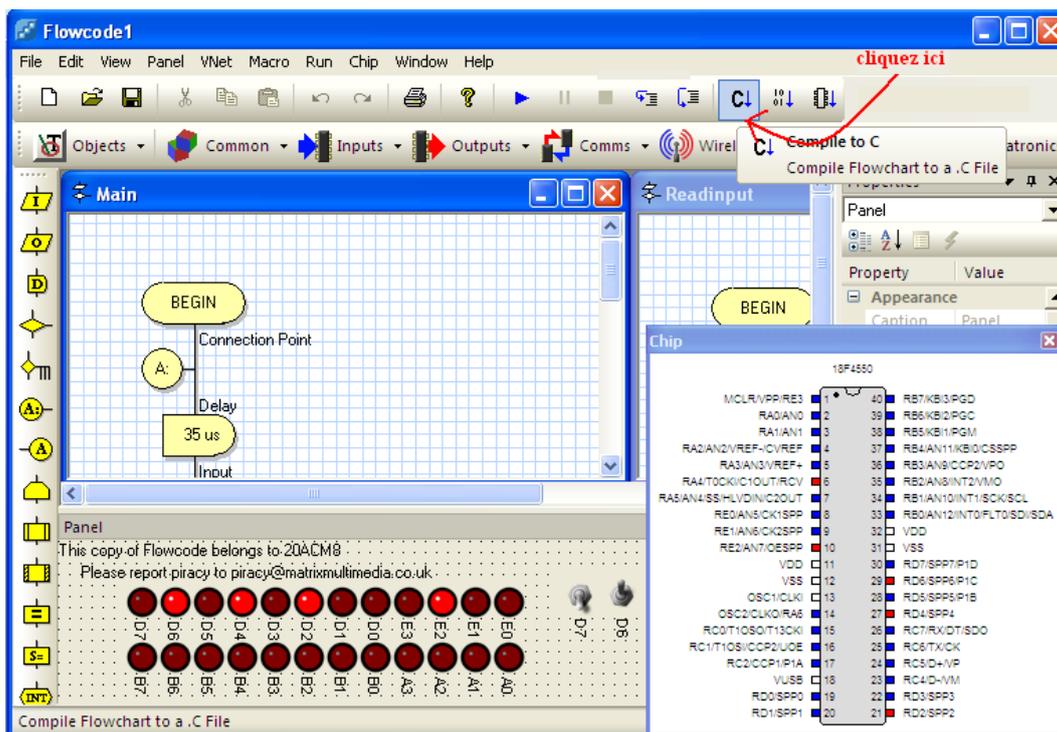


Figure (III.4.8a) Compiler en C

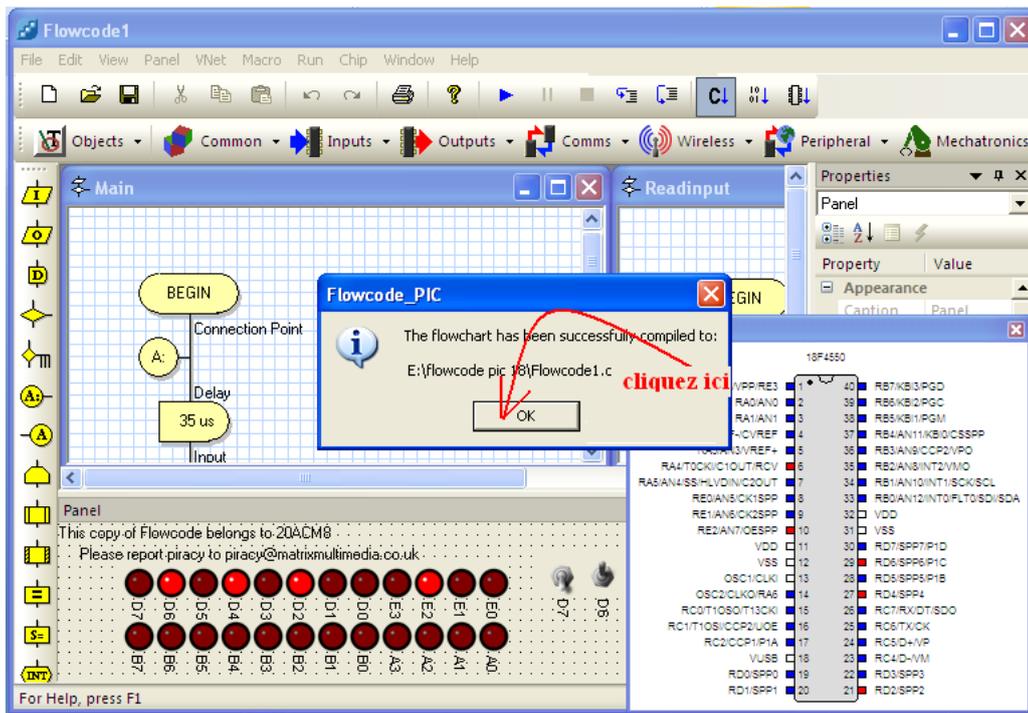
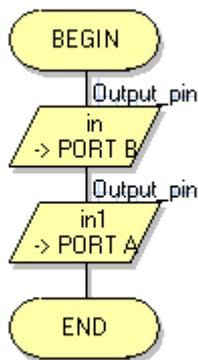


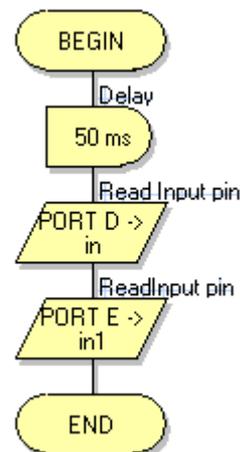
Figure (III.4.8b) Compiler en C

Le programme appliqué pour notre µc est présenté au titre suivant :

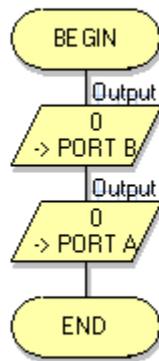
III.4.3. Programmation



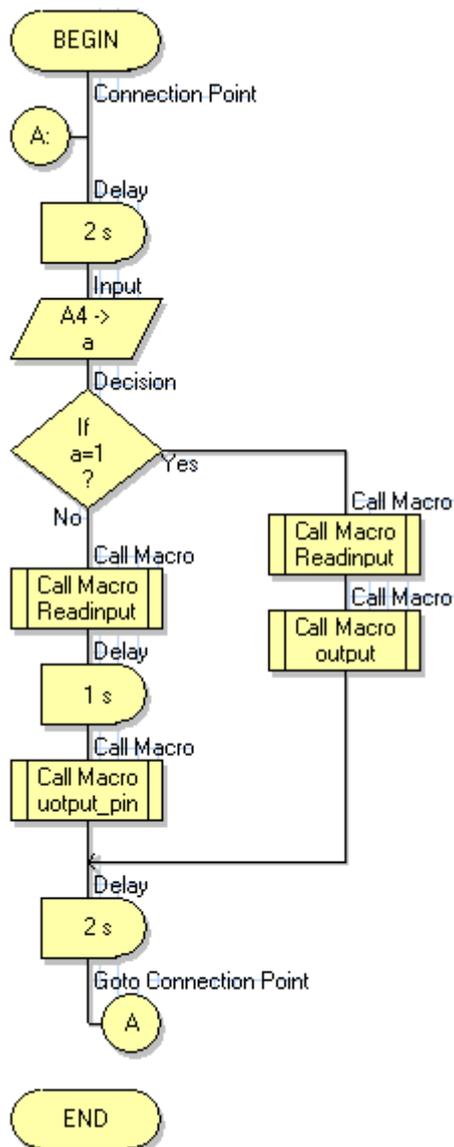
Ce programme (Macro) Configure les pins de sortie



Ce programme (Macro) Configure les pins d'entrées



Ce programme (Macro) sortie égale a ‘0’



Programme principale

Les programmes compilés en C et en Assembleur sont présentés sur l’annexe.

Un retour de voix avec un léger retard temporel, combiné à un petit décalage de fréquence, qui ralentit mécaniquement le débit de parole. Le cerveau reçoit ainsi une information lui laissant croire qu'il parle en même temps qu'une autre personne.

III.4.4. Vérification la marche le fonctionnement de µc

On a appliqué ce programme au microcontrôleur pour utiliser un programme de simulation qui est ‘‘PROTUES 7’’. Voir la figure (III.4.10).

Pour expliquer le fonctionnement de notre µc, on a simulé le circuit de ce dernier puis envoyé des impulsions à l’entrée et voir aux sorties les affichages des LED. Figure (III.4.10)

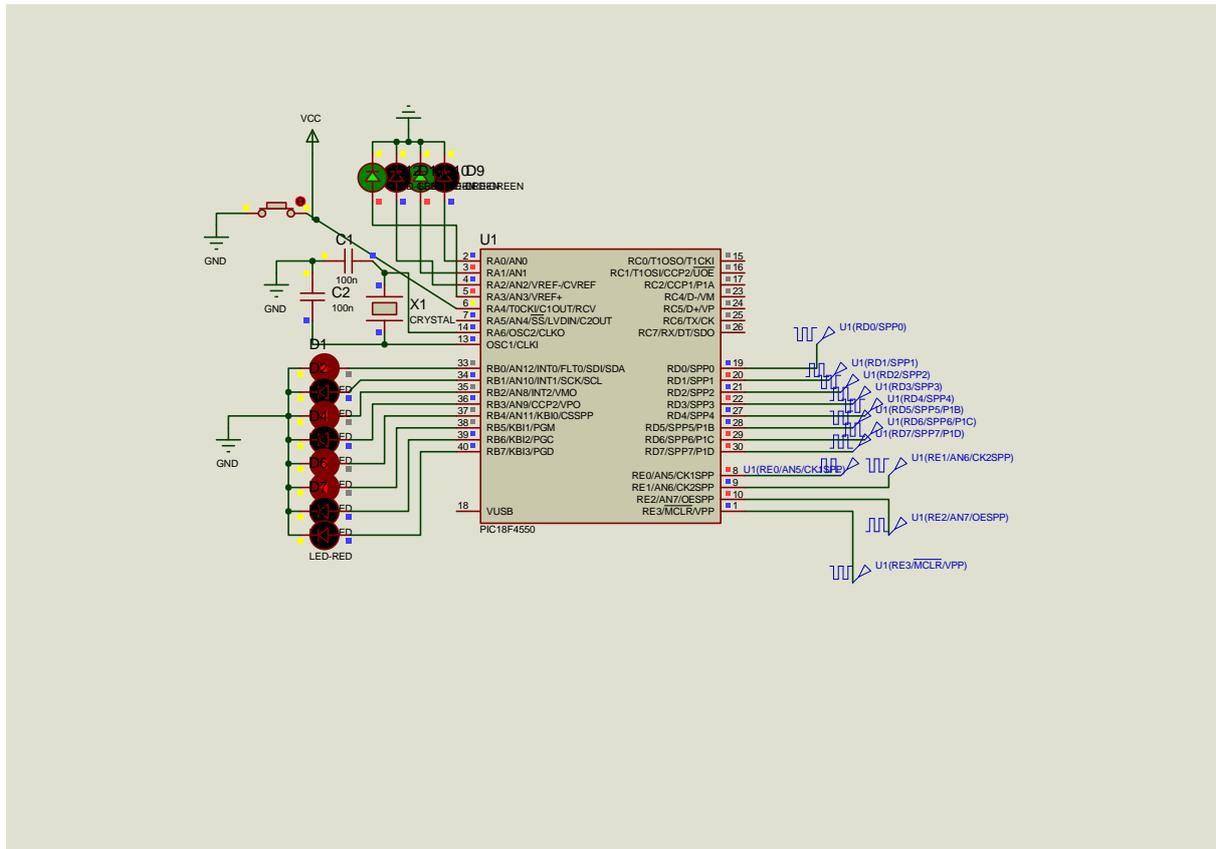


Figure (III.4.9) Simulation par ‘‘proteus 7’’

Après la synchronisation et la correction des données il faut restituer ce dernier à la forme analogique c’est pour cela, qu’on a utilisé un convertisseur N /A.

III.5. La carte de restitution

La carte de restitution est composée de CNA (AD667), et un amplificateur base fréquence. Voir figure (III.5.1)

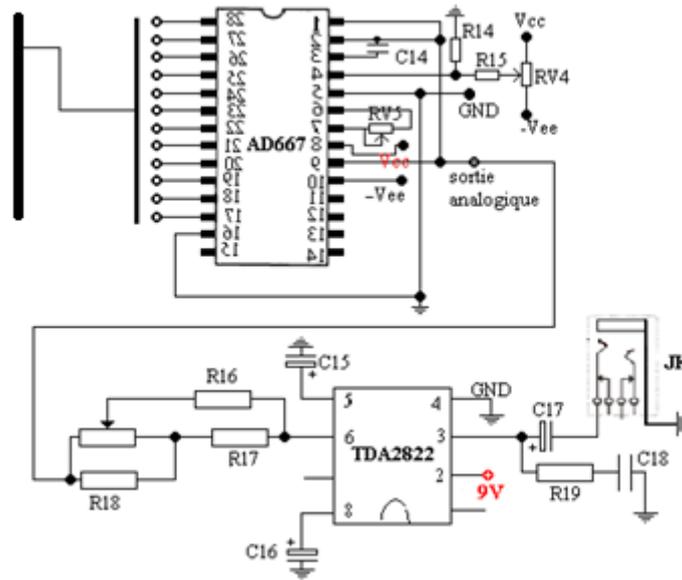


Figure (III.5.1) La carte de restitution

Les résultats de la sortie de l'appareille sont illustrés sur le tableau (III.5.1).

	Après le filtrage	Après l'échantillonneur bloqueur	Après la restitution
Voyelle « A »			
Voyelle « c »			

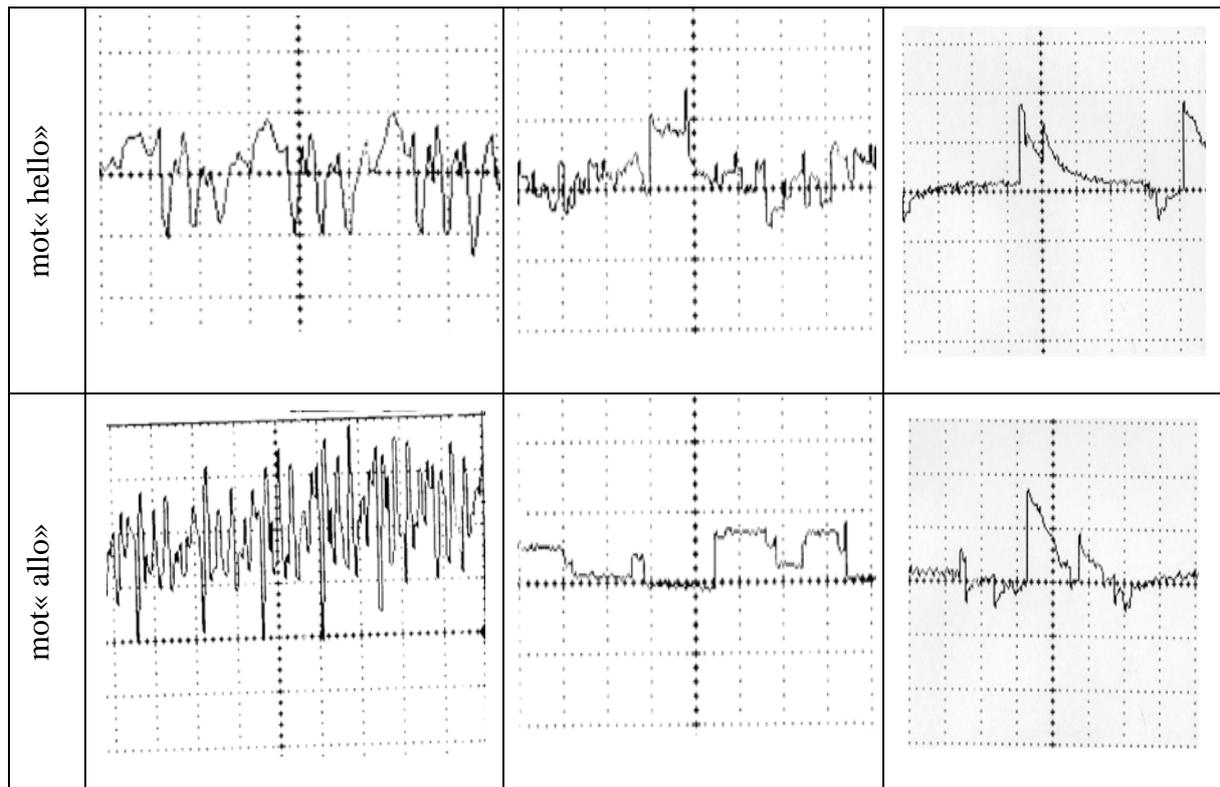


Tableau (III.5.1) Résultats de sortie

On a remarqué que la réponse de sortie est presque même réponse de sortie de l'échantillonneur bloqueur.

On a appliqué quelque exemple entre deux personnes, le 1^{er} est normal et le 2^{eme} est bègue; et les résultats sont illustrés sur les audiogrammes suivants.

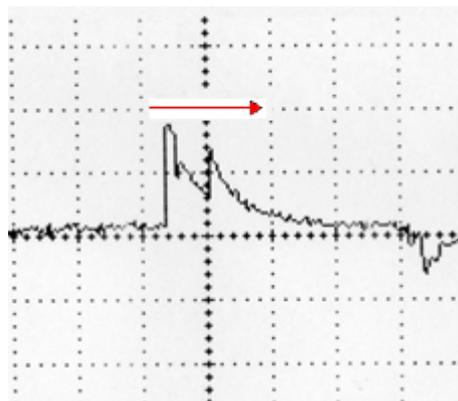


Figure (III.5.2) Mot «hello» pour personne normal

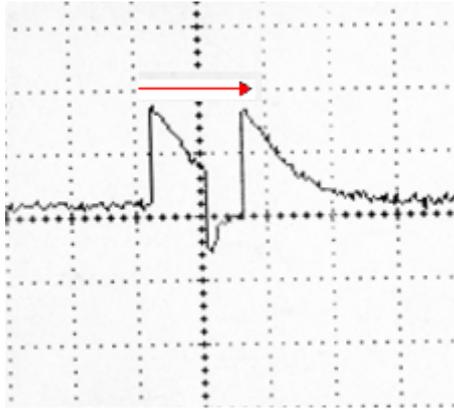


Figure (III.5.3) Mot « hello » pour personne bègue

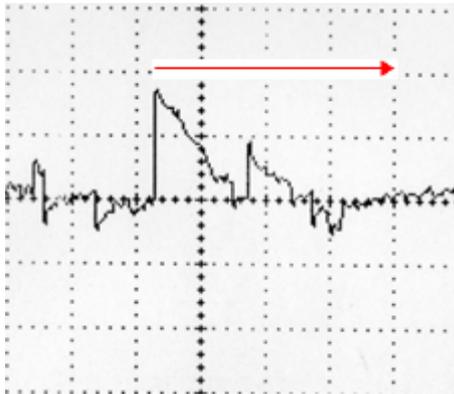


Figure (III.5.4) Mot « allo » personne normal

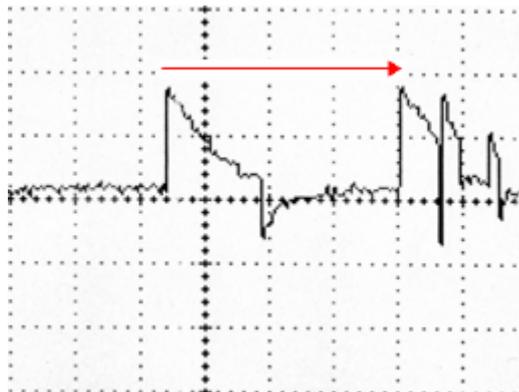


Figure (III.5.5) Mot « allo » personne bègue

Le flèche en rouge est illustré la différence entre les deux, pour le bègue il y a un espace entre chaque front montant de l'audiogramme a cause de la répétition de la parole. Mais pour l'autre, aucun n'espace.

Remarque : la réalisation des circuits imprimés des cartes (d'acquisition et de commande et restitution) sont illustrées sur l'annexe.

III.6. Conclusion

Dans ce chapitre on peut constater le rôle principale de système pratique, plus précisément contrôlé des différents types de son, comme les utilisés pour la mise en marche et la commande d'un circuit de restitution.

Le circuit de commande est basé sur le microcontrôleur PIC18f4550 comme élément essentiel, ce dernier on à le programmé a l'aide de logiciel « Flowcode »

Conclusion générale

Cette mémoire passe par plusieurs étapes

- La réalisation d'une carte d'acquisition qui présente un très bon signal net qui est le même signal d'entrée.
- La réalisation d'une carte de commande à l'aide d'un μC 18F550. Cette réalisation est donne des résultats bien. Le logiciel appliqué est de type « Flowcode » pour écrire le programme.
- le programmeur est de type « ALL-11 ».
- On a simulé le μC 18F4550 à l'aide du logiciel « proteus 7 », puis voir les résultats à l'aide des LED après avoir envoyé aux entrées des impulsions.
- Le programme choisi pour notre projet est compile de façon normale avant d'enregistrer au μC .
- La carte système, fonctionne mais avec le son restitué du bruit.

Perspective:

Le traitement d'un signal parole a besoin d'un μC avec une capacité de vitesse haute, et d'un espace mémoire grand, permet d'obtenir un très bon résultat.

En plus de ce travail, on peut choisir un CAN et un μC de 16 bits pour restituer le signal parole en bonne état.

BIBLIOGRAPHIE



Bibliographie

- [1] RENE BOITE, HERVE BOURLARD, THIERRY DUTOIT, JOEL HANCQ et HENRI LEICH : Traitement de la parole + Mémoire de fin d'étude : Identification du locuteur en mode indépendant du texte [2005].
- [2] <http://www.bloc.com/article/sante/pratique/begaiement-2009-05-26.html>
- [3] <http://www.bedwani.ch/electro/ch10/index.htm#1>
- [4] Bogdan Grabowski, Christian Ripoll et coll : Aide-mémoire Électronique 5^{ème} édition (DUNOD) fichier PDF.
- [5] http://be.c-strasbourg.fr/Cours/CAN-CNA_1.pdf
- [6] R. FONTENAY : Convertisseur analogique –numérique et numérique – analogique
- [7] <http://www.abcelectronique.com/bigonoff/organisation.php?par=e8bad>
- [8] <http://perso.numericable.fr/~francerf/Flowcode01.pdf>

ANNEXE



Datasheet de pic18F4550

Universal Serial Bus Features:

- USB V2.0 Compliant
- Low Speed (1.5 Mb/s) and Full Speed (12 Mb/s)
- Supports Control, Interrupt, Isochronous and Bulk Transfers
- Supports up to 32 Endpoints (16 bidirectional)
- 1-Kbyte Dual Access RAM for USB
- On-Chip USB Transceiver with On-Chip Voltage Regulator
- Interface for Off-Chip USB Transceiver
- Streaming Parallel Port (SPP) for USB streaming transfers (40/44-pin devices only)

Power-Managed Modes:

- Run: CPU on, peripherals on
- Idle: CPU off, peripherals on
- Sleep: CPU off, peripherals off
- Idle mode currents down to 5.8 μ A typical
- Sleep mode currents down to 0.1 μ A typical
- Timer1 Oscillator: 1.1 μ A typical, 32 kHz, 2V
- Watchdog Timer: 2.1 μ A typical
- Two-Speed Oscillator Start-up

Flexible Oscillator Structure:

- Four Crystal modes, including High Precision PLL for USB
- Two External Clock modes, up to 48 MHz
- Internal Oscillator Block:
 - 8 user-selectable frequencies, from 31 kHz to 8 MHz
 - User-tunable to compensate for frequency drift
- Secondary Oscillator using Timer1 @ 32 kHz
- Dual Oscillator options allow microcontroller and USB module to run at different clock speeds
- Fail-Safe Clock Monitor:
 - Allows for safe shutdown if any clock stops

Peripheral Highlights:

- High-Current Sink/Source: 25 mA/25 mA
- Three External Interrupts

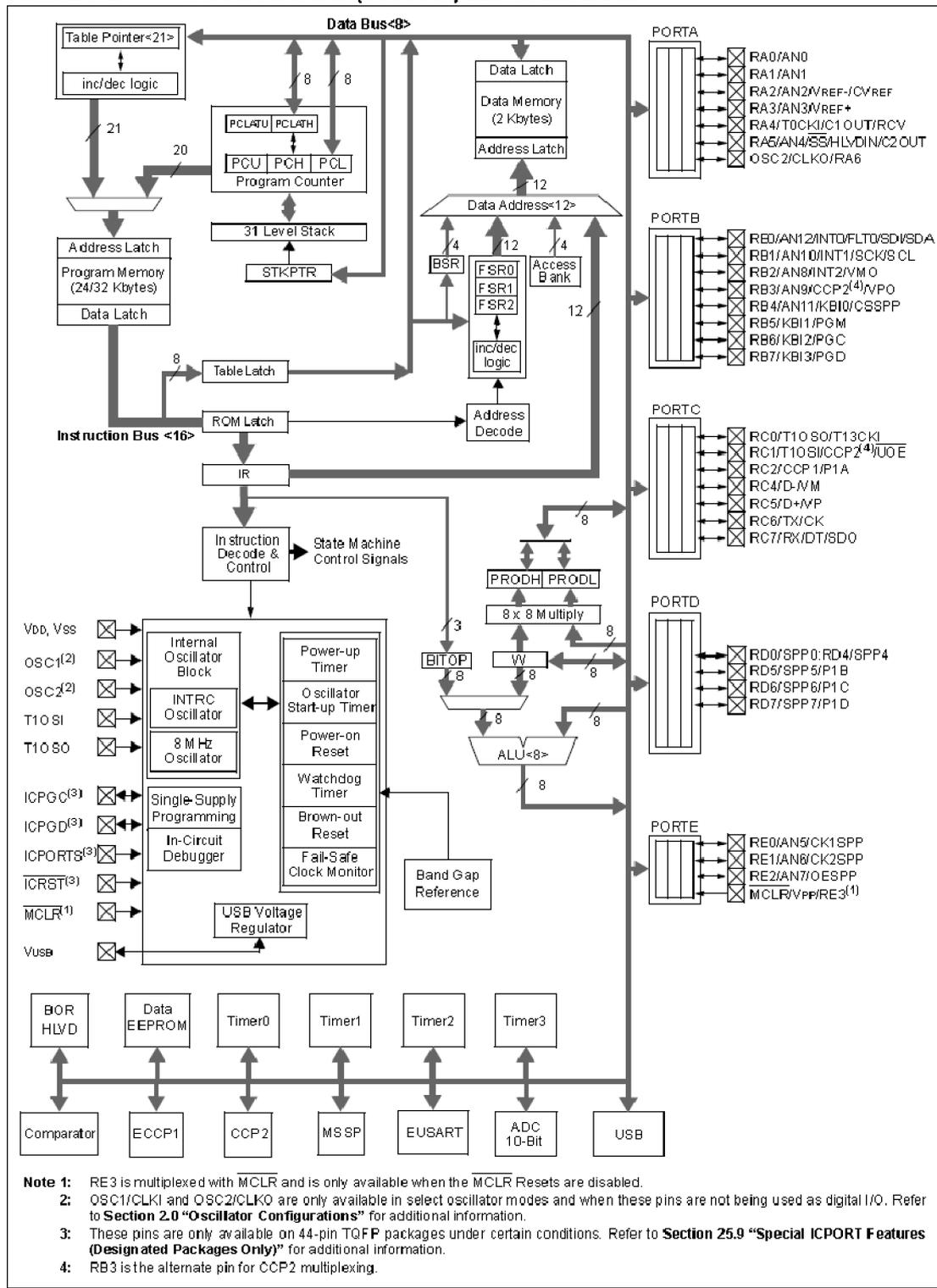
- Four Timer modules (Timer0 to Timer3)
 - Up to 2 Capture/Compare/PWM (CCP) modules:
 - Capture is 16-bit, max. resolution 5.2 ns ($T_{CY}/16$)
 - Compare is 16-bit, max. resolution 83.3 ns (T_{CY})
 - PWM output: PWM resolution is 1 to 10-bit
 - Enhanced Capture/Compare/PWM (ECCP) module:
 - Multiple output modes
 - Selectable polarity
 - Programmable dead time
 - Auto-shutdown and auto-restart
 - Enhanced USART module:
 - LIN bus support
 - Master Synchronous Serial Port (MSSP) module supporting 3-wire SPI (all 4 modes) and I²C™ Master and Slave modes
 - 10-bit, up to 13-channel Analog-to-Digital Converter module (A/D) with Programmable Acquisition Time
 - Dual Analog Comparators with Input Multiplexing
- ### Special Microcontroller Features:
- C Compiler Optimized Architecture with optional Extended Instruction Set
 - 100,000 Erase/Write Cycle Enhanced Flash Program Memory typical
 - 1,000,000 Erase/Write Cycle Data EEPROM Memory typical
 - Flash/Data EEPROM Retention: > 40 years
 - Self-Programmable under Software Control
 - Priority Levels for Interrupts
 - 8 x 8 Single-Cycle Hardware Multiplier
 - Extended Watchdog Timer (WDT):
 - Programmable period from 41 ms to 131s
 - Programmable Code Protection
 - Single-Supply 5V In-Circuit Serial Programming™ (ICSP™) via two pins
 - In-Circuit Debug (ICD) via two pins
 - Optional dedicated ICD/ICSP port (44-pin devices only)
 - Wide Operating Voltage Range (2.0V to 5.5V)

Device	Program Memory		Data Memory		I/O	10-Bit A/D (ch)	CCP/ECCP (PWM)	SPP	MSSP		EAUSART	Comparators	Timers 8/16-Bit
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)					SPI	Master I ² C™			
PIC18F2455	24K	12288	2048	256	24	10	2/0	No	Y	Y	1	2	1/3
PIC18F2550	32K	16384	2048	256	24	10	2/0	No	Y	Y	1	2	1/3
PIC18F4455	24K	12288	2048	256	35	13	1/1	Yes	Y	Y	1	2	1/3
PIC18F4550	32K	16384	2048	256	35	13	1/1	Yes	Y	Y	1	2	1/3

TABLE 1-1: DEVICE FEATURES

Features	PIC18F2455	PIC18F2550	PIC18F4455	PIC18F4550
Operating Frequency	DC – 48 MHz			
Program Memory (Bytes)	24576	32768	24576	32768
Program Memory (Instructions)	12288	16384	12288	16384
Data Memory (Bytes)	2048	2048	2048	2048
Data EEPROM Memory (Bytes)	256	256	256	256
Interrupt Sources	19	19	20	20
I/O Ports	Ports A, B, C, (E)	Ports A, B, C, (E)	Ports A, B, C, D, E	Ports A, B, C, D, E
Timers	4	4	4	4
Capture/Compare/PWM Modules	2	2	1	1
Enhanced Capture/Compare/PWM Modules	0	0	1	1
Serial Communications	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART
Universal Serial Bus (USB) Module	1	1	1	1
Streaming Parallel Port (SPP)	No	No	Yes	Yes
10-Bit Analog-to-Digital Module	10 Input Channels	10 Input Channels	13 Input Channels	13 Input Channels
Comparators	2	2	2	2
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable Low-Voltage Detect	Yes	Yes	Yes	Yes
Programmable Brown-out Reset	Yes	Yes	Yes	Yes
Instruction Set	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled
Packages	28-pin PDIP 28-pin SOIC	28-pin PDIP 28-pin SOIC	40-pin PDIP 44-pin QFN 44-pin TQFP	40-pin PDIP 44-pin QFN 44-pin TQFP

FIGURE 1-2: PIC18F4455/4550 (40/44-PIN) BLOCK DIAGRAM



Datasheet d'AD574

FEATURES

Complete 12-Bit A/D Converter with Reference and Clock

8- and 16-Bit Microprocessor Bus Interface

Guaranteed Linearity Over Temperature

0°C to +70°C - AD574AJ, K, L

-55°C to +125°C - AD574AS, T, U

No Missing Codes Over Temperature

35 μs Maximum Conversion Time

Buried Zener Reference for Long-Term Stability and Low Gain T.C. 10 ppm/°C max AD574AL

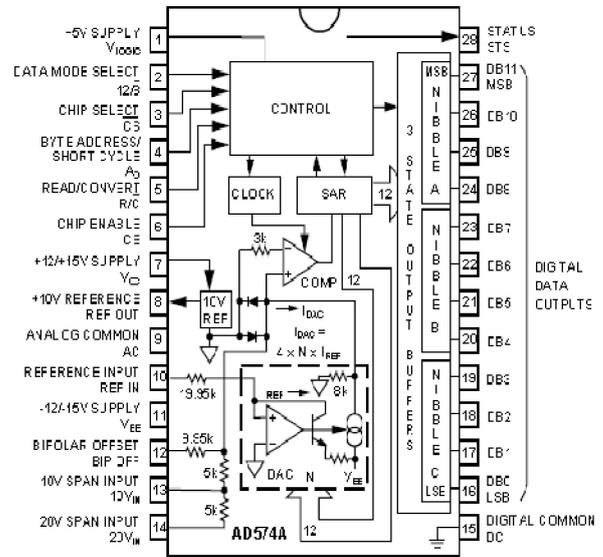
12.5 ppm/°C max AD574AU

Ceramic DIP, Plastic DIP or PLCC Package

Available in Higher Speed, Pinout-Compatible Versions (15 μs AD674B, 80 μs AD774B; 10 μs (with SHA) AD1674)

Available in Versions Compliant with MIL-STD-883 and JAN QPL

BLOCK DIAGRAM AND PIN CONFIGURATION



PRODUCT DESCRIPTION

The AD574A is a complete 12-bit successive-approximation analog-to-digital converter with 3-state output buffer circuitry for direct interface to an 8- or 16-bit microprocessor bus. A high precision voltage reference and clock are included on-chip, and the circuit guarantees full-rated performance without external circuitry or clock signals.

The AD574A design is implemented using Analog Devices' Bipolar/I²L process, and integrates all analog and digital functions on one chip. Offset, linearity and scaling errors are minimized by active laser-trimming of thin-film resistors at the wafer stage. The voltage reference uses an implanted buried Zener for low noise and low drift. On the digital side, I²L logic is used for the successive-approximation register, control circuitry and 3-state output buffers.

The AD574A is available in six different grades. The AD574AJ, K, and L grades are specified for operation over the 0°C to +70°C temperature range. The AD574AS, T, and U are specified for the -55°C to +125°C range. All grades are available in a 28-pin hermetically-sealed ceramic DIP. Also, the J, K, and L grades are available in a 28-pin plastic DIP and PLCC, and the J and K grades are available in ceramic LCC.

The S, T, and U grades in ceramic DIP or LCC are available with optional processing to MIL-STD-883C Class B; the T and U grades are available as JAN QPL. The Analog Devices' Military Products Databook should be consulted for details on /883B testing of the AD574A.

AD574A—SPECIFICATIONS (@ +25°C with V_{CC} = +15 V or +12 V, V_{LOGIC} = +5 V, V_{EE} = -15 V or -12 V unless otherwise noted)

Model	AD574AJ			AD574AK			AD574AL			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
RESOLUTION			12			12			12	Bits
LINEARITY ERROR @ +25°C T _{MIN} to T _{MAX}			±1			±1/2			±1/2	LSB
			±1			±1/2			±1/2	LSB
DIFFERENTIAL LINEARITY ERROR (Minimum Resolution for Which No Missing Codes are Guaranteed) T _{MIN} to T _{MAX}	11			12			12			Bits
UNIPOLAR OFFSET (Adjustable to Zero)			±2			±1			±1	LSB
BIPOLAR OFFSET (Adjustable to Zero)			±4			±4			±2	LSB
FULL-SCALE CALIBRATION ERROR (With Fixed 50 Ω Resistor from REF OUT to REF IN) (Adjustable to Zero)			0.25			0.25			0.125	% of FS
TEMPERATURE RANGE	0		+70	0		+70	0		+70	°C

TEMPERATURE COEFFICIENTS (Using Internal Reference) T _{MIN} to T _{MAX}											
Unipolar Offset									±2 (10)	±1 (5)	LSB (ppt)
Bipolar Offset									±2 (10)	±1 (5)	LSB (ppt)
Full-Scale Calibration									±9 (50)	±2 (10)	LSB (ppt)
POWER SUPPLY REJECTION Max Change in Full-Scale Calibration											
V _{CC} = 15 V ± 1.5 V or 12 V ± 0.6 V									±2	±1	LSB
V _{LOGIC} = 5 V ± 0.5 V									±1/2	±1/2	LSB
V _{EE} = -15 V ± 1.5 V or -12 V ± 0.6 V									±2	±1	LSB
ANALOG INPUT											
Input Ranges											
Bipolar	-5	+5	-5	+5	-5	+5	-5	+5			Volts
	-10	+10	-10	+10	-10	+10	-10	+10			Volts
Unipolar	0	+10	0	+10	0	+10	0	+10			Volts
	0	+20	0	+20	0	+20	0	+20			Volts
Input Impedance											
10 Volt Span	3	5	7	3	5	7	3	5	7		kΩ
20 Volt Span	6	10	14	6	10	14	6	10	14		kΩ
DIGITAL CHARACTERISTICS ¹ (T _{MIN} -T _{MAX})											
Inputs ² (CB, CS, R/C, A ₀)											
Logic "1" Voltage	+2.0	+5.5	+2.0	+5.5	+2.0	+5.5	+2.0	+5.5			Volts
Logic "0" Voltage	-0.5	+0.8	-0.5	+0.8	-0.5	+0.8	-0.5	+0.8			Volts
Current	-20	+20	-20	+20	-20	+20	-20	+20			μA
Capacitance		5		5		5		5			pF
Output (DB11-DB0, STS)											
Logic "1" Voltage (I _{SOURCE} ≤ 500 μA)	+2.4		+2.4		+2.4		+2.4				Volts
Logic "0" Voltage (I _{SINK} ≤ 1.6 mA)		+0.4		+0.4		+0.4		+0.4			Volts
Leakage (DB11-DB0, High-Z State)	-20	+20	-20	+20	-20	+20	-20	+20			μA
Capacitance		5		5		5		5			pF
POWER SUPPLIES											
Operating Range											
V _{LOGIC}	+4.5	+5.5	+4.5	+5.5	+4.5	+5.5	+4.5	+5.5			Volts
V _{CC}	+11.4	+16.5	+11.4	+16.5	+11.4	+16.5	+11.4	+16.5			Volts
V _{EE}	-11.4	-16.5	-11.4	-16.5	-11.4	-16.5	-11.4	-16.5			Volts
Operating Current											
I _{LOGIC}		30		40		30		40			mA
I _{CC}		2		5		2		5			mA
I _{EE}		18		30		18		30			mA
POWER DISSIPATION		390	725		390	725		390	725		mW
INTERNAL REFERENCE VOLTAGE	9.98	10.0	10.02	9.98	10.0	10.02	9.99	10.0	10.01		Volts
Output Current (Available for External Loads) ³ (External Load Should not Change During Conversion)			1.5			1.5			1.5		mA
PACKAGE OPTIONS ⁴											
Ceramic (D-28)		AD574ASD		AD574AKD		AD574ALD					
Plastic (N-28)		AD574AJN		AD574AKN		AD574ALN					
PLCC (P-28A)		AD574AJP		AD574AKP							
LCC (E-28A)		AD574AJE		AD574AKE							

NOTES

¹Detailed Timing Specifications appear in the Timing Section.

²12/8 Input is not TTL-compatible and must be hard wired to V_{LOGIC} or Digital Common.

³The reference should be buffered for operation on ±12 V supplies.

⁴D = Ceramic DIP; N = Plastic DIP; P = Plastic Leaded Chip Carrier.

Specifications subject to change without notice.

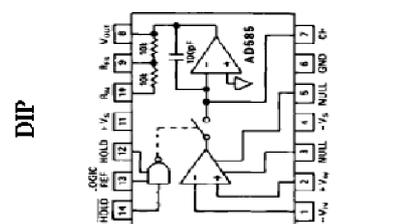
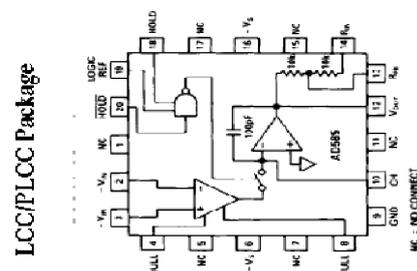
Datasheet de AD585

FEATURES

- 3.0 ms Acquisition Time to 60.01% max
- Low Droop Rate: 1.0 mV/ms max
- Sample/Hold Offset Step: 3 mV max
- Aperture Jitter: 0.5 ns
- Extended Temperature Range: -558C to +1258C
- Internal Hold Capacitor
- Internal Application Resistors
- 612 V or 615 V Operation
- Available in Surface Mount

APPLICATIONS

- Data Acquisition Systems
- Data Distribution Systems
- Analog Delay & Storage
- Peak Amplitude Measurements
- MIL-STD-883 Compliant Versions Available



AD585—SPECIFICATIONS (typical @ +25°C and $V_S = \pm 12$ V or ± 15 V, and $C_H = \text{Internal}$, $A = +1$, HOLD active unless otherwise noted)

Model	AD585J			AD585A			AD585S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
SAMPLE/HOLD CHARACTERISTICS										
Acquisition Time, 10 V Step to 0.01% 20 V Step to 0.01%			3 5			3 5			3 5	μs μs
Aperture Time, 20 V p-p Input, HOLD 0 V		35			35			35		ns
Aperture Jitter, 20 V p-p Input, HOLD 0 V		0.5			0.5			0.5		ns
Settling Time, 20 V p-p Input, HOLD 0 V, to 0.01%		0.5			0.5			0.5		μs mV/ms
Droop Rate			1			1			1	
Droop Rate T_{MIN} to T_{MAX}			Doubles Every 10°C			Double Every 10°C			Doubles Every 10°C	
Charge Transfer			0.3			0.3			0.3	pC
Sample-to-Hold Offset	-3		3	-3		3	-3		3	mV
Feedthrough 20 V p-p, 10 kHz Input		0.5			0.5			0.5		mV
TRANSFER CHARACTERISTICS¹										
Open Loop Gain $V_{\text{OUT}} = 20$ V p-p, $R_L = 2$ k		200,000			200,000			200,000		V/V
Application Resistor Mismatch Common-Mode Rejection $V_{\text{CM}} = \pm 10$ V	80		0.3	80		0.3	80		0.3	%
Small Signal Gain Bandwidth $V_{\text{OUT}} = 100$ mV p-p		2.0			2.0			2.0		MHz
Full Power Bandwidth $V_{\text{OUT}} = 20$ V p-p		160			160			160		kHz
Slew Rate $V_{\text{OUT}} = 20$ V p-p		10			10			10		V/ μs
Output Resistance (Sample Mode) $I_{\text{OUT}} = \pm 10$ mA			0.05			0.05			0.05	Ω
Output Short Circuit Current		50			50			50		mA
Output Short Circuit Duration		Indefinite			Indefinite			Indefinite		
ANALOG INPUT CHARACTERISTICS										
Offset Voltage			5			2			2	mV
Offset Voltage, T_{MIN} to T_{MAX}			6			3			3	mV
Bias Current			2			2			2	nA
Bias Current, T_{MIN} to T_{MAX}			5			5	20		50²	nA
Input Capacitance, $f = 1$ MHz		10			10			10		pF
Input Resistance, Sample or Hold 20 V p-p Input, $A = +1$		10^{12}			10^{12}			10^{12}		Ω
DIGITAL INPUT CHARACTERISTICS										
TTL Reference Output	1.2	1.4	1.6	1.2	1.4	1.6	1.2	1.4	1.6	V
Logic Input High Voltage T_{MIN} to T_{MAX}			2.0			2.0			2.0	V
Logic Input Low Voltage T_{MIN} to T_{MAX}			0.8			0.8			0.7	V
Logic Input Current (Either Input)			50			50			50	μA
POWER SUPPLY CHARACTERISTICS										
Operating Voltage Range	+5, -10.8		± 18	+5, -10.8		± 18	+5, -10.8		± 18	V
Supply Current, $R_L = \infty$	6		10	6		10	6		10	mA
Power Supply Rejection, Sample Mode	70			70			70			dB
TEMPERATURE RANGE										
Specified Performance	0		+70	-25		+85	-55		+125	°C
PACKAGE OPTIONS^{3, 4}										
Cerdip (Q-14)										
LCC (E-20A)										
PLCC (P-20A)										
			AD585JP			AD585AQ			AD585SQ AD585SE	

NOTES

¹Maximum input signal is the minimum supply minus a headroom voltage of 2.5 V.

²Not tested at -55°C.

³E = Leadless Ceramic Chip Carrier; P = Plastic Leaded Chip Carrier; Q = Cerdip.

⁴For AD585/883B specifications, refer to Analog Devices Military Products Databook.

Specifications subject to change without notice.

Specifications shown in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels.

All min and max specifications are guaranteed, although only those shown in **boldface** are tested on all production units.

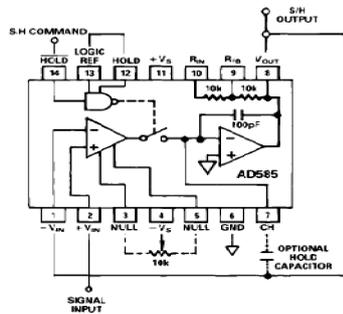


Figure 6. Connection Diagram, Gain = +1, HOLD Active

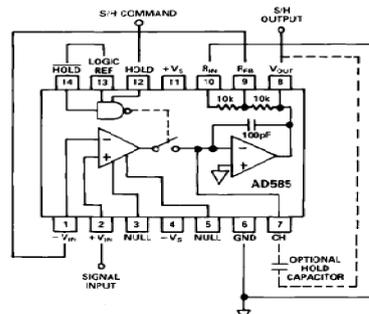


Figure 7. Connection Diagram, Gain = +2, HOLD Active

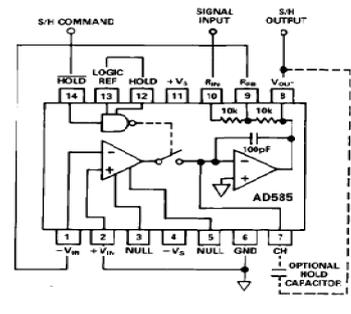


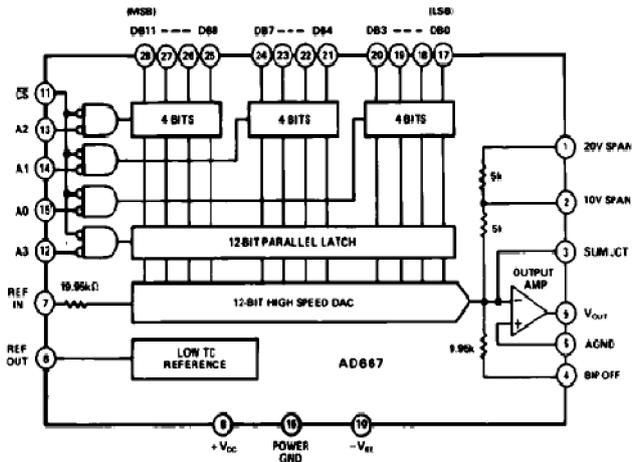
Figure 8. Connection Diagram, Gain = -1, HOLD Active

Datasheet de AD667

FEATURES

- Complete 12-Bit D/A Function
- Double-Buffered Latch
- On Chip Output Amplifier
- High Stability Buried Zener Reference
- Single Chip Construction
- Monotonicity Guaranteed Over Temperature
- Linearity Guaranteed Over Temperature: 1/2 LSB max
- Settling Time: 3 ms max to 0.01%
- Guaranteed for Operation with 612 V or 615 V Supplies
- Low Power: 300 mW Including Reference
- TTL/5 V CMOS Compatible Logic Inputs
- Low Logic Input Currents
- MIL-STD-883 Compliant Versions Available

FUNCTIONAL BLOCK DIAGRAM

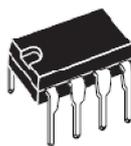


AD667-SPECIFICATIONS (@ TA = +25°C, ±12 V, ±15 V power supplies unless otherwise noted)

Model	AD667A			AD667B			AD667S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
DIGITAL INPUTS										
Resolution			12			12			12	Bits
Logic Levels (TTL, Compatible, TMIN-TMAX) ¹										
V _H (Logic "1")	+2.0		+5.5	+2.0		+5.5	+2.0		+5.5	V
V _L (Logic "0")	0		+0.8	0		+0.8	0		+0.7	V
I _H (V _H = 5.5 V)		3	10		3	10		3	10	μA
I _L (V _L = 0.8 V)		1	5		1	5		1	5	μA
TRANSFER CHARACTERISTICS										
ACCURACY										
Linearity Error @ +25°C		±1/4	±1/2		±1/8	±1/4		±1/8	±1/2	LSB
TA = TMIN to TMAX		±1/2	±3/4		±1/4	±1/2		±1/8	±3/4	LSB
Differential Linearity Error @ +25°C		±1/2	±3/4		±1/4	±1/2		±1/4	±3/4	LSB
TA = TMIN to TMAX		Monotonicity Guaranteed			Monotonicity Guaranteed			Monotonicity Guaranteed		LSB
Gain Error ²		±0.1	±0.2		±0.1	±0.2		±0.1	±0.2	% FSR ³
Unipolar Offset Error ²		±1	±2		±1	±2		±1	±2	LSB
Bipolar Zero ²		±0.05	±0.1		±0.05	±0.1		±0.05	±0.1	% of FSR
DRIFT										
Differential Linearity		±2			±2			±2		ppm of FSR/°C
Gain (Full Scale) TA = 25°C to TMIN or TMAX		±5	±30		±5	±15		±15	±30	ppm of FSR/°C
Unipolar Offset TA = 25°C to TMIN or TMAX		±1	±3		±1	±3		±1	±3	ppm of FSR/°C
Bipolar Zero TA = 25°C to TMIN or TMAX		±5	±10		±5	±10		±5	±10	ppm of FSR/°C
CONVERSION SPEED										
Settling Time to +0.01% of FSR for FSR Change (2 kΩ 500 pF Load)										
with 10 kΩ Feedback		3	4		3	4		3	4	μs
with 5 kΩ Feedback		2	3		2	3		2	3	μs
For LSB Change		1			1			1		μs
Slew Rate		10			10			10		V/μs
ANALOG OUTPUT										
Ranges ⁴		±2.5, ±5, ±10, ±5, +10			±2.5, ±5, ±10, ±5, +10			±2.5, ±5, ±10, ±5, +10		V
Output Current		±5			±5			±5		mA
Output Impedance (DC)		0.05			0.05			0.05		Ω
Short Circuit Current			40			40			40	mA
REFERENCE OUTPUT										
External Current	9.90	10.00	10.10	9.90	10.00	10.10	9.90	10.00	10.10	V
	0.1	1.0		0.1	1.0		0.1	1.0		mA
POWER SUPPLY SENSITIVITY										
V _{CC} = +11.4 V to +16.5 V dc		5	10		5	10		5	10	ppm of FS/%
V _{EE} = -11.4 V to -16.5 V dc		5	10		5	10		5	10	ppm of FS/%
POWER SUPPLY REQUIREMENTS										
Rated Voltages		±12, ±15			±12, ±15			±12, ±15		V
Range ⁴		±11.4	±16.5		±11.4	±16.5		±11.4	±16.5	V
Supply Current										
+11.4 V to +16.5 V dc		8	12		8	12		8	12	mA
-11.4 V to -16.5 V dc		20	25		20	25		20	25	mA
TEMPERATURE RANGE										
Specification		-25	+85		-25	+85		-55	+125	°C
Storage		-65	+150		-65	+150		-65	+150	°C

Dataheet de l'TDA2822:

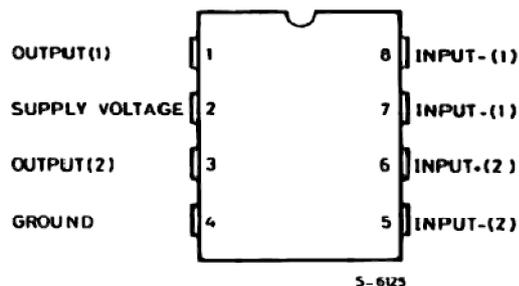
SUPPLY VOLTAGE DOWN TO 1.8V
 LOW CROSSOVER DISTORSION
 LOW QUIESCENT CURRENT
 BRIDGE OR STEREO CONFIGURATION



MINIDIP

Pin connection

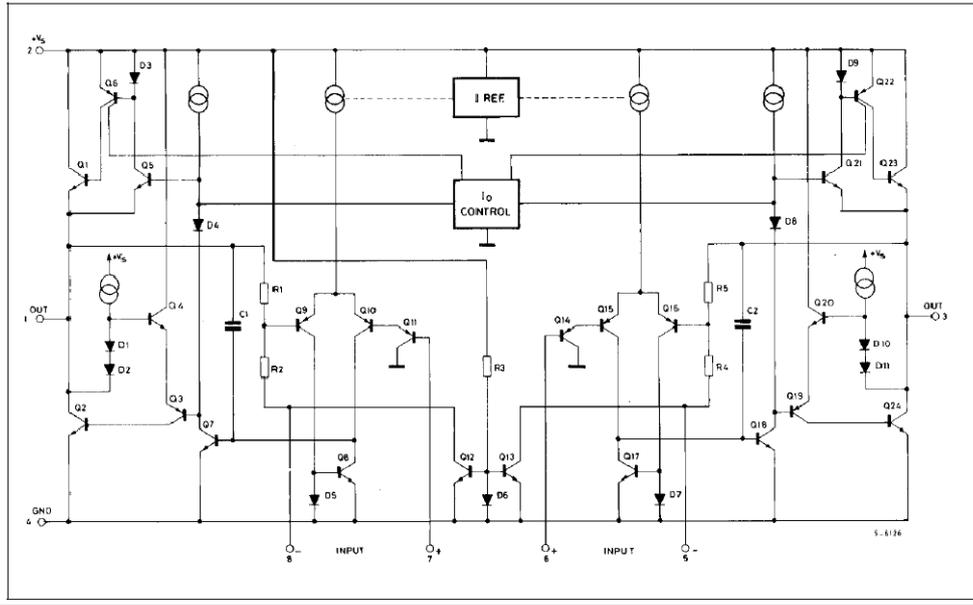
ORDERING NUMBER : TDA2822M



ELECTRICAL CHARACTERISTICS ($V_S = 6V$, $T_{amb} = 25^{\circ}C$, unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
STEREO (test circuit of Figure 1)						
V_S	Supply Voltage		1.8		15	V
V_0	Quiescent Output Voltage	$V_S = 3V$		2.7 1.2		V V
I_d	Quiescent Drain Current			6	9	mA
I_b	Input Bias Current			100		nA
P_o	Output Power (each channel) ($f = 1kHz$, $d = 10\%$)	$R_L = 32\Omega$ $V_S = 9V$ $V_S = 6V$ $V_S = 4.5V$ $V_S = 3V$ $V_S = 2V$ $R_L = 16\Omega$ $V_S = 6V$ $R_L = 8\Omega$ $V_S = 9V$ $V_S = 6V$ $R_L = 4\Omega$ $V_S = 6V$ $V_S = 4.5V$ $V_S = 3V$	90 15 170 300 450	300 120 60 20 5 220 1000 380 650 320 110		mW
d	Distortion ($f = 1kHz$)	$R_L = 32\Omega$ $P_o = 40mW$ $R_L = 16\Omega$ $P_o = 75mW$ $R_L = 8\Omega$ $P_o = 150mW$		0.2 0.2 0.2		% % %
G_v	Closed Loop Voltage Gain	$f = 1kHz$	36	39	41	dB
ΔG_v	Channel Balance				± 1	dB
R_i	Input Resistance	$f = 1kHz$	100			k Ω
e_N	Total Input Noise	$R_s = 10k\Omega$ B = Curve A B = 22Hz to 22kHz		2 2.5		μV μV
SVR	Supply Voltage Rejection	$f = 100Hz$, $C_1 = C_2 = 100\mu F$	24	30		dB
C_s	Channel Separation	$f = 1kHz$		50		dB

SCHEMATIC DIAGRAM



Dataheet de LM358



October 2005

**LM158/LM258/LM358/LM2904
Low Power Dual Operational Amplifiers**

General Description

The LM158 series consists of two independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM158 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15V power supplies.

The LM358 and LM2904 are available in a chip sized package (8-Bump micro SMD) using National's micro SMD package technology.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

Advantages

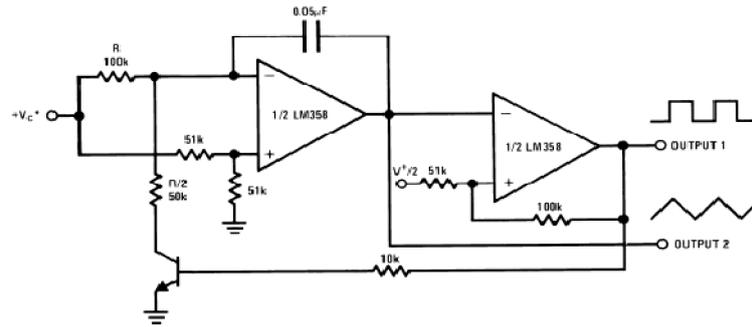
- Two internally compensated op amps
- Eliminates need for dual supplies
- Allows direct sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Available in 8-Bump micro SMD chip sized package, (See AN-1112)
- Internally frequency compensated for unity gain
- Large dc voltage gain: 100 dB
- Wide bandwidth (unity gain): 1 MHz (temperature compensated)
- Wide power supply range:
 - Single supply: 3V to 32V
 - or dual supplies: ±1.5V to ±16V
- Very low supply current drain (500 µA)—essentially independent of supply voltage
- Low input offset voltage: 2 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing

LM158/LM258/LM358/LM2904 Low Power Dual Operational

Voltage Controlled Oscillator (VCO)



Absolute Maximum Ratings (Note 9)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/

Distributors for availability and specifications.

	LM158/LM258/LM358	LM2904
	LM158A/LM258A/LM358A	
Supply Voltage, V^+	32V	26V
Differential Input Voltage	32V	26V
Input Voltage	-0.3V to +32V	-0.3V to +26V
Power Dissipation (Note 1)		
Molded DIP	030 mW	030 mW
Metal Can	550 mW	
Small Outline Package (M)	530 mW	530 mW
micro SMD	435mW	
Output Short-Circuit to GND (One Amplifier) (Note 2)		
$V^+ \leq 15V$ and $T_A = 25^\circ C$	Continuous	Continuous
Input Current ($V_{IN} < -0.3V$) (Note 3)	50 mA	50 mA
Operating Temperature Range		
LM358	0°C to +70°C	-40°C to +85°C
LM258	25°C to +85°C	
LM158	-55°C to +125°C	
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C
Lead Temperature, DIP (Soldering, 10 seconds)	260°C	260°C
Lead Temperature, Metal Can (Soldering, 10 seconds)	300°C	300°C
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)	260°C	260°C
Small Outline Package		
Vapor Phase (60 seconds)	215°C	215°C
Infrared (15 seconds)	220°C	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD Tolerance (Note 10)	250V	250V

Electrical Characteristics

$V^+ = +5.0V$, unless otherwise stated

Parameter	Conditions	LM158A		LM358A		LM158/LM258		Units
		Min	Typ Max	Min	Typ Max	Min	Typ Max	
Input Offset Voltage	(Note 5), $T_A = 25^\circ C$	1	2	2	3	2	5	mV
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$, $T_A = 25^\circ C$, $V_{CM} = 0V$, (Note 6)	20	50	45	100	45	150	nA
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ C$	2	10	5	30	3	30	nA
Input Common-Mode Voltage Range	$V^+ - 30V$, (Note 7)	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	V
Supply Current	Over Full Temperature Range $R_L = \infty$ on All Op Amps $V^+ = 30V$ (LM2904 $V^+ = 26V$) $V^+ = 5V$	1	2	1	2	1	2	mA
		0.5	1.2	0.5	1.2	0.5	1.2	mA

Liste de composant

La carte d'acquisition

R1=R4=R8=R13= 1 K

R2=R3=R5=R6=R9=R10=R12=10K

RV=220K

RV2=RV3=100

C5=0.1 μ F/63V

C6=104Pf

C7=C8=C9= 47 μ F

Aop lm358

Ad585

Ad574

La carte de commande

Pic 18f4550

Quartez =20Mhz

C10=C11= =15Pf

C1ré2=C13=0.1 μ F/63V

La carte de restitution

TD2822

R14=100

R15=RV4=50K

RV5=100

R16=22K

R17=2K

RV6=50K

R18=10K

R19=4.7

C14=20pF

C15=C6=100 μ F/16V

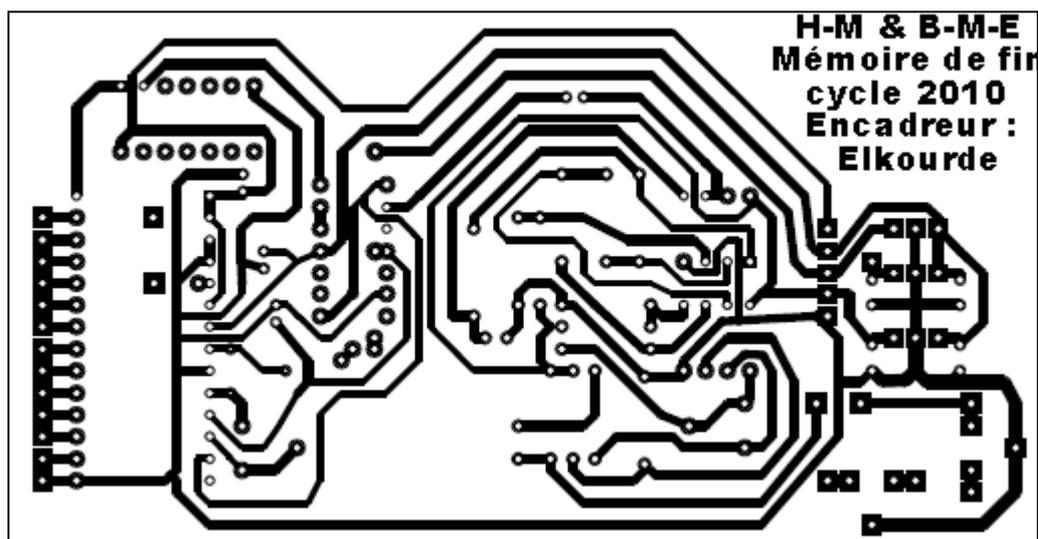
C17=220 μ F/16V

C18=104Pf

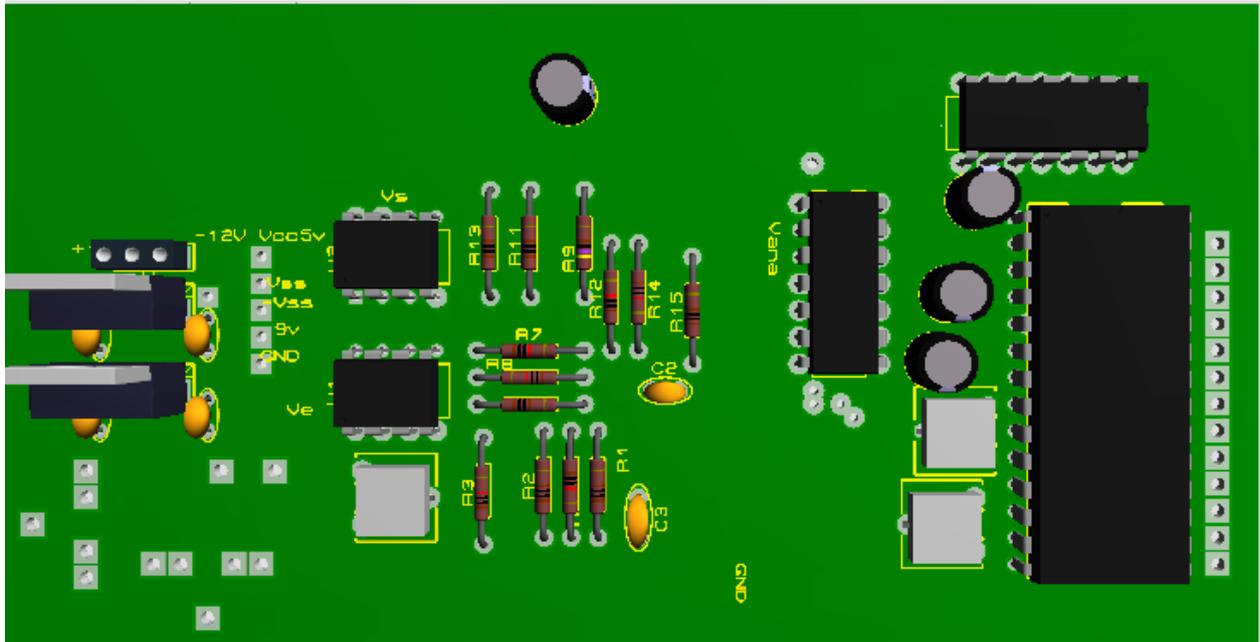
Réalisation du circuit imprimé

La carte d'acquisition

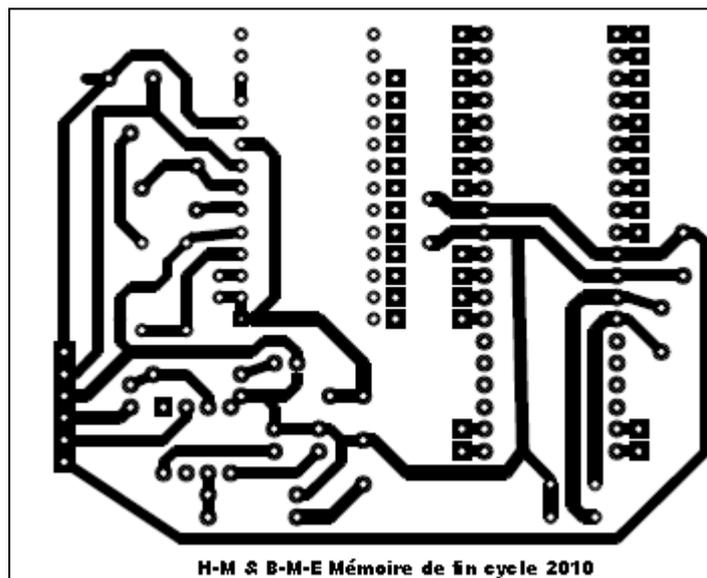
Coté cuivre



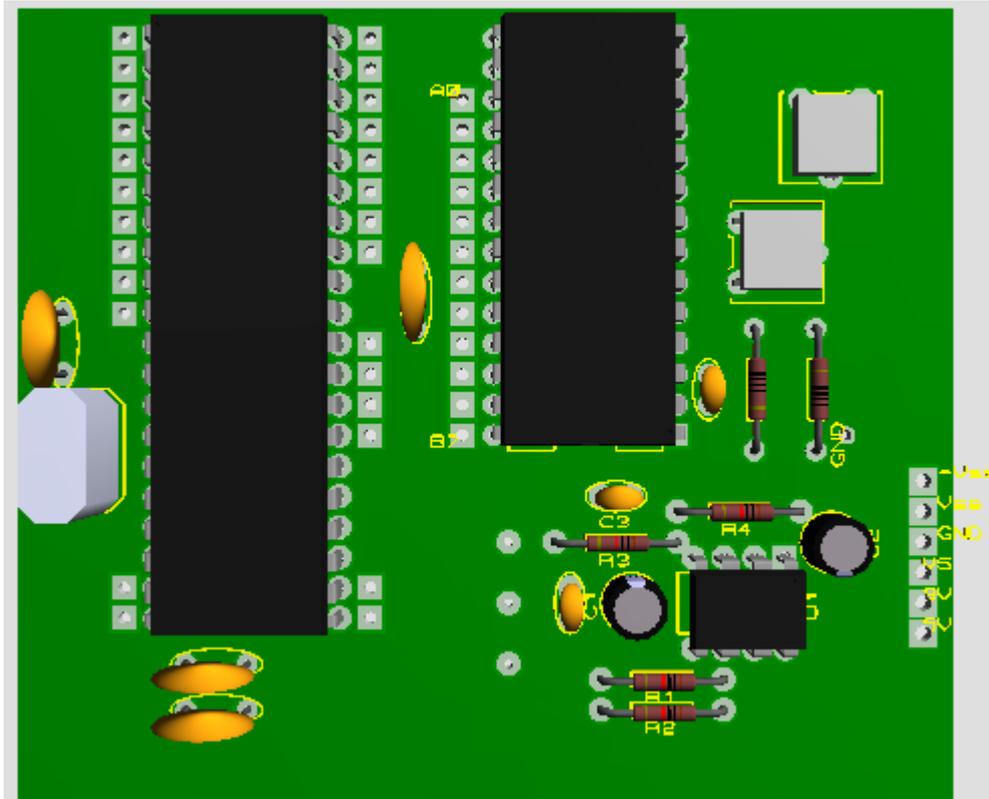
Visualisation 3D de la carte



La carte de commande et de restitution



Visualisation 3D de la carte



Features	PIC18F4550
Operating Frequency	DC – 48 MHz
Program Memory (Bytes)	32768
Program Memory (Instructions)	16384
Data Memory (Bytes)	2048
Data EEPROM Memory (Bytes)	256
Interrupt Sources	20
I/O Ports	Ports A, B, C, D, E
Timers	4
Capture/Compare/PWM Modules	1
Enhanced Capture/Compare/PWM Modules	1
Serial Communications	MSSP, Enhanced USART
Universal Serial Bus (USB) Module	1
Streaming Parallel Port (SPP)	Yes
10-Bit Analog-to-Digital Module	13 Input Channels
Comparators	2
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable Low-Voltage Detect	Yes
Programmable Brown-out Reset	Yes
Instruction Set	75 Instructions; 83 with Extended Instruction Set enabled
Packages	40-pin PDIP 44-pin QFN 44-pin TOFP

Tableau (II.4.1) caractéristique du microcontrôleur type pic 18f4550

Programme compilé en 'c'

```
#define MX_PIC
//Defines for microcontroller
#define P18F4550
#define MX_EE
#define MX_EE_TYPE3
#define MX_EE_SIZE 256
#define MX_SPI
#define MX_SPI_BCB
#define MX_SPI_SDI 0
#define MX_SPI_SDO 7
#define MX_SPI_SCK 1
#define MX_UART
#define MX_UART_C
#define MX_UART_TX 6
#define MX_UART_RX 7
#define MX_I2C
#define MX_MI2C
#define MX_I2C_B
#define MX_I2C_SDA 0
#define MX_I2C_SCL 1
#define MX_PWM
#define MX_PWM_CNT 2
#define MX_PWM_TRIS1 trisc
#define MX_PWM_1 2
#define MX_PWM_TRIS2 trisc
#define MX_PWM_2 1
#define MX_PWM_TRIS2a trisb
#define MX_PWM_2a 3
#define MX_USB_TYPE1
//Functions
#include <system.h>
#pragma CLOCK_FREQ 2000000
//Configuration data
```

```
#pragma DATA 0x300000, 0x4
#pragma DATA 0x300001, 0x6
#pragma DATA 0x300002, 0x17
#pragma DATA 0x300003, 0x1f
#pragma DATA 0x300004, 0xff
#pragma DATA 0x300005, 0x1
#pragma DATA 0x300006, 0x85
#pragma DATA 0x300007, 0xff
#pragma DATA 0x300008, 0xf
#pragma DATA 0x300009, 0xc0
#pragma DATA 0x30000a, 0xf
#pragma DATA 0x30000b, 0xe0
#pragma DATA 0x30000c, 0xf
#pragma DATA 0x30000d, 0x40
//Internal functions
#include "D:\Program Files\Matrix
Multimedia\Flowcode V4\FCD\internals.h"
//Macro function declarations
void FCM_Readinput();
void FCM_uotput_pin();
void FCM_output();
//Variable declarations
char FCV_IN;
char FCV_IN1;
char FCV_A;
//Macro implementations
void FCM_Readinput()
{
    //Delay
    //Delay: 50 ms
    delay_ms(50);
    //Read Input pin
    //Input: PORT D -> in
    trisd = trisd | 0xff;
    FCV_IN = portd;
```

```

//ReadInput pin
//Input: PORT E -> in1
trise = trise | 0xff;
FCV_IN1 = porte;
}
Void FCM_uotput_pin()
{
//Output_pin
//Output: in -> PORT B
trise = 0x00;
portb = FCV_IN;
//Output_pin
//Output: in1 -> PORT A
trisa = 0x00;
porta = FCV_IN1;
}
void FCM_output()
{
//Output
//Output: 0 -> PORT B
trise = 0x00;
portb = 0;
//Output
//Output: 0 -> PORT A
trisa = 0x00;
porta = 0;
}
void main()
{
//Initialisation
adcon1 = 0x0F;
ucfg = 0x08;
//Interrupt initialisation code
//Connection Point
//Connection Point: [A]: A

FCC_Main_A:
//Delay
//Delay: 2 s
delay_s(2);
//Input
//Input: A4 -> a
trisa = trisa | 0x10;
FCV_A = ((porta & 0x10) == 0x10);
//Decision
//Decision: a=1?
if (FCV_A==1)
{
//Call Macro
//Call Macro: Readinput
FCM_Readinput();
//Call Macro
//Call Macro: output
FCM_output();
} else {
//Call Macro
//Call Macro: Readinput
FCM_Readinput();
//Delay
//Delay: 1 s
delay_s(1);
//Call Macro
//Call Macro: uotput_pin
FCM_uotput_pin();
}
//Delay
//Delay: 2 s
delay_s(2);
//Goto Connection Point
//Goto Connection Point: [A]: A
goto FCC_Main_A;
}

```

```

    mainendloop: goto mainendloop;
}
void interrupt(void)
{
}

```

Programme compilé en “assembleur”

```

    ORG 0x00000000
0000 EF87F000 GOTO _startup
    ORG 0x00000008
0008 EFACF000 GOTO interrupt
    ORG 0x0000000C
000C      delay_ms_00000
000C      ; { delay_ms ; function begin
000C 5228      MOVF
delay_ms_00000_arg_del, F
000E 0000      NOP
0010 E101      BNZ label1
0012 0012      RETURN
0014      label1
0014 0EF9      MOVLW 0xF9
0016      label2
0016 0000      NOP
0018 0000      NOP
001A 0000      NOP
001C 0000      NOP
001E 0000      NOP
0020 0000      NOP
0022 0000      NOP
0024 0000      NOP
0026 0000      NOP
0028 0000      NOP
002A 0000      NOP
002C 0000      NOP
002E 0000      NOP
0030 0000      NOP
0032 0000      NOP
0034 0000      NOP
0036 0FFF      ADDLW 0xFF
0038 A4D8      BTSS STATUS,Z
003A D7ED      BRA label2
003C 0000      NOP
003E 0000      NOP
0040 0000      NOP
0042 0000      NOP
0044 0000      NOP
0046 0000      NOP
0048 0000      NOP

```

```

004A 0000      NOP
004C 0000      NOP
004E 0000      NOP
0050 0000      NOP
0052 0000      NOP
0054 0000      NOP
0056 0000      NOP
0058 0000      NOP
005A 0000      NOP
005C 0000      NOP
005E 2E28      DECFSZ
delay_ms_00000_arg_del, F
0060 D7D9      BRA label1
0062 0012      RETURN
0064      ; } delay_ms function end

    ORG 0x00000064
0064      delay_s_00000
0064      ; { delay_s ; function begin
0064      label3
0064 0EFA      MOVLW 0xFA
0066 6E28      MOVWF
delay_ms_00000_arg_del
0068 EC06F000 CALL delay_ms_00000
006C 0EFA      MOVLW 0xFA
006E 6E28      MOVWF
delay_ms_00000_arg_del
0070 EC06F000 CALL delay_ms_00000
0074 0EFA      MOVLW 0xFA
0076 6E28      MOVWF
delay_ms_00000_arg_del
0078 EC06F000 CALL delay_ms_00000
007C 0EFA      MOVLW 0xFA
007E 6E28      MOVWF
delay_ms_00000_arg_del
0080 EC06F000 CALL delay_ms_00000
0084 2E27      DECFSZ
delay_s_00000_arg_del, F
0086 D7EE      BRA label3
0088 0012      RETURN
008A      ; } delay_s function end

    ORG 0x0000008A
008A      FCM_ouput_0003F
008A      ; { FCM_ouput_pin ; function
begin
008A 6A93      CLRF gbl_trisb
008C 5024      MOVF gbl_FCV_IN, W
008E 6E81      MOVWF gbl_portb
0090 6A92      CLRF gbl_trisa
0092 5025      MOVF gbl_FCV_IN1, W
0094 6E80      MOVWF gbl_porta

```

```

0096 0012    RETURN
0098        ; } FCM_uotput_pin function
end

```

```

    ORG 0x00000098
0098        FCM_output_00000
0098        ; { FCM_output ; function begin
0098 6A93    CLRf gbl_trisb
009A 6A81    CLRf gbl_portb
009C 6A92    CLRf gbl_trisa
009E 6A80    CLRf gbl_porta
00A0 0012    RETURN
00A2        ; } FCM_output function end

```

```

    ORG 0x000000A2
00A2        FCM_Readin_0003E
00A2        ; { FCM_Readinput ; function
begin
00A2 0E32    MOVLW 0x32
00A4 6E28    MOVWF
delay_ms_00000_arg_del
00A6 EC06F000 CALL delay_ms_00000
00AA 0EFF    MOVLW 0xFF
00AC 1095    IORWF gbl_trisd, W
00AE 6E95    MOVWF gbl_trisd
00B0 5083    MOVF gbl_portd, W
00B2 6E24    MOVWF gbl_FCV_IN
00B4 0EFF    MOVLW 0xFF
00B6 1096    IORWF gbl_trise, W
00B8 6E96    MOVWF gbl_trise
00BA 5084    MOVF gbl_porte, W
00BC 6E25    MOVWF gbl_FCV_IN1
00BE 0012    RETURN
00C0        ; } FCM_Readinput function
end

```

```

    ORG 0x000000C0
00C0        main
00C0        ; { main ; function begin
00C0 0E0F    MOVLW 0x0F
00C2 6EC1    MOVWF gbl_adcon1
00C4 0E08    MOVLW 0x08
00C6 6E6F    MOVWF gbl_ucfg
00C8        label4
00C8 0E02    MOVLW 0x02
00CA 6E27    MOVWF
delay_s_00000_arg_del
00CC EC32F000 CALL delay_s_00000
00D0 0E10    MOVLW 0x10
00D2 1092    IORWF gbl_trisa, W
00D4 6E92    MOVWF gbl_trisa
00D6 0E10    MOVLW 0x10

```

```

00D8 1480    ANDWF gbl_porta, W
00DA 6E27    MOVWF
CompTempVar2188
00DC 6A26    CLRf gbl_FCV_A
00DE 0E10    MOVLW 0x10
00E0 6227    CPFSEQ
CompTempVar2188
00E2 D001    BRA label5
00E4 2A26    INCF gbl_FCV_A, F
00E6        label5
00E6 0426    DECF gbl_FCV_A, W
00E8 E105    BNZ label6
00EA EC51F000 CALL
FCM_Readin_0003E
00EE EC4CF000 CALL
FCM_output_00000
00F2 D008    BRA label7
00F4        label6
00F4 EC51F000 CALL
FCM_Readin_0003E
00F8 0E01    MOVLW 0x01
00FA 6E27    MOVWF
delay_s_00000_arg_del
00FC EC32F000 CALL delay_s_00000
0100 EC45F000 CALL
FCM_uotput_0003F
0104        label7
0104 0E02    MOVLW 0x02
0106 6E27    MOVWF
delay_s_00000_arg_del
0108 EC32F000 CALL delay_s_00000
010C D7DD    BRA label4
010E        ; } main function end

```

```

    ORG 0x0000010E
010E        _startup
010E 0ED5    MOVLW 0xD5
0110 6E05    MOVWF gbl_16_LSR
0112 0EC4    MOVLW 0xC4
0114 6E06    MOVWF
gbl_16_LSR+D'1'
0116 0EBB    MOVLW 0xBB
0118 6E07    MOVWF
gbl_16_LSR+D'2'
011A 0EDC    MOVLW 0xDC
011C 6E08    MOVWF
gbl_16_LSR+D'3'
011E 6A09    CLRf gbl_17_gbl_aSig
0120 6A0A    CLRf
gbl_17_gbl_aSig+D'1'
0122 6A0B    CLRf
gbl_17_gbl_aSig+D'2'

```

```

0124 6A0C    CLRF
gbl_17_gbl_aSig+D'3'
0126 6A0D    CLRF gbl_17_gbl_bSig
0128 6A0E    CLRF
gbl_17_gbl_bSig+D'1'
012A 6A0F    CLRF
gbl_17_gbl_bSig+D'2'
012C 6A10    CLRF
gbl_17_gbl_bSig+D'3'
012E 6A11    CLRF gbl_17_gbl_zSig
0130 6A12    CLRF
gbl_17_gbl_zSig+D'1'
0132 6A13    CLRF
gbl_17_gbl_zSig+D'2'
0134 6A14    CLRF
gbl_17_gbl_zSig+D'3'
0136 6A1E    CLRF gbl_17_gbl_aExp
0138 6A1F    CLRF gbl_17_gbl_bExp
013A 6A19    CLRF gbl_17_gbl_zExp
013C 6A1A    CLRF
gbl_17_gbl_zExp+D'1'
013E 6A20    CLRF gbl_17_gbl_aSign
0140 6A21    CLRF gbl_17_gbl_bSign
0142 6A22    CLRF gbl_17_gbl_zSign
0144 6A23    CLRF
gbl_17_gbl_zSigZero
0146 6A15    CLRF gbl_17_gbl_ret
0148 6A16    CLRF gbl_17_gbl_ret+D'1'
014A 6A17    CLRF
gbl_17_gbl_ret+D'2'
014C 6A18    CLRF
gbl_17_gbl_ret+D'3'
014E 6A1C    CLRF
gbl_float_rounding_mode
0150 6A1D    CLRF
gbl_float_exception_flags
0152 6A1B    CLRF
gbl_float_detect_tininess
0154 EF60F000 GOTO main
    ORG 0x00000158
0158        interrupt
0158        ; { interrupt ; function begin
0158 CFEAF001 MOVFF FSR0H,
Int1Context
015C CFE9F002 MOVFF FSR0L,
Int1Context+D'1'
0160 CFF4F003 MOVFF PRODH,
Int1Context+D'2'
0164 CFF3F004 MOVFF PRODL,
Int1Context+D'3'
0168 C004FFF3 MOVFF
Int1Context+D'3', PRODL
016C C003FFF4 MOVFF
Int1Context+D'2', PRODH
0170 C002FFE9 MOVFF
Int1Context+D'1', FSR0L
0174 C001FFEA MOVFF Int1Context,
FSR0H
0178 0011    RETFIE 1
017A        ; } interrupt function end

    ORG 0x00300000
300000 0604    DW 0x0604
300002 1F17    DW 0x1F17
300004 01FF    DW 0x01FF
300006 FF85    DW 0xFF85
300008 C00F    DW 0xC00F
30000A E00F    DW 0xE00F
30000C 400F    DW 0x400F

```