



Université Mohamed Khider de Biskra
Faculté des Sciences et de la Technologie
Département de génie électrique

MÉMOIRE DE MASTER

Sciences et Technologies
Télécommunications
Réseaux et télécommunications

Réf. :

Présenté et soutenu par :
GADOUI Abdelmalek

Le : lundi 25 juin 2018

Modélisation par VHDL-AMS des filtres de type OTA-C

Jury :

Pr.	Tobbeche Souad	Pr	Université de Biskra	Président
Dr.	Dhiabi Fathi	MCB	Université de Biskra	Rapporteur
Pr.	Ouafi Abdelkarim	Pr	Université de Biskra	Examineur

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
وزارة التعليم العالي و البحث العلمي
Ministère de l'enseignement Supérieur et de la Recherche scientifique



Université Mohamed Khider Biskra
Faculté des Sciences et de la Technologie
Département de Génie Electrique
Filière : Télécommunication
Option : Réseaux et télécommunications

Réf:.....

**Mémoire de Fin d'Etudes
En vue de l'obtention du diplôme:**

MASTER

Thème

**Modélisation par VHDL-AMS
des filtres de type OTA-C**

Présenté par :
GADOUI Abdelmalek
Soutenu le : 25 Juin 2018

Devant le jury composé de :

Mme Tobbeche Souad
Mr Dhiabi Fathi
Mr Ouafi Abdelkarim

Prof
MAA
Prof

Président
Encadreur
Examineur

Année universitaire : 2017 / 2018

الجمهورية الجزائرية الديمقراطية الشعبية
République Algérienne Démocratique et Populaire
وزارة التعليم العالي و البحث العلمي
Ministère de l'enseignement Supérieur et de la recherche scientifique



Université Mohamed Khider Biskra
Faculté des Sciences et de la Technologie
Département de Génie Electrique
Filière : Télécommunication
Option Réseaux et télécommunications

Mémoire de Fin d'Etudes
En vue de l'obtention du diplôme:

MASTER

Thème

Modélisation par VHDL-AMS des filtres de type OTA-C

Présenté par :

GADOUI Abdelmalek

Avis favorable de l'encadreur :

Dhiabi Fathi

signature

Avis favorable du Président du Jury

Tobbeche Souad

Signature

Cachet et signature

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

Arabic calligraphy in a highly stylized, bold, black font. The text is arranged in a roughly circular or oval shape. The letters are thick and interconnected, with many small decorative flourishes and dots around the main strokes. The overall style is reminiscent of modern Islamic calligraphy or a specific dialectal script. The text is centered on a white background within a thin red border.

شكر و عرفان

"كن عالماً . . فإن لم تستطع فكن متعلماً، فإن لم تستطع فأحب العلماء، فإن لم تستطع فلا تبغضهم"

بعد مرحلة بحث وجهد واجتهاد تكملت بإنجاز هذه المذكرة، نحمد الله عز وجل على نعمه التي من بها علينا فهو العلي القدير، كما لا يسعنا إلا ان نخص باسمى عبارات الشكر والتقدير

للكتور "ذيابي قنحي"

لما قدمه من جهد ونصح ومعرفة طيلة العمل على هذه المذكرة .

كما تتقدم بالشكر الجزيل لكل من أسهم في تقديم يد العون ونخص بالذكر أساتذتنا الكرام الذين أشرفوا على تكوين دفعة "Réseaux et telecommunications" والأساتذة القائمين على قسم الهندسة الكهربائية .

الى من نمرعوا التفاؤل في دربنا وقدموا لنا المساعدات والتسهيلات والمعلومات لكم جزيل الشكر .

وشكر خاص لأولئك الذين لم يقفوا الى جانبنا . . أولئك الذين وقفوا في طريقنا وعزقوا مسيرة بحثنا . . فلو لا وجودهم لما أحسنا بمتعة وحلاوة العمل . . فجزيل الشكر لهم .

الإهداء

الى من لا يطيب الليل إلا بشكره ولا يطيب النهار إلا بطاعته .. ولا تطيب
اللحظات إلا بذكره .. ولا تطيب الاخرة إلا بعفوه .. ولا تطيب الجنة إلا برؤيته

الله ﷻ

الى من بلّغ الرسالة و أدّى الأمانة ونصح الامة .. الى نبي الرحمة و نور العالمين .. الى شفيعنا يوم الدين

سيدنا محمد ﷺ

الى من احمل اسمه بكل افتخار .. الى من كلّله الله بالهيبة و الوقار .. الى من علّمني العطاء بدون انتظار ..
ارجو من الله ان يمد في عمرك لترى ثمارا قد حان قطافها بعد طول انتظار .. وستبقى كلماتك نجوماً اهتدي بها

اليوم و في الغد و الى الأبد

والدي العزيز

الى ملاكي في الحياة .. الى معنى الحب و الى معنى الحنان و التفاني .. الى بسملة الحياة و سر الوجود .. الى من كان

دعائها سر نجاحي وحنانها بلسم جراحي .. الى أغلى الحبايب

أمي المحببة

الى أخي ورفيق دربي في هذه الحياة ، الى من أرى التفاؤل في عينيه السعادة في ابتسامته .. أشكرك على مواقفك النبيلة

و تطلعاتك المكّلة بنظرات الأمل

أخي محمد

" الى إخوتي وأخواتي كل باسمه "

الى الإخوة و الأخوات .. الى من تحلّو بالإخاء و تميّزوا بالوفاء و العطاء الى ينابيع الصدق الصافي الى من معهم سعدت ،
و برفقتهم في دروب الحياة سرت .. الى من كانوا معي على طريق النجاح و الخير الى من عرفت كيف أجدهم و علموني

الآ أضيّعهم

أصدقائي

الى من فارقنا ولم يعيش معنا طويلا .. الى من وافته المنية و ترك فينا حزنا عميقا .. رحمك الله و أسكنك فسيح جناته

المرحوم لحبيب الطيب

الى من استشهد في سبيل تحرير مسرى الرسول ﷺ .. و الى من لم يستشهد بعد و لازال يقاوم

أهدي لكم هذا العمل البسيط و المتواضع .

عبد المالك قدومي

RESUME

La fabrication de petits appareils électroniques et la faible consommation d'énergie sont maintenant une préoccupation constante. Il existe un intérêt similaire à l'utilisation de filtres analogiques dans les circuits intégrés dédiés aux applications biomédicales, aux dispositifs portables, etc. Ou simplement pour réduire la surface des circuits exploités en général.

Ce projet implique la création de filtres analogiques actifs utilisant le transconductance-condensateur GM-C dans les circuits intégrés.

L'avantage d'utiliser des cellules à transconductance (Gm), par rapport aux autres techniques actuelles, est qu'elles sont des éléments simples, capables de travailler à des bands fréquences, permettant d'ajuster les paramètres des filtres réalisés. De nombreux exemples d'applications utilisant ce périphérique sont fournis pour les filtres dans cette mémoire. Nous fournissons également des simulations pour la conception de circuits en utilisant Simplorer et langage VHDL-AMS

ملخص

إن تصنيع الأجهزة الإلكترونية الصغيرة واستهلاك الطاقة المنخفض هو الآن مصدر قلق دائم. هناك اهتمام مماثل لاستخدام المرشحات التناظرية في الدوائر المتكاملة المخصصة للتطبيقات الطبية الحيوية ، والأجهزة المحمولة ، إلخ. أو ببساطة للحد من سطح الدوائر المستغلة بشكل عام.

ينطوي هذا المشروع على إنشاء مرشحات تناظرية نشطة باستخدام مكثفات مكثفة (GM-C) transconductance-condensateur في الدوائر المتكاملة.

ميزة استخدام خلايا (Gm transconductance) ، بواسطة بالمقارنة مع غيرها من التقنيات الحالية هي أنها عناصر بسيطة ، قادرة على العمل بسرعات عالية ، مع السماح لضبط معايير المرشحات المصنوعة. يتم تقديم العديد من الأمثلة للتطبيقات التي تستخدم هذا الجهاز لعمل الفلاتر في هذه الذاكرة. نقدم أيضا المحاكاة اللازمة لتصميم الدوائر عن طريق برنامج Simplorer و لغة VHDL-AMS

The manufacture of small electronic devices and low energy consumption are now a constant concern. There is a similar interest in the use of analog filters in integrated circuits dedicated to biomedical applications, portable devices, etc. simply to reduce the surface of the operated circuits in general.

This project involves the creation of active analog filters using the "transconductance-condensateur GM-C" in integrated circuits.

The advantage of using transconductance cells (Gm), compared to other current techniques, is that they are simple elements, capable of working at high speeds, to adjust the parameters of the filters made. Many examples of applications using this device are provided for filters in this memory. We also provide simulations for circuit design using Simplorer and VHDL-AMS language

Table des matières

Dédicace.....	I
Remercîment.....	II
Résumé.....	III
Table des matières.....	IV
Liste de figures.....	VI
Introduction général.....	1
CHAPITRE 01: Principales architecture de la transconductance MOS	
INTRADUCTION.....	2
1.1 LE TRANSISTOR À TECHNOLOGIE CMOS	2
1.1.1 La structure de transistor MOS	2
1.1.2 Les caractéristiques du transistor MOS	3
1.1.2.1 Les régions d'opération du transistor MOS.....	3
1.1.2.2 Transconductance g_m	5
1.1.3 Modèle aux petits signaux	5
1.2 L'ETAGE DIFFERENTIEL (LES CELLULES)	6
1.2.1 Définition d'un amplificateur différentiel	7
1.2.2 La paire différentielle simple en technologie CMOS	7
1.2.3 La linéarité double paire croisée.....	10
1.2.4 La transconductance en DC.....	11
1.2.5 La transconductance en AC.....	12
1.3 LES MIROIRES DE COURANT	13
1.3.1 Miroir de courant à base de deux transistors MOS:.....	13
1.3.2 Miroir de courant en cascade	14
1.3.3 Miroir de courant a structure de Wilson	15
1.4 RÉALISATION D'UN AMPLIFICATEUR OPÉRATIONNEL DE TRANSCONDUCTANCE.....	16
1.4.1 Les caractéristiques d'OTA.....	16
1.4.2 Différentes configurations d'OTA	17
□ L'OTA à un seul étage	17
□ L'OTA à deux étages.....	18
□ L'OTA Télescopique cascade	18
□ L'OTA Cascade Réglé.....	19
□ L OTA monté en cascade.....	20
CONCLUSION.....	20

CHAPITRE 02: Langage de VHDL-AMS

INTRADUCTION.....	21
2.1 LANGAGE VHDL-AMS.....	21
2.2 VHDL-AMS : AVANTAGES ET INCONVÉNIENTS	21
2.2.1 Avantages commerciaux	21
2.2.2 Avantages techniques.....	22
2.2.3 Inconvénients.....	22
2.3 LIMITE DE VHDL-AMS	22
2.4 CHOIX DU LOGICIEL DE SIMULATION	23
2.5 SIMPLORER.....	24
2.5.1 Le logiciel de simulation (Simplorer).....	24
2.5.2 La création de modèles en mode texte.....	26
2.6 MODÈLE VHDL-AMS	27
2.6.1 Structure d'un modèle VHDL-AMS	27
2.6.2 Classe d'objet.....	28
2.6.2.1 Quantité.....	28
2.6.2.2 Terminal et Nature	29
2.6.3 Déclaration simultanée	30
2.6.4 Modèles de base.....	32
2.7 APPORT DE VHDL-AMS	33
CONCLUSION.....	34

CHAPITRE 03: Réalisation des filtres a base de la cellule Gm-C

INTRADUCTION.....	35
3.1 CARACTÉRISTIQUE DE L'INTÉGRATEUR GM –C.....	35
3.2 LES GYRATEURS.....	37
3.2.1 Définition de gyrateur.....	37
3.2.2 Réalisation du gyrateur avec des transconductances:	38
3.2.3 Modèle du gyrateur (inductance, résistance)	41
3.3 FILTRE À GYRATEUR UTILISANT DES OTAS SIMPLES	42
3.3.1 Filtre Passe bas.....	42
3.3.2 Filtre passe bande.....	43
3.3.3 Filtre passe haut.....	45
3.3.4 Filtre passe bande très sélectif	47
3.3.5 Filtre elliptique.....	48
CONCLUSION.....	50
Conclusion général.....	51
Bibliographie.....	52

Liste de figures

CHAPITRE 01: Principales architecture de la transconductance MOS

Figure (1.1): Structure 3D d'un transistor NMOS.....	3
Figure (1.2): Caractéristique de transistor MOS.....	4
Figure (1.3): Les différents modèles petits signaux du NMOS.....	6
Figure (1.4) : Schéma d'un amplificateur différentiel.....	7
Figure (1.5) : Cellule différentielle à base du CMOS.....	8
Figure (1.6) : Le modèle aux petits signaux d'une paire différentielle à transistor MOS.....	8
Figure (1.7) : Une entrée différentielle, single-ended-output MOS gain stage.....	9
Figure (1.8) : Le modèle aux petit signaux pour le calcul de l'impédance de sortie de l'entrée différentielle.....	10
Figure (1.9) : Double paire différentiel croisée	11
Figure (1.10) : Le modèle petit signal équivalent d'une cellule différentielle simple.....	12
Figure (1.11) : Premier modèle de miroir élémentaire en technologie MOS	13
Figure (1.12) : Miroir de courant en cascade a base des transistors MOS.....	14
Figure (1.13) : Miroir de courant de Wilson MOS.....	15
Figure (1.14) : l'OTA à un seul étage.....	18
Figure (1.15) : l'OTA à deux étages.....	18
Figure (1.16) : l'OTA à Télescopique cascade.....	19
Figure (1.17) : l'OTA cascade réglé.....	19
Figure (1.18) : l'OTA montré cascade.....	20

CHAPITRE 02: Langage de VHDL-AMS

Figure (2.1): Vue schématique d'un circuit multi-domaines dans Simplorer 11.....	24
Figure (2.2): Exemples de symboles extraites des bibliothèques standard de Simplorers.....	25
Figure (2.3): Interface de conception textuelle des modèles.....	26
Figure (2.4): Structure d'un modèle VHDL-AMS	28
Figure (2.5): Model de résistance, inductance, capacité par VHDL-AMS.....	32

CHAPITRE 03: Réalisation des filtres a base de la cellule Gm-C

Figure (3.1) : Simple intégrateur Gm-C.....	35
Figure (3.2) : Intégrateur différentiel réalisé par la cellule de transconductance différentielle Gm.....	36
Figure (3.3): Le symbole de gyrateur.....	37
Figure (3.4): L'équivalent d'un gyrateur chargé par un élément passif.....	38
Figure (3.5): a) Modèle de gyrateur b) Réalisation de modèle gyrateur par la transconductance.....	39
Figure (3.6): a) Gyrateur flottant b) L'équivalent de gyrateur flottant construit par la transconductance.....	40
Figure (3.7): Modèle d'un gyrateur a) d'une inductance, b) d'une inductance flottante,.....	41
Figure (3.8): Le modèle d'un filtre passe-bas à transconductance du troisième ordre du type chebyshev	42
Figure (3.9) : Fonction de transfert d'un filtre passe-bas RLC & Gm-C du troisième ordre du type chebyshev	43
Figure (3.10) : Les éléments de transformation LC du passe bas à passe bande.....	43
Figure (3.11) : Le filtre passe bande du type chebyshev	44
Figure (3.12) : La Fonction de transfert du filtre passe bande u type chebyshev.....	45
Figure (3.13) : Les éléments de transformation LC du passe-bas à passe haut.....	45
Figure (3.14) : Le modèle d'un filtre passe haut du type Chebyshe.....	46
Figure (3.15) : La Fonction de transfert du filtre passe haut réalisé	46
Figure (3.16): Le circuit de filtre passe bande construit par les éléments Passifs,	47
Figure (3.17) : Le circuit de filtre passe bande très sélectif construit par les Transconductances	47
Figure (3.18) : La fonction de transfert du filtre passe bande très Sélectif	48
Figure (3.19) : Le circuit de filtre passe bas elliptique construit par les éléments Passifs.....	48
Figure (3.20) : Le circuit de filtre passe bas elliptique construit par les Transconductances ..	49
Figure (3.21) : La fonction de transfert du filtre elliptique du troisième ordre	49

INTRODUCTION
GENERALE

INTRODUCTION GENERALE

Les amplificateurs opérationnels de transconductance OTA, également appelés cellules de transconductance G_m , sont des circuits relativement simples. Ce sont des circuits vitaux dans les circuits électroniques, principalement pour la commodité d'établir les paramètres des fonctions électroniques qu'ils réalisent à travers la transconductance. Le développement de l'architecture des OTA et de leurs applications dans les circuits intégrés a demandé beaucoup de travail et n'a cessé de croître.

L'avantage des filtres G_m -C est qu'ils peuvent fonctionner sur une large gamme de fréquences allant de quelques Hz à quelques MHz, offrant la possibilité de contrôler leurs caractéristiques.

L'avantage d'utiliser des cellules à transconductance (cellules G_m) par rapport aux autres techniques existantes est qu'elles sont des éléments simples qui peuvent fonctionner à des vitesses élevées tout en étant capables d'ajuster les paramètres des filtres produits, puis d'appliquer ces OTAs à la réalisation des filtres de type OTA-C.

Ce projet consiste en la réalisation de filtres actifs intégratifs de transconductance-condensateur-intégrateur (G_m -C) dans des circuits intégrés et réalisés par VHDL-AMS et l'amplificateur opérationnel de transconductance OTA-C au moyen d'un transistor CMOS.

Après une introduction général, le travail est constitué de trois chapitres dont nous esquissons une brève description dans les lignes suivantes:

- ✓ Le première chapitre présenté l'OTA et ses composants et l'architecteur de transconductance MOS.
- ✓ Le deuxième chapitre aborde le langage de modélisation VHDL-AMS ainsi que le simulateur utilisé à cet effet.
- ✓ Le troisième chapitre détaille l'amplificateur opérationnel de transconductance OTA et les filtres passifs et leurs équivalent en actif et les résultats de simulation par Simplorer et VHDL-AMS.

Avec une conclusion générale est donnée en fin de ce mémoire.

CHAPITRE 01

Principales architecture de
la transconductance MOS

INTRADUCTION

Les cellules de transconductance G_m sont des cellules qui effectuent une conversion de la tension d'entrée en un courant à la sortie. Elles peuvent être modélisées par une source de courant dépendant de la tension. Une cellule G_m idéale est une source de courant avec une impédance de sortie infinie. L'objectif de G_m est un paramètre important dans les applications nécessitant par exemple les filtres, qui est indépendante du process et de la variation de la température. Nous examinerons dans ce chapitre quelques architectures de la cellule de transconductance CMOS et les techniques associées pour améliorer la linéarité, basée sur les caractéristiques des transistors MOS.

1.1 LE TRANSISTOR A TECHNOLOGIE CMOS

Les transistors MOSFET (Metal-Oxide-Silicon Field-Effect Transistor) sont devenus dominants dans la partie des circuits intégrés digitaux parce qu'ils caractérisant par haute densité d'intégration et basse dissipation d'énergie (Les portes CMOS dissipent la puissance seulement pendant la commutation). Par contre, les transistors bipolaires fournissent toujours beaucoup d'avantages dans les circuits intégrés analogiques (la transconductance de transistor bipolaire est habituellement beaucoup plus haut que du transistor MOS), en plus impédance d'entrée de MOS et très grand par rapport les transistors BJT, la technologie bipolaire est souvent préféré pour les circuits intégrés analogiques et la technologie MOS pour le digital.

Pour réduire le cout de système et augmenter la portabilité, plus grand niveaux d'intégration et la dissipation d'énergie réduite sont exigent pour utiliser la technologie MOS dans la conception des circuits intègres analogiques. [1]

1.1.1 La structure de transistor MOS

La structure du transistor canal n (NMOS) est montrée dans la figure (1.1), ce dispositif de canal n est formé avec deux régions fortement dopée n^+ diffuses dans le substrat type p légèrement dopé, les deux régions n^+ sont appelées le drain et la source, et sont séparés par une distance L .

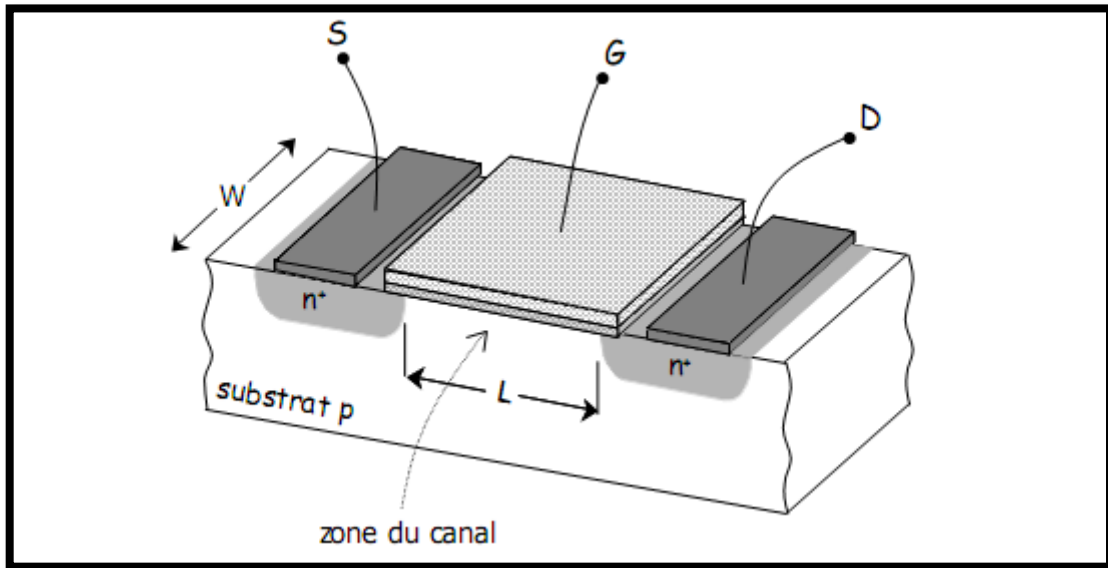


Figure (1.1) : Structure 3D d'un transistor NMOS

La tension de grille source (V_{GS}) modifie la conductibilité de région sous la grille, la tension de grille est contrôlée conductibilité entre la source et le drain, cette commande peut être employée pour utiliser le transistor comme un amplificateur dans les circuits analogiques et switcher dans les circuits digitaux. [2]

Les tensions mesurées sur les bornes du transistor MOS sont nommées

- V_{GS} : tension entre la grille et la source du transistor
- V_{DS} : tension entre la drain et la source du transistor
- V_D : tension de drain du transistor
- V_G : tension de la grille du transistor
- V_S : tension de la source du transistor

1.1.2 Les caractéristiques du transistor MOS

1.1.2.1 Les régions d'opération du transistor MOS

Il y a trois régions différentes :

- Région de blocage
- Région ohmique
- Région de saturation

Plusieurs approches pour réaliser des transconductances linéaires en technologie CMOS ont été proposées. Quelques unes de ces approches emploient le transistor CMOS opérant dans la région de saturation, où l'expression du courant drain-source est donnée par la formule suivante:

$$I_{DS} = \beta (V_{GS} - V_T)^2 \quad \text{Pour } V_{GS} > V_T \text{ et } V_{DS} > V_{DS,sat} \quad (1.1a)$$

$$\text{Avec } \beta = \frac{Kp}{2} \left(\frac{W}{L} \right).$$

D'autres approches utilisent le transistor MOS opérant dans la région ohmique dont le courant drain-source est donné par l'équation suivante:

$$I_{DS} = 2\beta \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad \text{Pour } V_{GS} > V_T \text{ et } V_{DS} < V_{DS,sat} \quad (1.1b)$$

Dans ce cas la résistance du transistor MOS opérant dans la région ohmique est donnée par:

$$R = \frac{\partial V_{DS}}{\partial I_{DS}} = \frac{1}{2\beta(V_{GS} - V_T)} \quad (1.1c)$$

Les différentes régions de fonctionnement du transistor MOS sont montrées dans la figure (1.2) : [3]

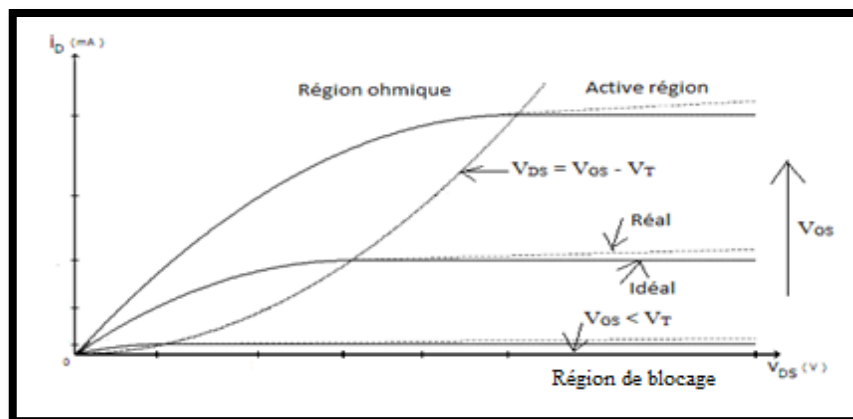


Figure (1.2) : Caractéristique de transistor MOS

1.1.2.2 Transconductance g_m

On peut définir la transconductance comme la variation du courant de drain I_D en fonction de tension V_{GS} . [1]

$$g_m = \frac{\partial I_D}{\partial V_{GS}} \quad (1.2)$$

$$g_m = \begin{cases} \mu_n \cdot C_{OX} \cdot \frac{W}{L} \cdot V_{DS} & \text{Zone Résistive} \\ \mu_n \cdot C_{OX} \cdot \frac{W}{L} \cdot (V_{GS} - V_T) = \sqrt{\mu_n \cdot C_{OX} \cdot \frac{W}{L} \cdot I_D} & \text{Zone Saturée} \end{cases}$$

Avec

μ_n : charge-carrier effective mobility.

C_{OX} : gate oxide capacitance per unit area.

1.1.3 Modèle aux petits signaux

La figure (1.3) rappelle les différents modèles petits signaux du NMOS en basse fréquence.

Ces modèles ne s'appliquent que pour une polarisation en régime saturé (il est à retenir que le MOS utilisé en amplification le sera toujours en régime saturé). Le (a) est le modèle en π , c'est le plus couramment utilisé. Il est repris en (b) en incluant la résistance de sortie r_0 . Le modèle en T (c), est plus rarement utilisé bien qu'équivalent, il permet de simplifier certains calculs. Il est repris en (d) en incluant la résistance de sortie r_0 . [1]

$$I_D = g_m V_{GS} \quad (1.3)$$

$$r_0 = \frac{1}{\lambda \cdot I_D} \quad (1.4)$$

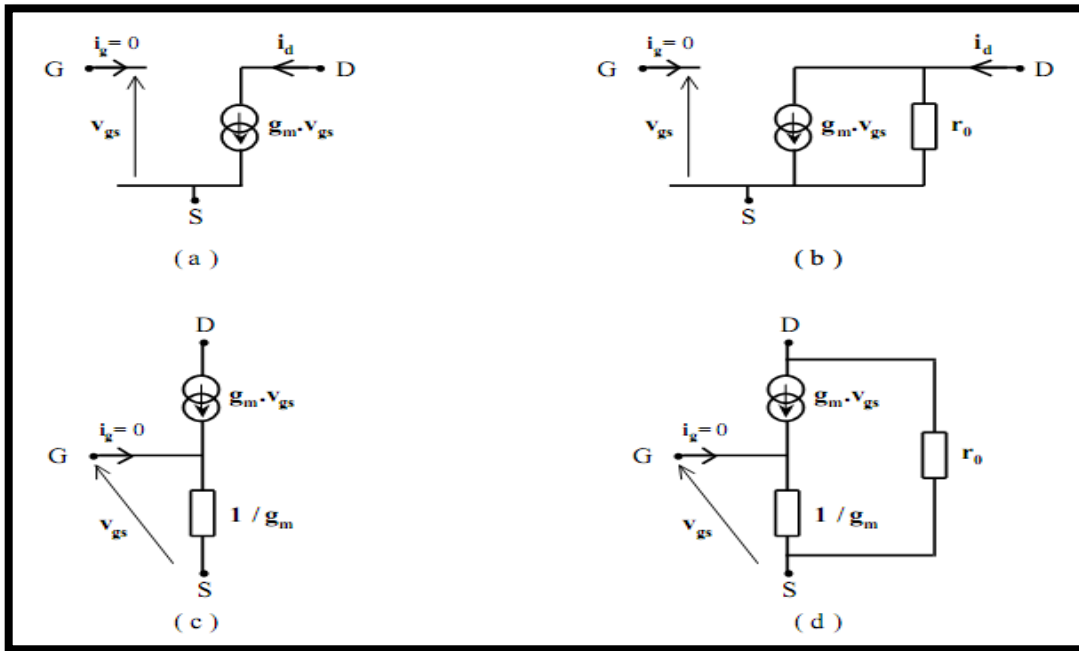


Figure (1.3) : Les différents modèles petits signaux du NMOS

1.2 L'ETAGE DIFFERENTIEL (LES CELLULES)

Les amplificateurs différentiels amplifient la différence entre deux tensions qui rendent ce type de circuit d'amplificateur un soustracteur contrairement à un amplificateur de sommation qui ajoute ou additionne l'ensemble des tensions d'entrée.

Les avantages de l'amplificateur différentiel sont:

- Moins sensible aux bruits et aux interférences, L'amplificateur différentiel amplifie le signal différentiel et rejette le signal mode commun (qui est en général le bruit ou l'interférence).
- Le couplage direct est possible, L'amplificateur différentiel amplifie le signal différentiel et rejette les tensions DC en mode commun (tensions de polarisation).

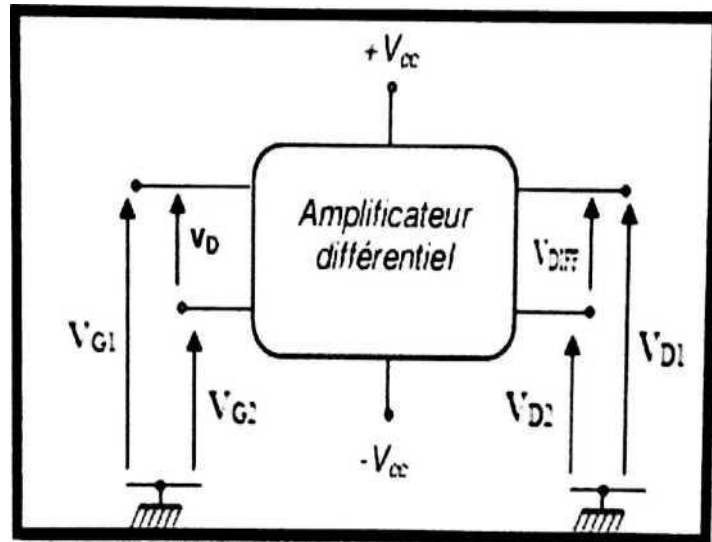


Figure (1.4) : Schéma d'un amplificateur différentiel.

1.2.1 Définition d'un amplificateur différentiel

On appelle amplificateur différentiel tout système susceptible d'amplifier une différence de potentiel entre deux points non reliés au potentiel de référence appelé "masse".

Un amplificateur différentiel est un dispositif électronique qui idéalement multiplie la différence de potentiel électrique présenté entre ses deux entrées par une constante. L'amplificateur doit éliminer le signal commun aux deux entrées afin d'amplifier que la différence, d'où le terme « différentiel ». [4]

Il doit toujours comporter :

- Deux bornes d'entrées, dont l'un inverseur et l'autre est non-inverseur.
- Un ou deux bornes de sortie selon les cas.

Le premier étage d'un amplificateur opérationnel est toujours un amplificateur différentiel.

1.2.2 La paire différentielle simple en technologie CMOS

La paire différentielle est l'élément de base pour l'acquisition de tensions. Elle est formée de deux transistors identiques, connectés à une source de courant. La plupart des amplificateurs intégrés ont une entrée différentielle, les paires différentielles transforment des différences de tensions en différences de courants.[5]

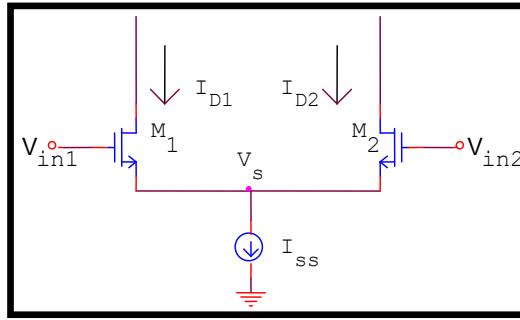


Figure (1.5) : Cellule différentielle à base du CMOS.[5]

Le modèle aux petits signaux à basse fréquence de la paire différentielle est montré sur la figure (1.6)

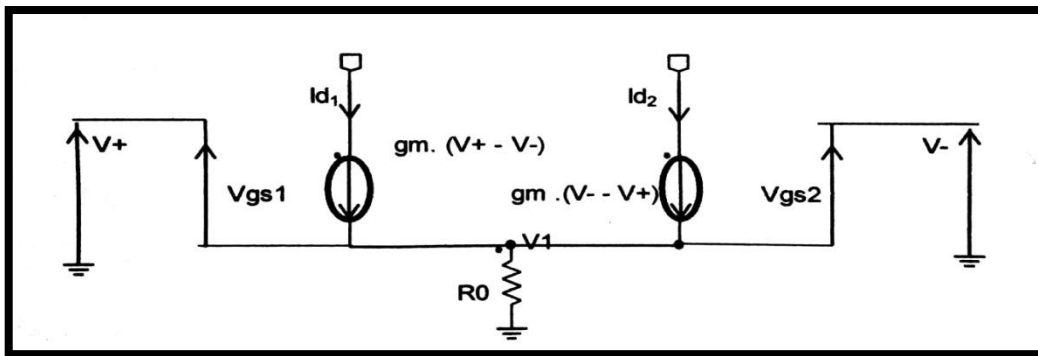


Figure (1.6) : Le modèle aux petits signaux d'une paire différentielle à transistor MOS

Pour simplifier l'analyse on ignore l'impédance de sortie du transistor. En définissant l'entrée différentielle par l'équation:

$$V_{MD} = \Delta V \tag{1.5}$$

$$\text{Si } \Delta V = (V+ - V-)$$

En définissant l'entrée mode commune par l'équation:

$$V_{MC} = \frac{\Delta V}{2} \tag{1.6}$$

La transconductance de la paire différentielle donnée sous la forme:

$$g_m = \sqrt{\frac{W}{L} \cdot \mu \cdot C_{OX} \cdot I_{OUT}} \tag{1.7}$$

Puisque les deux transistors M1 et M2 ont les mêmes courants de polarisation, et $g_{m1} = g_{m2}$.

Donc, nous trouvons:

$$I_{D2} = -\frac{g_{m1}}{2} \cdot V_{MD} \quad (1.8)$$

Aussi puisque $I_{D2}=I_{S2}=-I_{D1}$ nous trouvons que:

$$I_{D2} = -\frac{g_{m2}}{2} \cdot V_{MD} \quad (1.9)$$

Finalement en définissant le courant de sortie différentielle :

$$I_{OUT} = I_{D1} - I_{D2} \quad (1.10)$$

Alors

$$I_{D1} - I_{D2} = g_m \Delta V \quad (1.11)$$

Alors on peut obtenir le rapport suivant :

$$I_{OUT} = g_{m1} V_{MD} \quad (1.12)$$

Ainsi, si on a une paire différentielle avec un miroir de courant comme étant une charge active, l'entrée différentielle complète, et le gain de l'étage de sortie peut être réalisé, comme il est montré sur Figure (1.7). Ce circuit est typiquement utilisé comme le premier étage du gain d'un amplificateur à deux étages dont lequel la paire différentielle d'entrée est réalisée en utilisant un transistor NMOS et la charge active est réalisé à l'aide des transistors PMOS.[6]

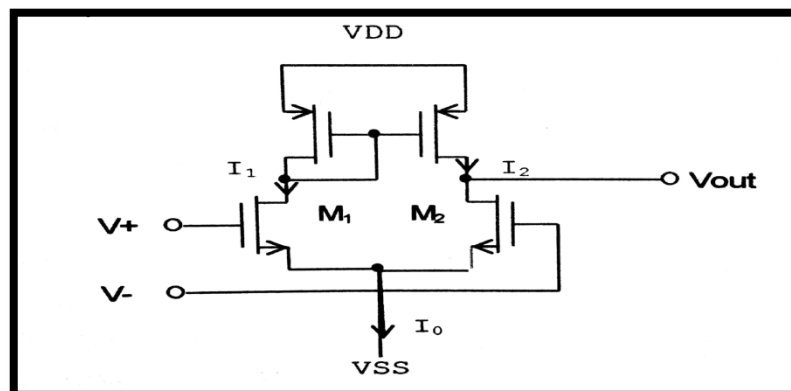


Figure (1.7) : Une entrée différentielle, single-ended-output MOS gain stage.

S'il y a également une charge capacitive C_L nous obtenons:

$$A_V = g_m Z_{OUT} \quad (1.13)$$

Ou

$$Z_{OUT} = r_{out} / \frac{1}{sCL} \tag{1.14}$$

L'évaluation de la résistance de sortie r_{out} est déterminée en utilisant le circuit équivalent aux petits signaux en appliquant la tension au nœud de sortie, comme il est montré sur la figure (1.8). Nous que modèle T est utilisé pour M_1 , M_2 et M_3 et le modèle hybride-p est utilisé pour M_4 .

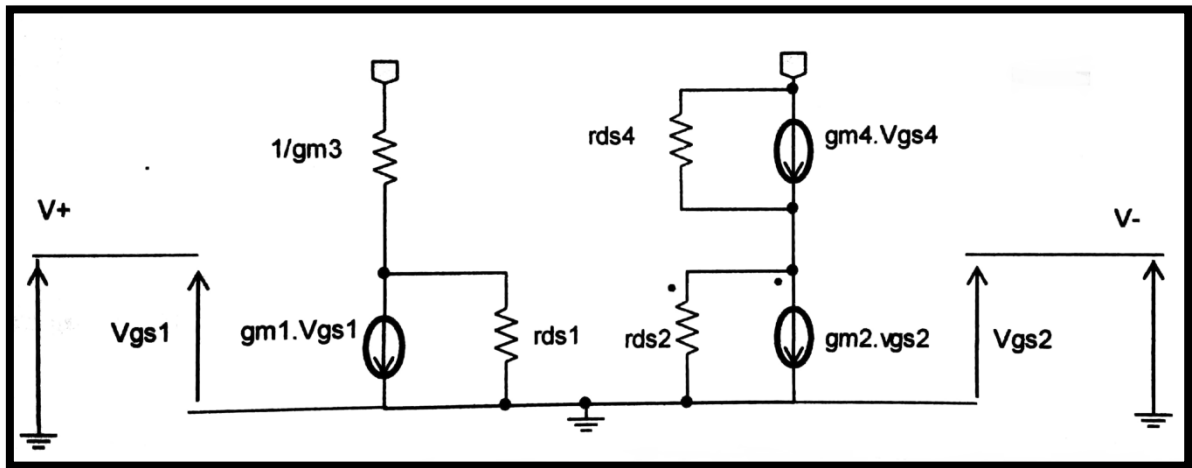


Figure (1.8) : Le modèle aux petit signaux pour le calcul de l'impédance de sortie de l'entrée différentielle

Comme d'habitude, r_{out} défini comme étant le rapport V_x/I_x , que donne le résultat suivant:

$$r_{OUT} = r_{DS2}/r_{DS4} \tag{1.15}$$

Par conséquent, aux basses fréquences le gain, A_V , est donne par l'équation :

$$A_V = g_{m1}(r_{DS2}/r_{DS4}) \tag{1.16}$$

1.2.3 La linéarité double paire croisée

Une augmentation substantielle dans la linéarité peut être obtenue en croissant deux paires différentielles selon la figure. Les dimensions des transistors MOS $M_{1,2}$ et $M_{3,4}$ sont respectivement $(M/L)_1$. Le but de cette configuration est de faire varier le courant du drain de chaque branche de M_1 et M_2 de la cellule simple par l'utilisation d'une deuxième cellule M_3 et M_4 avec un courant de polarisation I_{ss2} (figure (1.9)). Cette configuration exige des

conditions sur les dimensions des transistors MOS, et sur les valeurs des courants de polarisation, pour l'annulation approximative des non linéarités.

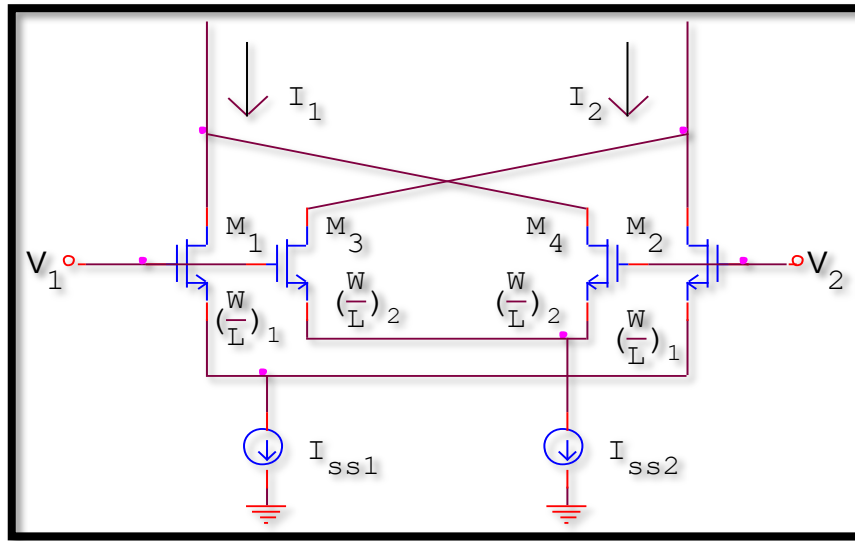


Figure (1.9) : Double paire différentiel croisée

Alors on trouve la relation de la différence entre les courant I_1 et I_2 de sortie de chaque branche du circuit comme il est montré sur la figure (1.9)

$$I_0 = I_1 - I_2 = (I_{D1} - I_{D2}) = (I_{D3} - I_{D4}) \tag{1.17a}$$

$$I_0 = \begin{cases} \left(\sqrt{2I_{SS1}\beta_1} \sqrt{1 - \frac{\beta_1}{2I_{SS1}} (\Delta V)^2} - \sqrt{2I_{SS2}\beta_2} \sqrt{1 - \frac{\beta_2}{2I_{SS2}} (\Delta V)^2} \right) \Delta V & \text{pour } |\Delta V| \leq \sqrt{\frac{I_{SS2}}{\beta_2}} \\ \sqrt{2I_{SS1}\beta_1} \sqrt{1 - \frac{\beta_1}{2I_{SS1}} (\Delta V)^2} - I_{SS2} \text{sign}(\Delta V) & \text{pour } \sqrt{\frac{I_{SS2}}{\beta_2}} \leq |\Delta V| \leq \sqrt{\frac{I_{SS1}}{\beta_1}} \\ (I_{SS1} - I_{SS2}) \text{sign}(\Delta V) & \text{pour } |\Delta V| \leq \sqrt{\frac{I_{SS1}}{\beta_1}} \end{cases} \tag{1.17b}$$

1.2.4 La transconductance en DC

La transconductance de la cellule différentielle simple est donnée par la dérivation de la différence des courants de sortie des drains des transistors M_1 et M_2 par rapport à la tension d'entrée, on obtient l'équation (1.18): [7]

$$Gm_{DC} = \frac{\partial(I_{D1} - I_{D2})}{\partial\Delta V} = \frac{\sqrt{2I_{SS}\beta} \left[1 - \frac{\beta}{I_{SS}} \Delta V^2 \right]}{\sqrt{1 - \frac{\beta}{2I_{SS}} \Delta V^2}} \quad (1.18)$$

1.2.5 La transconductance en AC

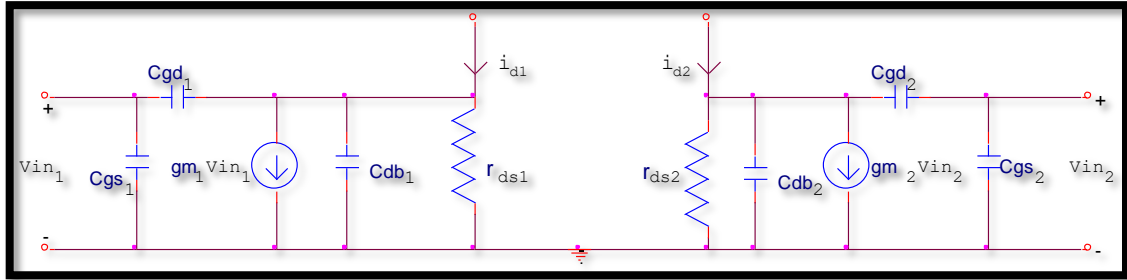


Figure (1.10) : Le modèle petit signal équivalent d'une cellule différentielle simple.[7]

Pour avoir une comparaison entre la transconductance en mode DC avec la transconductance en mode AC, on remplace les transistors MOS M_1 et M_2 de la figure (1.5) par leur modèle équivalent en petit signal comme donné sur la figure (1.10). Pour une entrée en mode différentiel $V_{in1} = -V_{in2} = \frac{\Delta V}{2}$, on obtient les transconductances pour chaque transistor MOS :

$$gm_1 = \frac{\partial I_{D1}}{\partial V_{GS1}} = 2 \frac{\partial I_{D1}}{\partial \Delta V} = \frac{\sqrt{2I_{SS}\beta} \left[1 - \frac{\beta}{I_{SS}} \Delta V^2 \right]}{\sqrt{1 - \frac{\beta}{2I_{SS}} \Delta V^2}} \quad (1.19a)$$

$$gm_2 = \frac{\partial I_{D2}}{\partial V_{GS2}} = -2 \frac{\partial I_{D2}}{\partial \Delta V} = \frac{\sqrt{2I_{SS}\beta} \left[1 - \frac{\beta}{I_{SS}} \Delta V^2 \right]}{\sqrt{1 - \frac{\beta}{2I_{SS}} \Delta V^2}} \quad (1.19b)$$

On a une même valeur de transconductance ($gm_1=gm_2$) qui est la transconductance en mode DC, soit dans la demi-cellule de la figure (1.10) on trouve :

$$i_{d1} = \frac{gm_1 \left(1 - \frac{C_{GD1}}{gm_1} s \right)}{1 + r_{ds1} C_{DS1} s} v_{in1} \quad (1.19c)$$

Pour la résistance drain-source dans la paire de sources couplées et infinie, on trouve la relation entre la différence des courants de sortie des drains et la tension d'entrée :

$$i_o(s) = i_{d1}(s) - i_{d2}(s) = g_{m1} v_{in1}(s) - g_{m2} v_{in2}(s) \tag{1.20}$$

à partir de l'équation (1.11) et (1.12) on trouve:

$$i_o(s) = G_{m_{DC}} \Delta V(s) \tag{1.21}$$

On remarque que la transconductance en AC c'est la même en DC, lorsque en élimine l'effet interne (la résistance drain-source et les capacités des transistors MOS).[7]

1.3 LES MIROIRS DE COURANT

1.3.1 Miroir de courant à base de deux transistors MOS:

Le miroir de courant élémentaire représenté dans la figure (1.11), est un circuit de base se constitue de deux transistors MOS : M₁, M₂ identiques (ont la même géométrie), leur résistance interne très élevée dans la zone de pincement (pas d'effet Early) et leur polarisation montre que les tensions grille-source ont les mêmes valeurs pour que les courants des drains soient égaux et la tension de sortie est supérieur à la tension de seul. [8]

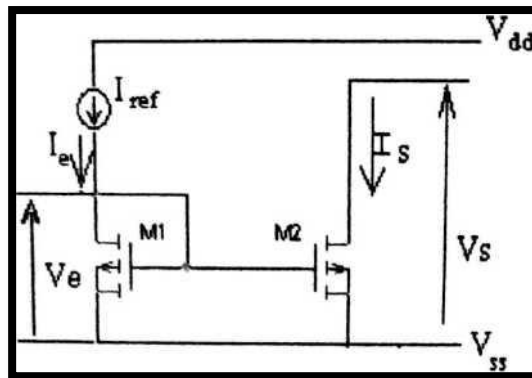


Figure (1.11) : Premier modèle de miroir élémentaire en technologie MOS

Le courant d'entrée $I_e = I_{ref}$. Le premier transistor M₁ travaille dans la zone de pincement avec une caractéristique $V_{GS} = Cte$, cette zone commence $V_{DSmax} = V_{GS} - V_S$ et $V_{DS} = V_{GS}$. Le fonctionnement du circuit à travers ces conditions se traduit en relations mathématiques.

$$V_{e \min} = 2V_{DSAT} + 2V_T \tag{1.22}$$

$$V_{s \min} = 2V_{DSAT} + 2V_T \tag{1.23}$$

Le gain en courant a la relation suivante:

$$\frac{I_s}{I_e} = \frac{W_2 L_1}{W_1 L_2} \quad (1.24)$$

$$I_{D2} = I_s = K I_{D1} = K I_e \quad (1.25)$$

La fonction de transfert du circuit peut être écrite de la forme suivant

$$K = \frac{W_2/L_2}{W_1/L_1} \quad (1.26)$$

L'impédance d'entrée est calculée par la relation suivante:

$$R_e = 1/g_m \quad (1.27)$$

L'impédance de sortie est calculée par la relation suivante:

$$R_s = g_m/2g_0^2 \quad (1.28)$$

- a) Les avantages du circuit sont :
- Circuit simple.
 - Grande tension a la sortie.
- b) Les inconvénients du circuit sont :
- Petite impédance de sortie.
 - Oscillation dans le signal de sortie.

1.3.2 Miroir de courant en cascade

La structure en cascade de deux cellules de miroirs de courant représentée dans la Figure(1.12) peut imposer une rétroaction négative et peut également être employée pour augmenter l'impédance de sortie.

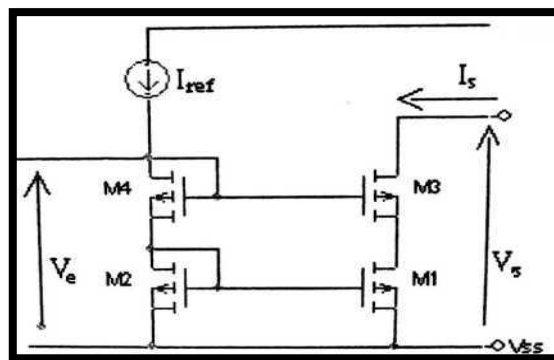


Figure (1.12) : Miroir de courant en cascade a base des transistors MOS

Le circuit a des caractéristique importante qui peuvent être utilisé dans la réalisation des circuits électronique tels que $I_{ref} = I_s$ et les résistances d'entrée et de sortie qui ont les formes suivantes:

$$R_e \approx \frac{1}{g_{m1}} + \frac{1}{g_{m3}} \tag{1.29}$$

$$R_s \approx \frac{g_{m2}}{g_{o2} \cdot g_{o4}} \tag{1.30}$$

Avantage: Une impédance de sortie plus élevée

Réponse transitoire relativement bonne.

Inconvénient: Petite oscillation de la tension de sortie.

1.3.3 Miroir de courant a structure de Wilson

Le montage Wilson MOS ne propose aucun amélioration significative par rapport au montage cascade. Pourtant, la fonctionnement en est différent. En effet, le montage cascade assure un fonctionnement continu le niveau de sortie V_{out} varie de 0 à $V_{out max}$. par contre, dans le montage Wilson le transistor M_2 est bloqué lorsque $V_{out} < V_T$.

Ce point apparait comme un inconvénient dans la conception d'une cellule analogique que peut être amené à fonctionner dans la zone de saturation.[9]

Le miroir de courant de Wilson que présenté dans la figure (1.13) comporte trois transistors MOS permet d'augmenter l'impédance de sortie en utilisant la courant réaction négative de la tension de polarisation V_{dd} .

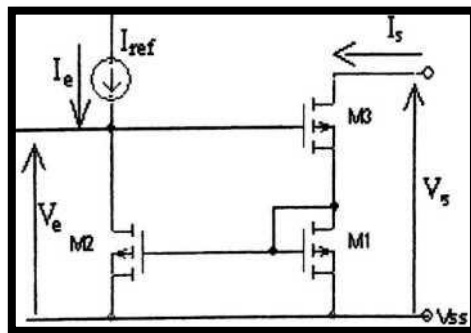


Figure (1.13) : Miroir de courant de Wilson MOS

Le circuit fonctionne avec une entrée de tension minimum calculée par la relation

$$V_{e min} = 2V_{Dsat} + 2V_T \tag{1.31}$$

Le tension de sortie presque égale a l'entrée et ça relation est de la forme suivant

$$V_{s \min} = 2V_{Dsat} + V_T \quad (1.32)$$

Les résistances d'entrée et de sortie sont calculées par les relations (1.33), (1.34) suivantes

$$R_e = \frac{g_{m2} + g_{o1} - g_{m1}}{(g_{m2} + g_{o2}) g_{o1}} \approx \frac{1}{g_m} \quad (1.33)$$

$$R_s = \frac{1}{g_o} + \frac{g_m}{2g_o^2} \approx \frac{g_m}{2g_o^2} \quad (1.34)$$

Avantage: Une impédance de sortie plus élevée.

Inconvénient: Basse oscillation de tension de sortie.

La reproduction de courant de référence I_{ref} en sortie n'est pas bonne quand le courant de référence est grand (c'est due à la graduation des V_{DS1} et V_{DS2}).

1.4 REALISATION D'UN AMPLIFICATEUR OPERATIONNEL DE TRANSCONDUCTANCE

1.4.1 Les caractéristiques d'OTA

L'amplificateur opérationnel de transconductance (OTA) est un amplificateur dont la tension d'entrée différentielle produit un courant de production. Ainsi, c'est un voltage a contrôlé la source actuelle (VCCS). Il y a d'habitude une contribution supplémentaire pour un courant pour contrôler la transconductance de l'amplificateur. L'OTA est semblable à un amplificateur opérationnel standard dont il a un haut stade de contribution de différentielle d'impédance et qu'il peut être utilisé avec la réaction négative.

Principales différences des amplificateurs opérationnels standards

- Sa production d'un courant contraste à ce d'amplificateur opérationnel standard dont la production est un voltage.
- il est d'habitude utilisé " la boucle ouverte " ; sans réaction négative dans les applications linéaires. C'est possible parce que l'ampleur de la résistance attachée à sa production contrôle sa tension de sortie Donc une résistance peut être choisie qui empêche la production d'entrer dans la saturation, même avec de hautes tensions d'entrée différentielles

Caractéristique non-idéales

Comme avec Top-ampère standard, l'OTA'S pratique a quelques caractéristiques non-idéales. Ceux-ci incluent :

- Non linéarité de stade de contribution à de plus hautes tensions d'entrée différentielles en raison des caractéristiques des transistors de stade de contribution.

Le stade de contribution s'est composé de deux transistors bipolaires raccordés dans la configuration d'amplificateur différentielle. Les caractéristiques de transfert de cette connexion sont linéaires environ pour les tensions d'entrée différentielles de 20 mV ou moins. C'est une restriction importante quand l'OTA est utilisé la boucle ouverte puisqu'il n'y a aucune réaction négative à linéarise la production. Un plan d'améliorer ce paramètre est mentionné ci-dessous.

- Sensibilité de température de transconductance.
- La variation de contribution et impédance de production, courant de polarisation de contribution et contribution a compensé le voltage avec le courant de contrôle de transconductance.

1.4.2 Différentes configurations d'OTA

On a présenté dans cette partie les cinq architectures de base d'amplificateur opérationnelle à transconductance les plus utilisées.

❖ L'OTA à un seul étage

Cette configuration est montrée dans la figure (1.14), C'est la configuration d'OTA la plus simple vitesse peut être très haute. Les inconvénients de cette configuration sont que le gain est plus bas et l'impédance de sortie est relativement basse.

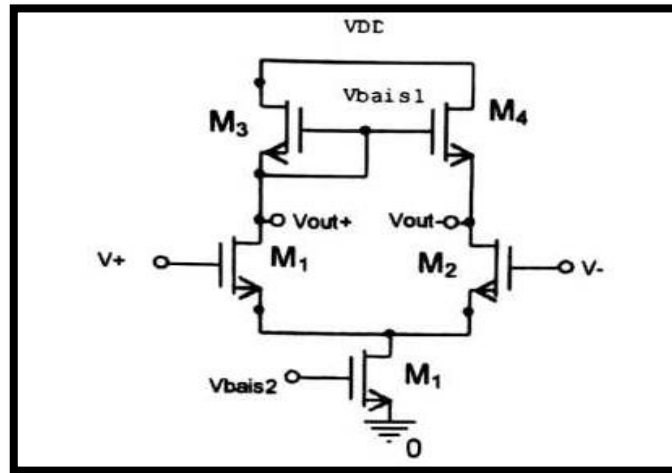


Figure (1.14) : l'OTA à un seul étage.

❖ L'OTA à deux étages

En ajoutant un autre étage à l'OTA simple étage pour obtenir un amplificateur à deux étages comme montre en la figure (1.15). Cette modification augmente le gain et l'impédance de sortie et le système devient plus complexe. La complexité réduite la vitesse de l'OTA, le circuit de compensation (RC, Cc) est également incluse pour assurer la stabilité de système.

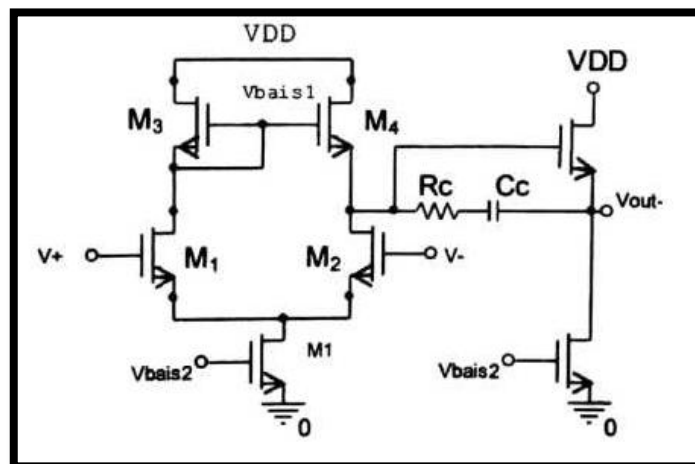


Figure (1.15) : l'OTA à deux étages.

❖ L'OTA Télescopique cascade

Cette configuration est montrée sur le schéma (1.16). La raison pour laquelle le gain de l'OTA en un seul étage est basse que l'impédance de sortie est basse. Pour augmenter l'impédance de sortie on a ajouté quelques transistors en cascade à l'étagé de sortie.

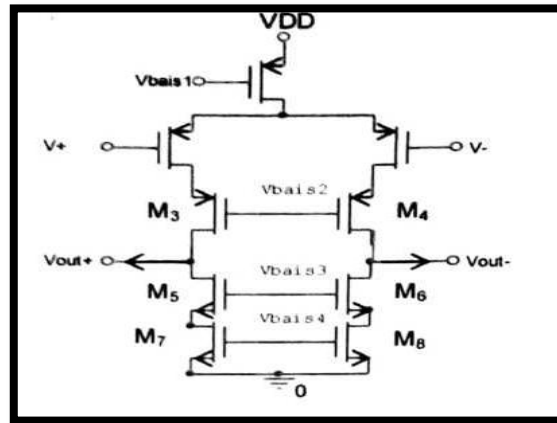


Figure (1.16) : l'OTA à Télescopique cascade.

❖ L'OTA Cascade Régulé

Cette configuration est montrée sur le schéma (1.17). La configuration Cascade réglé peut être employée pour augmenter plus le gain en tension sans rendement décroissant oscillation de tension. [5]

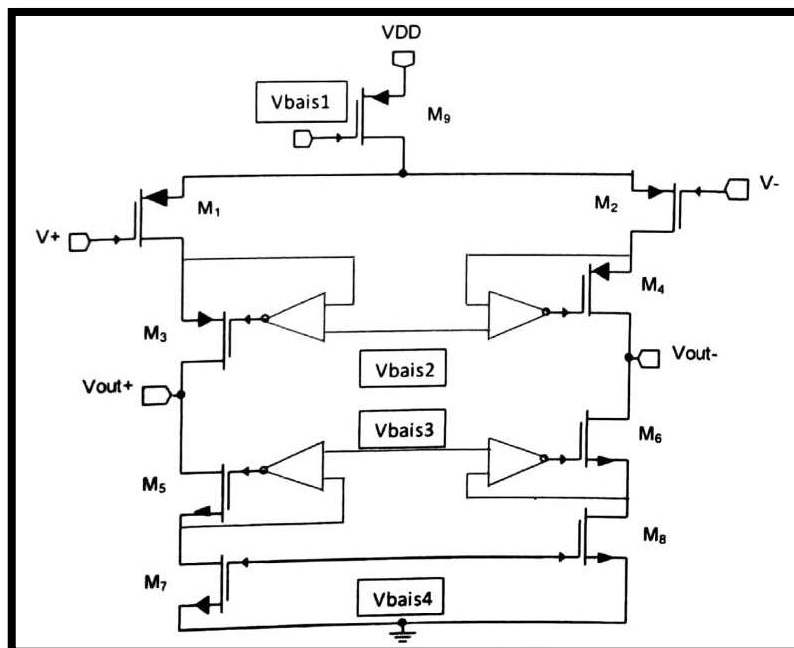


Figure (1.17) : l'OTA cascade réglé.

L'inconvénient de cette configuration est que ces amplificateurs supplémentaires pourraient réduire la vitesse de l'amplificateur global. Par conséquent, ils devraient être conçus pour avoir une grande largeur de bande passante

❖ L OTA monté en cascade

La configuration montée en cascade est montrée sur le schéma (1.18). L'amplificateur monté cascade est compromis entre l'amplificateur à deux étages et l'amplificateur télescopique cascade, l'OTA monté en cascade est caractérisé par un gain inférieur que l'amplificateur à deux étages et sa vitesse est inférieure que le cascade télescopique. [10]

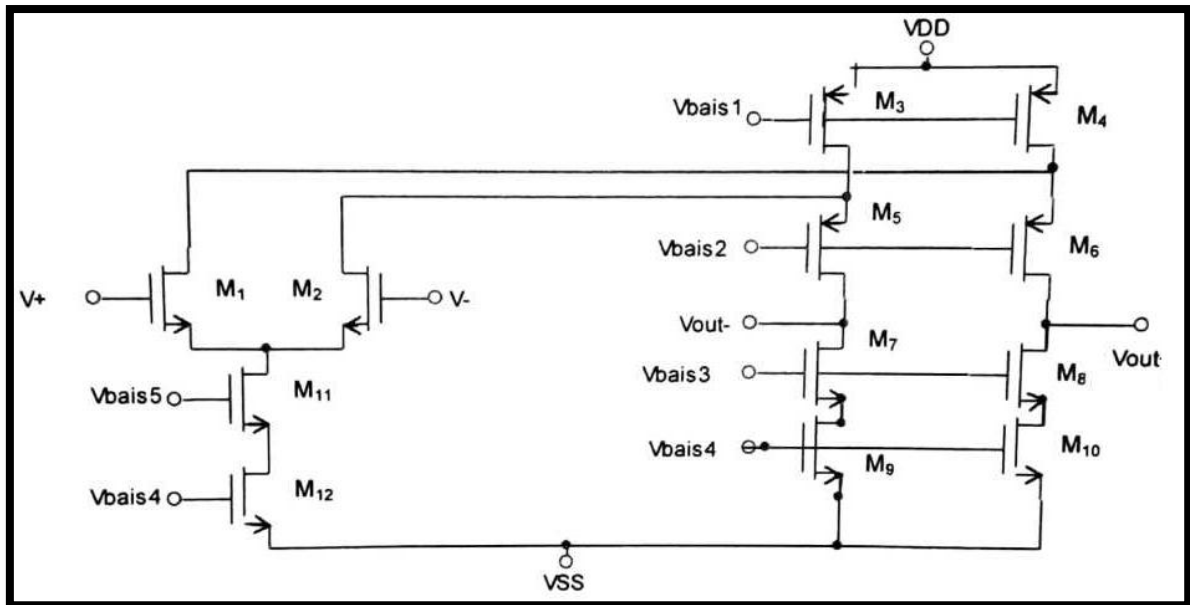


Figure (1.18) : l'OTA montré cascade.

CONCLUSION

Dans ce chapitre, on a étudié le rôle des transconductances G_m qui sont des cellules effectuent une conversion de la tension d'entrée en un courant à la sortie, en résumé, on peut considérer que le transistor MOS comme une résistance commandé par la tension de grille lorsque la tension drain source reste faible face à la tension de seuil. En technologie bipolaire on peut avoir un certain avantage potentiel sur des filtres CMOS qui peuvent les rendre compétitifs à basses fréquences <100 KHz. Dans un Premier temps, nous sommes intéressés à étudier les transistors MOS avec tous leurs principes de fonctionnement. Nous avons passé par la suite à l'ensemble des miroirs de courant les différentes configurations de l'OTA Cette modification de configuration augmente le gain et l'impédance de sortie.

Le prochain chapitre sera consacré nous avons parlons sur logiciel VHDL-AMS

CHAPITRE 02

Langage de VHDL-AMS

INTRADUCTION

La simulation analogique est beaucoup plus compliquée que la simulation logique ainsi plus de ressources (temps de calcul, mémoire). La simulation analogique implique la résolution d'équations différentielles et algébriques linéaires et non linéaires. Dans ce travail nous avons utilisé le langage VHDL-AMS car il aide à la simulation et à la simplification et nous aide à suivre et montrer les résultats de la simulation.

Dans ce chapitre nous allons parler de langage en général, y compris les avantages et les limites et l'évolution et le programme de simulation utilisé, ainsi que quelques exemples avant d'aborder le travail pratique dans le chapitre suivant.

2.1 Langage VHDL-AMS

Le langage VHDL-AMS, dont la dénomination officielle est VHDL 1076.1-1999, est une extension du langage VHDL "classique" 1076-1993 avec lequel il offre une compatibilité ascendante totale. Il constitue la synthèse entre plusieurs extensions analogiques de VHDL. Ce langage permet de modéliser tout système dont le comportement peut être décrit par des équations différentielles algébriques (Differential Algebraic Equations) en fonction du temps. Il peut prendre en compte des systèmes conservatifs ou non multi-technologiques.[11]

Le langage de description de matériel VHDL-AMS est un langage riche et relativement complexe. Comme tout langage, il possède une syntaxe et une ou plusieurs sémantiques, c'est-à-dire qu'il est défini par la vocabulaire et une grammaire et que toute instruction formée selon les règles de la syntaxe possède une ou plusieurs interprétations non ambiguës.

2.2 VHDL-AMS : AVANTAGES ET INCONVÉNIENTS

2.2.1 Avantages commerciaux

Le fait de disposer d'un langage commun à tous les acteurs permet la naissance de l'IP (*Intellectual Property*). Les investissements sont plus sûrs du fait d'un standard industriel, de l'indépendance par rapport au fondeur (au moins en *Front-End*) et de l'indépendance par rapport à un fournisseur d'outils de conception assistée par ordinateur.

De plus les ingénieurs sortent des écoles formées à ces techniques et leur mobilité en est améliorée.[12]

2.2.2 Avantages techniques

Le langage est moderne, puissant et général. Il est d'une très bonne lisibilité, il permet une haute modularité avec un typage fort (chaque objet doit être défini par un type) et supporte la généricité (le fait de pouvoir exprimer un modèle avec des paramètres qui ne seront connus qu'au moment de l'utilisation effective). Le temps et son utilisation sont solidement définis. La modélisation des conflits est laissée à l'utilisateur (fonction de résolution : modèles de court-circuit et de conflits de bus). Les ressources sont nombreuses dans une communauté large et active. Les activités de normalisation associées sont très nombreuses et entretiennent un standard vivant.[12]

2.2.3 Inconvénients

Le langage est puissant et général donc complexe (mais pas compliqué), les constructions possibles sont nombreuses et les premiers pas sont assez difficiles.

Il possède des limitations intrinsèques assez contraignantes et est un peu bâclé sur certains points (les méthodes d'entrées/sorties par exemple). La norme est assez « discrète » sur quelques points qui gagneraient à être éclaircis. Pour l'instant, les simulations sont prises en charge par des simulateurs existants pour lesquels on a construit un analyseur de code spécifique. Le support de la norme n'est donc pas encore complet et les constructions les plus avancées ne sont pas encore accessibles. Il n'existe pas de simulateur spécifique (natif) et les performances temporelles s'en ressentent. Les outils sont coûteux et ne se répandent pas très rapidement.

Les avantages l'emportent sur les inconvénients, qui ne sont pour certains d'entre eux que transitoires, et l'implantation de ce langage dans la communauté semble incontournable techniquement et commercialement.[12]

2.3 LIMITE DE VHDL-AMS

VHDL-AMS n'est cependant pas à même de proposer des instructions répondant à tous les besoins des concepteurs de modèles. Par exemple, l'utilisation des dérivations spatiales n'est pas prévue par le langage, ce qui rend délicat les

modélisations géométriques. Seules les dérivations temporelles sont acceptées par VHDL-AMS .[13]

Par ailleurs, même si le langage est à même de supporter des palliatifs à ses manques grâce à ses possibilités d'interfaçage avec d'autres langages (notamment le C/C++), la forme de ces interfaces n'est pas standardisée. De ce fait, les modèles ayant recours à des langages extérieurs à VHDL-AMS ne sont généralement pas portables .[11]

Même si VHDL-AMS laisse à l'utilisateur la possibilité de définir ses propres natures, il n'offre pas d'alternative possible à la sémantique de connexion faisant intervenir les lois de Kirchhoff généralisées. Cela devient un handicap lorsque l'on veut traiter d'autres systèmes de relations physiques. Il n'est, par exemple, pas possible de traiter la propagation des ondes électromagnétiques au moyen des terminaux, car les règles associées à cette propagation ne vérifient pas les lois de Kirchhoff .

Enfin, le fait que les simulateurs actuels soient basés sur des extensions et des modifications d'anciens simulateurs, et pas encore sur de nouvelles techniques de simulation spécifiques, implique des limitations dans les possibilités de simulation qui empêchent l'implémentation de certaines instructions du langage. C'est le cas de l'instruction PROCEDURAL qui pourrait nous permettre de simuler un bloc d'instructions séquentielles à chaque ASP par exemple. La méthode de résolution matricielle des simulateurs empêche quant à elle d'implémenter une instruction comme DISCONNECT qui permettrait de retirer un élément du système, ce qui modifierait dans le même temps la structure de la matrice de calcul. Or cette opération ne peut être refaite en cours de simulation.[13]

2.4 CHOIX DU LOGICIEL DE SIMULATION

Comme énoncé précédemment, notre choix s'est porté sur le VHDL-AMS, en partie à cause de la diversité des simulateurs disponibles pour ce langage. En effet, l'offre logicielle dans ce domaine est très importante, mais également très variée.

Outre la concurrence qui fait naître des outils similaires, l'évolution dans l'utilisation du langage lui-même a fait émerger plusieurs philosophies de conception. Nous avons donc dû choisir parmi tout cela le simulateur le plus adapté à nos besoins.

Important de pouvoir concevoir des modèles qui fassent cohabiter des composants de différents langages. Pour cela, il faut pouvoir les interfacer. La plupart des logiciels du marché permettent ces interactions, mais elles sont le fruit de démarches propriétaires.

En effet, la norme VHDL-AMS ne donne aucune information sur la façon dont le langage devrait Interagir avec d'autres. De ce fait, la portabilité des modèles complexes est extrêmement réduite.[12.13]

Il serait intéressant que la norme définisse une façon d'interagir avec l'extérieur (un prototype d'appel de fonction ou une instruction propre par exemple), de manière à donner une direction aux développeurs de simulateurs. C'est cependant une tâche très ardue si l'on veut essayer de mettre au point un mécanisme simple qui permette d'accéder à n'importe quel langage étranger sans pour autant en limiter les possibilités.[13]

2.5 Simplorer

2.5.1 Le logiciel de simulation (Simplorer)

L'offre logicielle dans ce domaine est très importante, mais également très variée. Outre la concurrence qui fait naître des outils similaires, l'évolution dans l'utilisation du langage lui-même a fait émerger plusieurs philosophies de conception. Nous avons donc dû choisir parmi tout cela le simulateur le plus adapté à nos besoins.

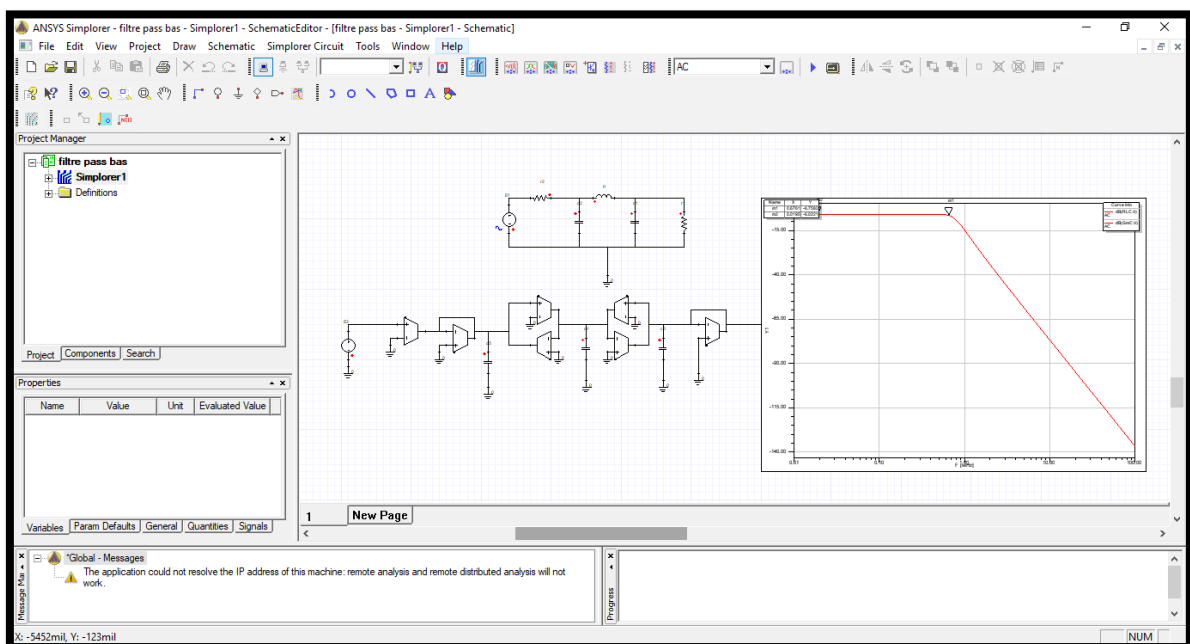


Figure (2.1): Vue schématique d'un circuit multi-domaines dans Simplorer 11.

Ce simulateur appartenant à la dernière génération utilise un noyau de simulation VHDL-AMS issu du simulateur hAMStEr, disponible jusqu'alors gratuitement sur Internet. Ce logiciel supporte l'interfaçage entre les langages et logiciels tels que VHDL, VHDL-AMS, C, Simulink, Mathcad, et la suite de logiciels dédiés à la conception et à la simulation des systèmes électromagnétiques d'Ansoft.

De plus, Simplorer utilise un langage propriétaire (SML) et qui lui permet d'utiliser une bibliothèque de primitives propres faisant intervenir des clones des modèles SPICE les plus utilisés et d'autoriser certains réseaux de Petri. [12]

Son interface intuitive et riche en couleurs laisse une grande marge de manœuvre tant au concepteur pour l'écriture des modèles et le dessin des symboles associés, qu'à l'utilisateur qui peut mettre facilement en avant les différents blocs de son schéma et y incorporer directement les résultats de simulation qu'il souhaite afficher, rendant ainsi la feuille de schéma utilisable directement pour un rapport écrit.

Dans un environnement graphique comme celui de Simplorer, la représentation des composants devient un enjeu majeur de la compréhension par le plus grand nombre d'utilisateurs possible. Les gestionnaires de modèles et de symboles permettent en cela de leur associer des représentations graphiques, statiques, symboliques et explicites[13].

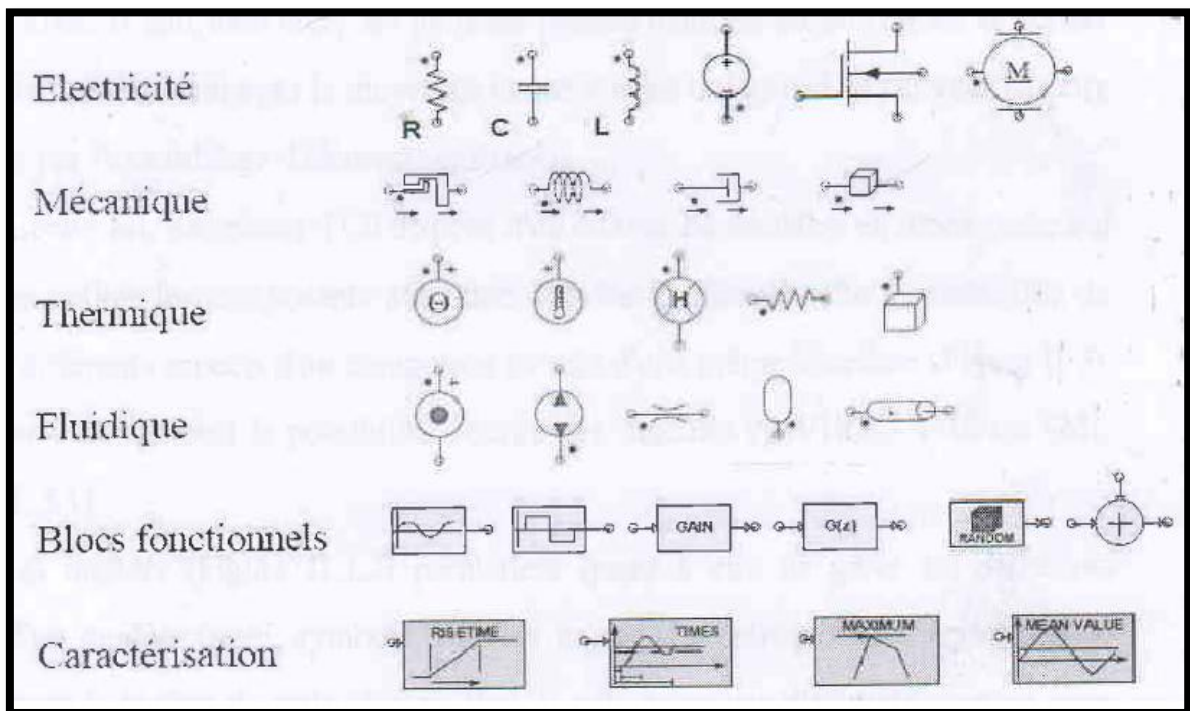


Figure (2.2): Exemples de symboles extraits de la bibliothèque standard de Simplorer.

Dans le cadre d'un langage comme VHDL-AMS qui permet de simuler différents champs de la physique en interdisant les connexions abusives entre domaines, il peut être intéressant d'avoir recours à un code de couleurs dépendant de la "NATURE" des ports utilisée. Cette possibilité est offerte par défaut dans Simplorer Figure (2.2), tout en offrant à l'utilisateur la faculté de personnaliser complètement ce jeu de couleurs, mais également celles de tout élément du schéma. [11.12]

Cette option est très intéressante lorsque l'on veut faire ressortir des portions de circuit qui ne peuvent être traitées en utilisant les terminaux.

2.5.2 La création de modèles en mode texte

Bien que la conception graphique apporte des solutions à un grand nombre de cas de figures ou permette d'avoir recours aux bibliothèques de composants adaptées, sans être confronté à leur code VHDL-AMS, elle ne résout pas tout.[14]

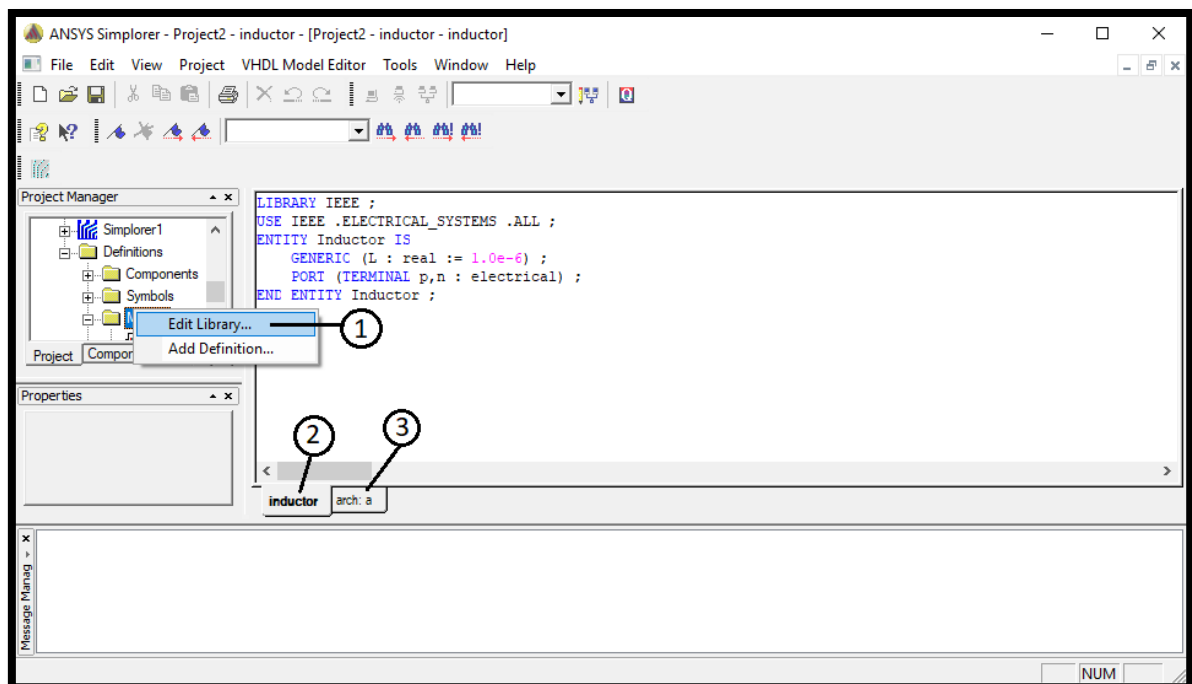


Figure (2.3): Interface de conception textuelle des modèles.

En effet, il faut bien créer les modèles utilisés dans les bibliothèques et donner aux spécialistes des langages le moyen de concevoir les objets qui ne peuvent pas être construits par l'assemblage d'éléments existants.

A cette fin, Simplorer 11 dispose d'un éditeur de modèles en mode texte qui permet de définir les composants avec une certaine facilité. Il offre la possibilité de créer les différents aspects d'un composant au sein d'une même interface (Figure 2.3).

On y trouve notamment la possibilité d'écrire des modèles en VHDL-AMS ou SML (1) (figure 2.3). [14]

Les onglets (2) (Figure 2.3) permettent quant à eux de gérer les différents aspects d'un modèle (nom, symbole, fichiers impliqués, entrées/sortie, code). En ce qui concerne la fenêtre de code (3) (Figure 2.3), elle comporte différents boutons pour créer/supprimer l'"ENTITY" et des "ARCHITECTURES" qui sont organisées de manière ingénieuse en onglets, et vérifier que le code écrit peut être compilé par Simplorer. La fenêtre comporte également un bouton "ENCODE" pour compiler le modèle au sein de la bibliothèque Simplorer. Ceci permet d'empêcher l'accès au code source du modèle et donc d'en protéger l'IP, mais au détriment de sa portabilité.

2.6 Modèle VHDL-AMS

2.6.1 Structure d'un modèle VHDL-AMS

Tout modèle (ou composant) décrit par VFIDL-AMS se compose de deux parties (ou objets) : la première partie est l'ENTITY et la deuxième l'ARCHITECTURE. L'ENTITY est la partie (ou l'interface) qui communique entre le monde extérieur et le modèle au moyen de deux objets : GENERIC et PORT. Nous pouvons comparer l'ENTITY, une boîte noire où seuls les nœuds sont visibles, une partie de ces nœuds sont les ports d'entrée/sortie. Les GENERICS sont des constantes (ou des variables statiques), les paramètres, qui peuvent être modifiés par la suite. Les PORT sont les variables ou les nœuds dynamiques. Pour contrôler nos paramètres d'entrée, nous pouvons ajouter une autre partie qui est optionnelle et qui se trouve entre BEGIN et END de l'ENTITY ainsi, qu'on peut ajouter des déclarations qui sont de type global.

L'ARCHITECTURE représente une des descriptions possibles de la fonction du modèle. Une ARCHITECTURE réfère toujours à une unique ENTITY et contient les déclarations utilisées dans l'ENTITY (les constantes déclarées en GENERIC, les nœuds déclarés en PORT etc.).[14]

L'ARCHITECTURE contient toutes les déclarations locales, comme par exemple les déclarations des fonctions et des procédures, les constantes, les terminaux, les types, les variables etc. Elle contient aussi les équations du modèle.

Pour une ENTITY donnée, il peut y avoir plusieurs ARCHITECTURE, qui lui font appel avec différents types de description et pour une ARCHITECTURE donnée, il y a une et une seule ENTITY. Figure (2.4). [14]

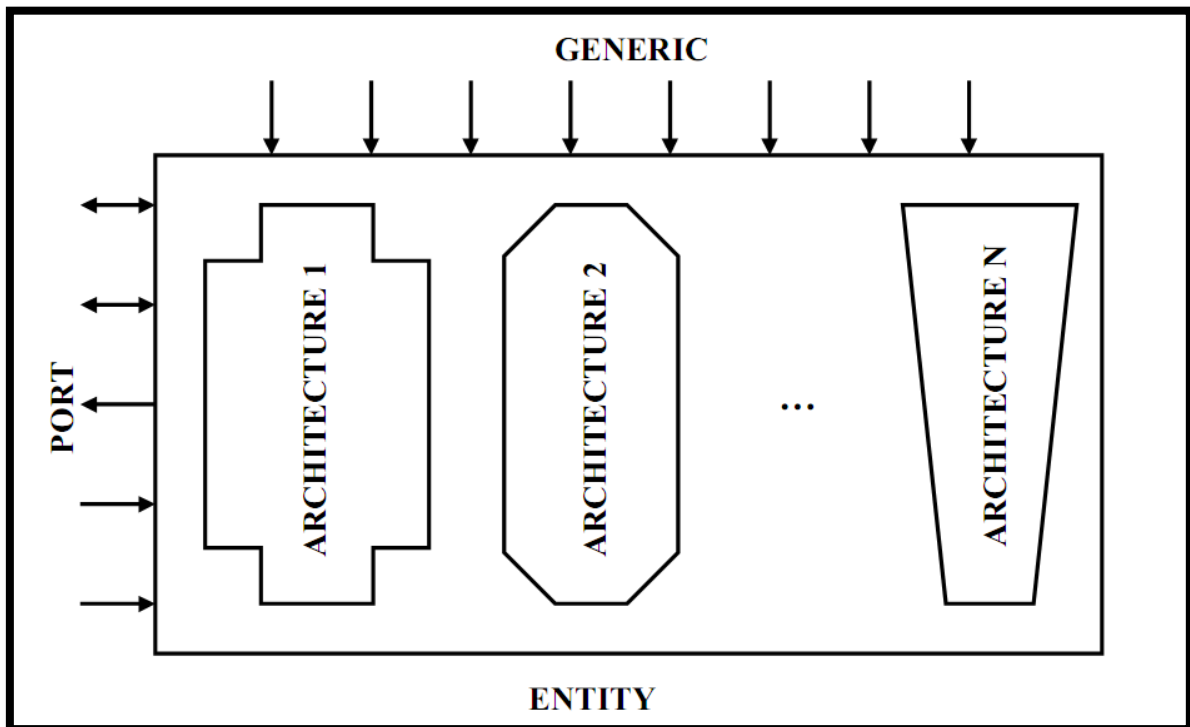


Figure (2.4): Structure d'un modèle VHDL-AMS [14].

2.6.2 Classe d'objet

2.6.2.1 Quantité

Les inconnues des DAE introduites précédemment sont appelées les quantités (QUANTITY) et ces dernières constituent de nouvelles classes d'objets dans VHDL-AMS, ces objets retiennent l'information jusqu'à la prochaine période de résolution.

Mais, les quantités prennent leurs valeurs comme résultat d'une résolution qui est effectuée dans le solveur analogique. Ce mécanisme est propre aux quantités et de cette façon, ils constituent une classe distincte d'objets. Les quantités doivent être de type réel flottant. [13]

Syntaxe

Quantity qa, qb :Real ;

Beaucoup d'opérations sont associées aux quantités, par exemple les dérivées et les intégrales qui sont définies dans VHDL-AMS comme des attributs prédéfinis.

Pour chaque quantité Q : on note $Q'\dot{}$ pour désigner la quantité du même type que Q qui représente la dérivée de Q en fonction du temps. On note aussi $Q'\text{integ}$ pour désigner une quantité du même type que Q qui représente l'intégration de Q en fonction du temps de 0.0 à l'instant courant. Pour les dérivées des ordres supérieurs, il suffit d'écrire : $Q'\dot{\dot{}}$ (ordre 2). Il en est de même pour les intégrales avec $Q'\text{Integ}'\text{Integ}$ (ordre 2). [15]

2.6.2.2 Terminal et Nature

Les **TERMINALS** fournissent des points de connexion interne au modèle: au niveau architecture ou externe: au niveau entité (PORT). Les terminaux sont souvent utilisés pour les systèmes conservatifs car les branches sont utilisées pour des systèmes interconnectés donc, des systèmes qui suivent une loi de conservation d'énergie. Rappelons que pour les systèmes non conservatifs, la connexion se fait à travers les quantités (les inconnues), de ce fait, il apparait un système couplé par des quantités d'ou la création des équations différentielle et algébrique pour décrire le comportement d'un système dynamique. Pour les systèmes conservatifs, les quantités ne sont pas associées directement mais à travers les terminaux. Les terminaux ne contiennent aucune valeurs mais ce sont les quantités associées qui l'ont pour former le DAE, donc, son rôle est de faciliter la description des systèmes conservatifs.[15]

Syntaxe

Terminal (in1, in2 : in Real);-- noeud interne (architecture)

Port (terminal, in1, in2 : in Real);--noeud externe (entity)

Les quantités associées sont appelées quantité de branche (branch quantity) qui se décomposent en deux éléments la quantité aux bornes de la branche (across quantity) qui représente l'effort lié à l'effet et la quantité à travers la branche (through quantity) qui représente le flot lié à l'effet. La quantité aux bornes ou à travers une branche forme une structure de type nature (domaine physique ou discipline). Les natures se décomposent en

deux: nature simple ou nature composé avec un sous-élément scalaire qui est de nature simple. Tableau (2.1)

Nature	Effet	Effort
Electrique	Tension	Courant
Thermique	Température	Puissance
Hydraulique	Pression	Début
Mécanique et translation	Vélocité	Farce
Mécanique et rotation	Angle de rotation	Torsion

Tableau (2.1): Effort et effet pour différents domaines [15].

Syntaxe

Subtype Voltage is Real tolerance "tol_voltage";

Subtype courant is Real tolerance "tol_courant";

Nature Electrical is voltage across current through;

Terminal t1, t2 : Electrical;

Quantity v across i1, i2 through t1 to t2;

La référence doit être fournie parce que toutes les quantités *across* sont différentielles et elles doivent avoir une référence stable qui est considéré comme le zéro, donc on doit choisir pour chaque domaine une référence qui soit différente de toutes les autres références.

2.6.3 Déclaration simultanée

VHDL-AMS ajoute aux deux types d'instructions de VHDL, séquentielle et concurrente, un nouveau type d'instruction pour les équations différentielles et algébriques: l'instruction simultanée. Elle inclut les expressions VHDL qui peuvent être évaluées de manière ordinaire.

La déclaration simultanée supporte toute expression VHDL légale qui s'évalue à une valeur de type réel ou dérivé de ce type.

L'exemple de la résistance où la déclaration simultanée représente la loi d'Ohm est une parfaite illustration. Pour décrire le comportement non-linéaire de certains systèmes analogiques, la déclaration simultanée est associée aux déclarations IF-USE, et CASE.

Le nouveau concept de VHDL-AMS est présenté par l'exemple d'un circuit limiteur de tension. La modélisation par la déclaration simultanée IF-USE présente bien les trois zones de fonctionnement et la prise en compte des discontinuités de la caractéristique désirée. [16]

Syntaxe

```
entity limiter is

generic (gain, limit : real);

port (terminal inp, inm, p, m : electrical);

end entity limiter;

architecture simultanee of limiter is

quantity vin across inp to inm;

quantity v across i through p to m;

begin

if gain*vin > limit use

V= =limit;  --instruction simultanée

elsif gain*vin < (-limit) use

V= =(-limit);  --instruction simultanée

else

V= =gain*vin;  --instruction simultanée

end use;

end architecture simultanee;
```

2.6.4 Modèles de base

Exemple de création un modèle de résistance, inductance et capacité par VHDL-AMS est représenté en Figure (2.5)

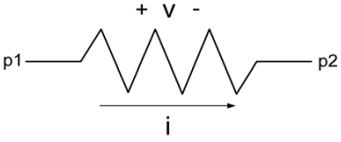
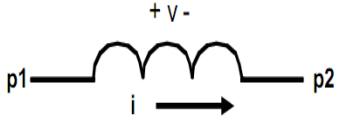
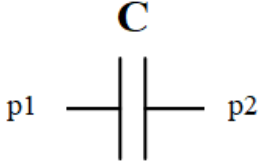
<pre> Use resistance simple : library IEEE; use IEEE.electrical_system.all; entity resistor is generic (res : real := 10.0e3; -- resistance value) port (terminal p1, p2 : electrical); end entity resistor; architecture ideal of resistor is quantity v across i through p1 to p2; begin i == v / res; end architecture ideal; </pre>	$U = R * I$ 
<pre> Use inductance simple : library IEEE; use IEEE.electrical_systems.all; entity inductor is generic (ind : real := 1.0e-3; -- inductance value) port (terminal p1, p2 : electrical); end entity inductor; architecture ideal of inductor is quantity v across i through p1 to p2; begin v == ind * i'dot; end architecture ideal; </pre>	$U = L x \frac{di}{dt}$ 
<pre> Use conductance simple : library IEEE; use IEEE.electrical_systems.all; entity capacitor is generic (cap : real := 1.0e-6; -- conductance value) port (terminal p1, p2 : electrical); end entity capacitor; architecture ideal of capacitor is quantity v across i through p1 to p2; begin i == cap * v'dot; end architecture ideal; </pre>	$U = C x \frac{dU}{dt}$ 

Figure (2.5): Model de résistance, inductance, capacité par VHDL-AMS.

2.7 Apport de VHDL-AMS

Les caractéristiques de ce langage par rapport à d'autres sont décrites ci-après :

- **La modélisation mixte :**
 - *Quantity* et *Terminal* sont deux objets introduits pour d'écrire la simulation comportementale à temps continu. *Quantity* décrit le résultat d'une fonction analytique en fonction du temps. *Quantity* peut être utilisé en conjonction avec l'objet d'événement discret *signal* pour représenter la modélisation mixte d'un système. *Terminal* représente les nœuds des branches *across* ou *through*.
 - L'instruction *break* dans VHDL-AMS est utilisée pour exprimer la discontinuité dans une simulation de temps continu et couramment utilisée comme moyen de communication (ou synchronisation) entre la simulation à temps continu et discret.
- **La modélisation comportementale**
 - Le comportement d'un système continu peut être décrit par un ensemble d'équation algébrique et différentielles (DAE : *Differential and Algebraic Equations*) et par des instructions simultanées. Ces instructions simultanées expriment formellement les DAEs qui déterminent les valeurs des quantités du modèle.
 - *Signal* (quantité numérique) est utilisé dans la description d'un système à temps discret.
 - Les quantité implicites, comme *Q'dot* et *Q'integ* expriment le comportement dynamique (respectivement dérivation et intégration) de quantité qui leur sont associés.
- **Transmission de donnée :** VHDL-AMS supporte les systèmes conservatifs (loi de *Kirchhoff* pour les circuits électriques) pour modéliser les systèmes physiques qui sont représentés par les quantités et non-conservatifs pour modéliser le flot de données d'un système qui est représenté par les signaux (*signal*). Les deux types forment le système mixte.
- **Modélisation mixte et multi-technologie :** VHDL-AMS ne supporte pas seulement le domaine électrique, mais aussi n'importe quel système physique (hydraulique, thermique etc.) qui peut être décrit en utilisant les équations algébriques et différentielles ou en utilisant d'autres langages qui peuvent

s'interfacer avec VHDL-AMS (ex : C, System C, Verilog-(AMS), ModelSim etc.).

La résolution de ces systèmes doit inclure la gestion des discontinuités.

D'autre part, il faut respecter les exigences au niveau des interactions entre partie numérique et partie continue des systèmes mixtes. *Nature* représente le domaine technologique pour les systèmes conservatifs. *Across*, *through* et *quantity* préservent la loi de conservation dans le système physique.

- **La transparence** : VHDL-AMS n'a pas de modèles primitifs (prédéfinis), qui sont déjà implantés. Le concepteur possède la flexibilité de modéliser ses libertés de modifier les modèles pour les adapter à ses besoins. [14]

CONCLUSION

Dans ce chapitre, nous avons décrit le cheminement qui nous a conduits à élaborer un outil spécifique à base de VHDL-AMS. Nous avons vu aussi l'inconvénient et l'avantage de VHDL-AMS. L'évolution des simulateurs dans le sens de la dernière génération devrait se voir renforcée avec une prise en charge plus complète et plus centrale de VHDL-AMS. Cette tendance s'observe déjà au sein de Simplorer 11.0 qui propose une meilleure implémentation de la norme et qui a uniformisé ses interfaces de composants quel que soit le langage utilisé.

Toutes ces notions seront appliquées dans le chapitre III (partie simulation).

CHAPITRE 03

Réalisation des filtres a
base de la cellule Gm-C

INTRADUCTION

Les techniques d'OTAs sur lesquelles sont branchées une capacité sur la sortie dont la définition équivalente est symbolisée par Gm-C sont généralement employées pour concevoir des filtres dans le domaine de petits signaux. La simulation des filtres de type OTA-C équivalent aux filtres passifs se caractérise par l'usage exclusif de composants passifs (résistances, conductances, inductance) et la simulation des filtres de types OTA-C équivalent aux filtres actifs qui utilisent au moins un composant actif (transistor, amplificateur opérationnel). Dans ce chapitre on faire la conception du filtre passive et puit on donne leur équivalent a partir du filtre active.

3.1 CARACTERISTIQUE DE L'INTEGRATEUR GM –C

Le rôle de la cellule Gm est de convertir la tension appliquée à ses bornes d'entrée en courant proportionnel à la valeur de sa transconductance. Pour obtenir un intégrateur, il suffit d'y ajouter une charge capacitive à sa sortie [18,19].

On obtient alors le circuit présenté à la figure (3.1).

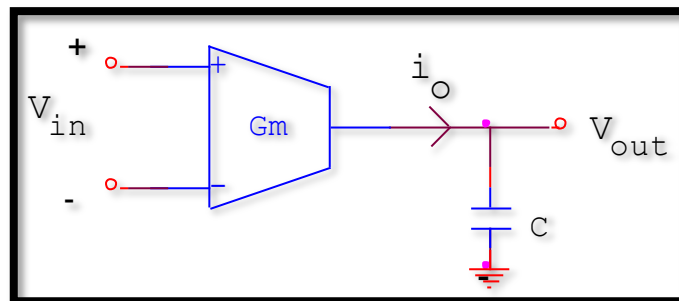


Figure (3.1) : Simple intégrateur Gm-C.

Si tout le courant généré par la cellule Gm se dirige vers la capacité C, ce qui donne une tension entre la borne de capacité c'est-à-dire si la tension V_{out} , alors la fonction de transfert de l'intégrateur tel que démontrée par les équations (3.1) est :

$$i_{out}(s) = Gm \times V_{in}(s) \quad (3.1a)$$

$$V_{out}(s) = \frac{i_o}{sC} = \frac{Gm}{sC} V_{in}(s) \quad (3.1b)$$

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{Gm}{sC} \tag{3.1c}$$

Il y a d'autres réalisations d'intégrateur Gm-C présentée sur la figure (3.2), réalisée à partir d'OTA différentielle. Sur la figure (3.2) est montrée deux réalisations différentes d'un intégrateur différentiel, bien que le circuit figure (3.2(b)) a quatre fois la valeur de capacité que l'autre, cette façons de relier les capacités donne une sortie en courant positive et négative qui génère deux tensions V_{out}^+ et V_{out}^- [17.18].

Quoi que les deux circuits donnés ont la même formule de l'intégrateur, ceci à partir de l'étude sur le courant pour chaque figure

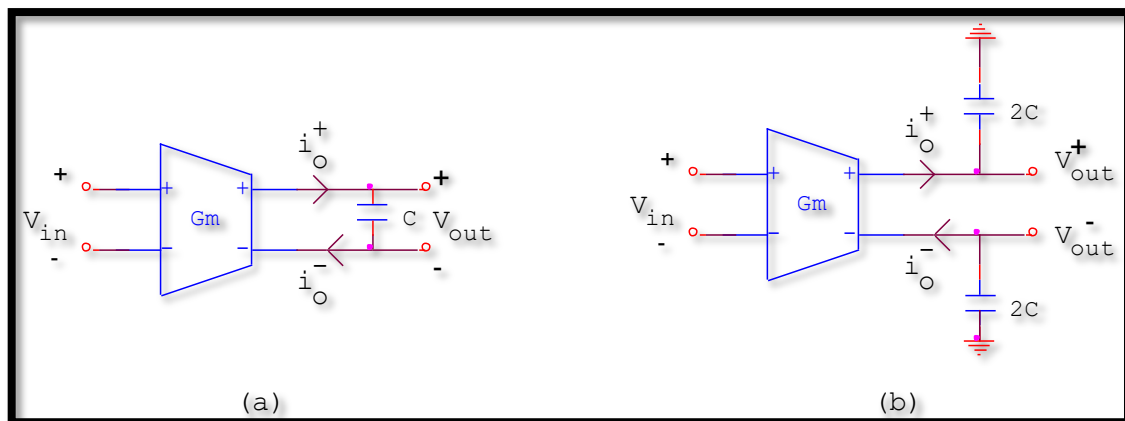


Figure (3.2) : Intégrateur différentiel réalisé par la cellule de transconductance différentielle Gm.

- D'après la figure (3.2(a)) on trouve :

$$V_{out} = \frac{i_o^+}{sC} = \frac{|i_o^-|}{sC} = \frac{Gm}{sC} V_{in} \tag{3.2}$$

- D'après la figure (3.2(b)) on trouve :

$$i_o^+(s) = + Gm \times V_{in}(s) \tag{3.3a}$$

$$i_o^-(s) = - Gm \times V_{in}(s) \tag{3.3b}$$

Et la tension différentielle de sortie est :

$$V_{out} = V_{out+} - V_{out-} = \frac{i_o^+}{s2C} - \frac{i_o^-}{s2C} = \frac{Gm}{sC} V_{in} \tag{3.4}$$

A partir de ces équations (3.2) et (3.4) on obtient la même formule de l'intégrateur:

$$\frac{V_{\text{out}}(s)}{V_{\text{in}}(s)} = \frac{G_m}{sC} \quad (3.3e)$$

3.2 LES GYRATEURS

En 1948 TELLEGEN a présenté le gyrateur comme un élément de l'électronique idéal. Un gyrateur idéal est un élément à deux ports passifs et non accordables comme représenté schématiquement sur la figure (3.3), et défini par la formule montrée dans l'équation (3.5), où r est la résistance du gyrateur. [19]

Le gyrateur est un quadripôle actif, dont la tension d'entrée (respectivement de sortie) est directement proportionnelle au courant de sortie (respectivement d'entrée).

3.2.1 Définition de gyrateur

Un gyrateur est un quadripôle actif qui présente, entre autres, la propriété d'inverser sur une paire de bornes, l'impédance présente sur l'autre paire. Cette inversion fait par l'intermédiaire d'une impédance, caractéristique du quadripôle, appelée impédance de gyration. Le plus souvent, cette impédance se ramènera à une résistance pure, r

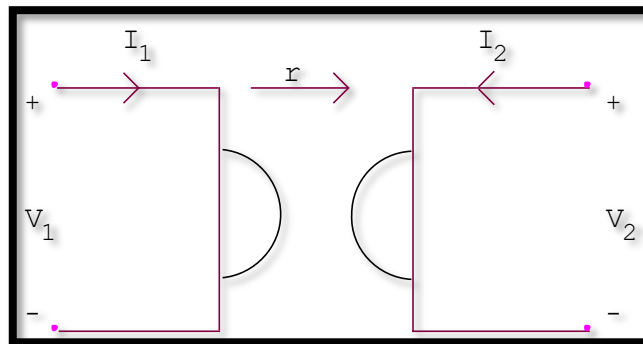


Figure (3.3): Le symbole de gyrateur.

La figure (3.3) donne une représentation symbolique du gyrateur réel, telle qu'elle peut être déduite de ses deux relations caractéristiques.

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & -r \\ r & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (3.5)$$

Un gyrateur Chargé par une impédance Z_L comme montré dans la figure (3.4(a)) donne son équivalent par utilisation de l'équation (3.5), une impédance d'entrée de formule:

$$Z_{in} = \frac{V_1}{I_1} = \frac{r^2}{Z_L} \quad (3.6)$$

Donc par cette méthode, on obtient l'équivalent de l'inductance par gyrateur chargé par une capacité comme montrée sur la figure (3.4(b)), et l'équivalent d'une capacité par un gyrateur chargé par une inductance comme montré sur la figure(3.4(c)).

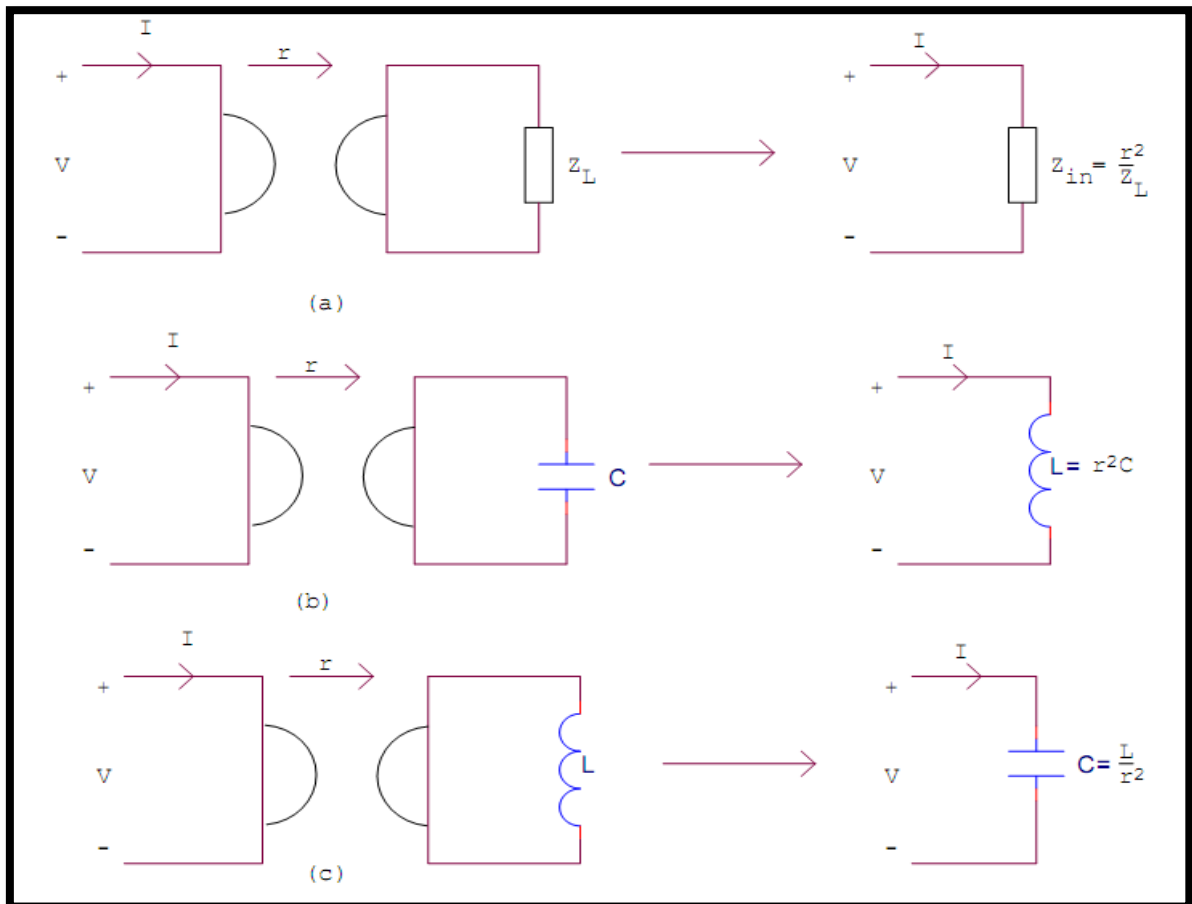


Figure (3.4): L'équivalent d'un gyrateur chargé par un élément passif.

3.2.2 Réalisation du gyrateur avec des transconductances:

Il est possible de constituer un gyrateur à l'aide de composants discrets (transistors,...etc.) Cependant les amplificateurs opérationnels de transconductance sont particulièrement bien adaptés à ce genre d'applications; ils seront donc utilisés fréquemment dans les montages proposés

Un gyrateur réel peut être construit avec des éléments actifs tels que des transconductances. Pour les filtres en haute fréquence, la réalisation de gyrateur avec des transconductances est préférable (résistance de gyrateur simulée par les transconductances)

[19.20]. L'utilisation des gyrateur permet de réaliser des filtres sans inductance, en remplaçant chacune d'elles par son équivalent : gyrateur chargé par une capacité. Il ne s'agit pas véritablement de filtres actifs puisque, entre autres, les impédances caractéristiques en entrée et en sortie subsistent.

Donc il suffit d'opérer la transformation inductance-gyrateur + capacité.

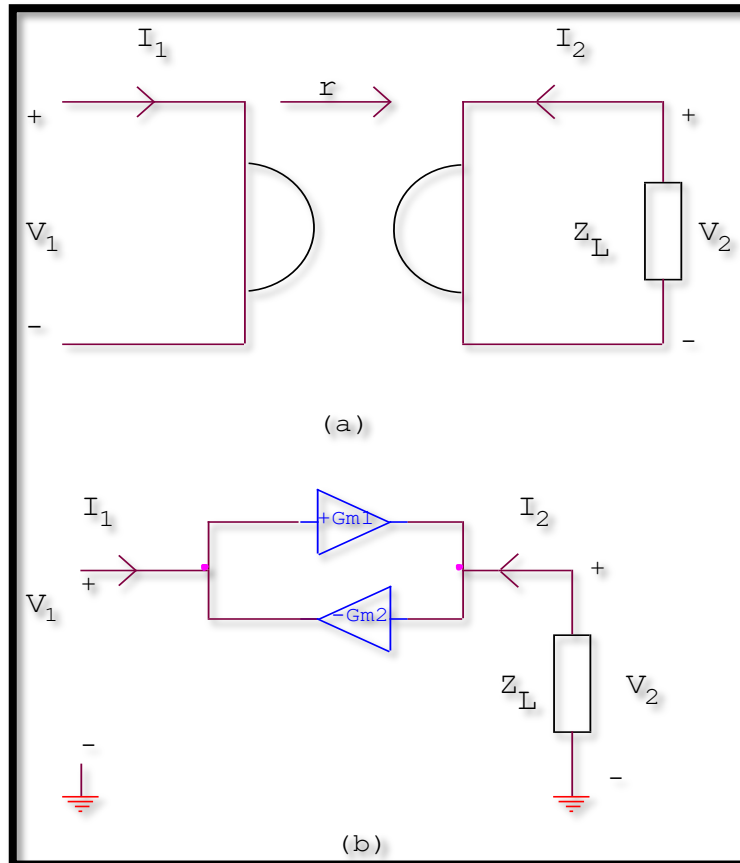


Figure (3.5): a) Modèle de gyrateur b) Réalisation de modèle gyrateur par la transconductance.

Le deuxième schéma (3.5(b)) présente le modèle gyrateur du quadripôle. Il se compose de deux transconductances; une avec entrée inverseur et l'autre non inverseur. Lorsque $r = \frac{1}{Gm_1} = \frac{1}{Gm_2}$

donc on obtient la matrice suivante :

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & -r \\ r & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{Gm_1} \\ \frac{1}{Gm_2} & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (3.7)$$

La simulation d'une inductance série nécessite un gyrateur flottant construit à partir de transconductance est donné par la figure (3.6).

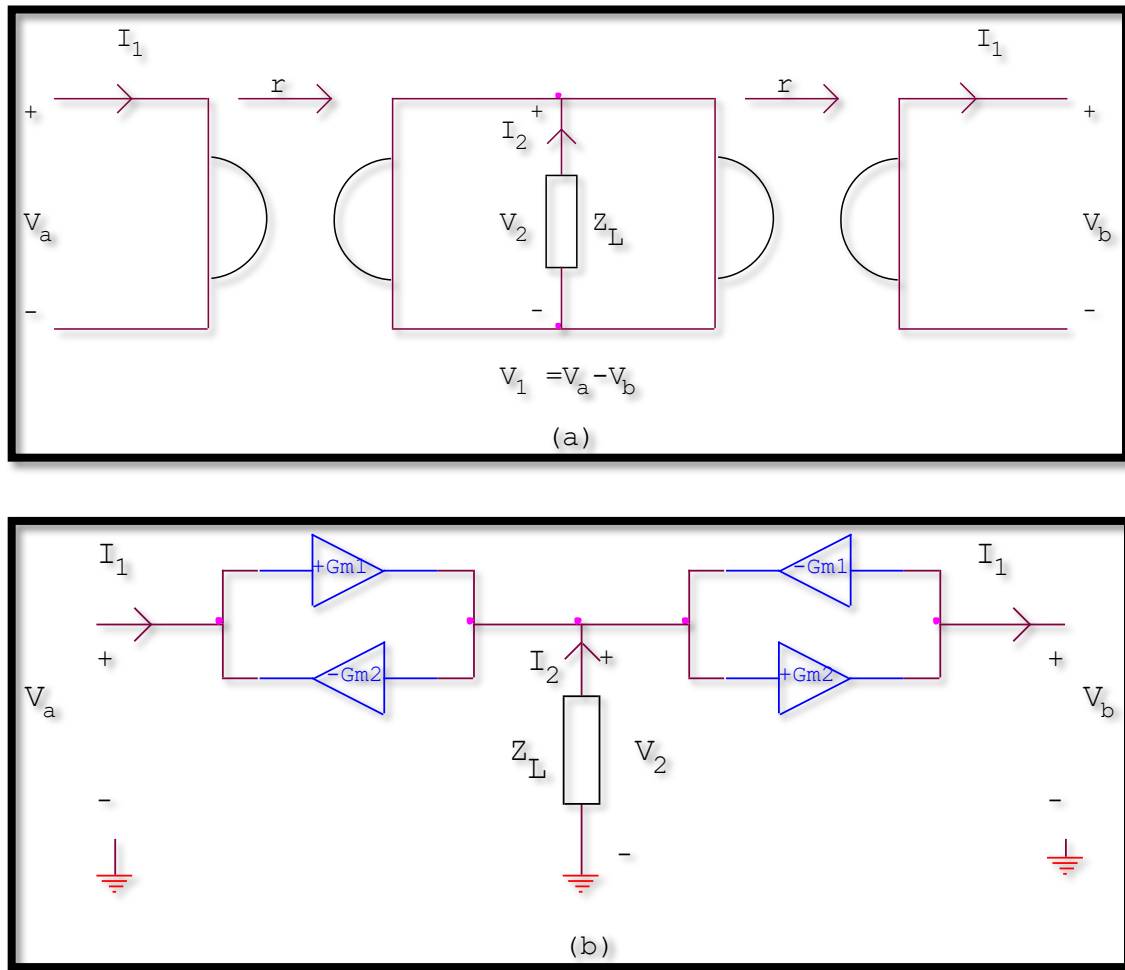


Figure (3.6): a) Gyrateur flottant b) L'équivalent de gyrateur flottant construit par la transconductance.

D'après la figure (3.6(b)) on trouve les relations suivantes:

$$V_2 = -Z_L I_2 = -Z_L Gm_1 (V_b - V_a) \tag{3.8a}$$

$$I_1 = -Gm_2 V_2 \tag{3.8b}$$

En combinant les relations incidences on obtient l'impédance d'entrée:

$$\frac{V_a - V_b}{I_1} = \frac{1}{Gm_1 Gm_2 Z_L} \tag{3.9}$$

Donc l'équivalent de gyrateur flottant chargé par Z_L donne une impédance d'entrée de formule:

$$Z_{in} = \frac{1}{Gm_1 Gm_2 Z_L} \tag{3.10}$$

L'équivalent d'une inductance flottante est obtenu en chargeant le gyrateur flottant par une capacité.

3.2.3 Modèle du gyrateur (inductance, résistance)

La simulation d'une résistance et d'inductance par gyrateur utilisant des OTAs est représentée par la figure (3.7) [20]. Une résistance peut être simulée en utilisant une cellule Gm telle que montrée sur la figure (3.7(c)). Une résistance flottante peut être réalisée en utilisant un double suiveur de transconductance Gm_1 et Gm_3 branché respectivement par Gm_2 et Gm_4 .

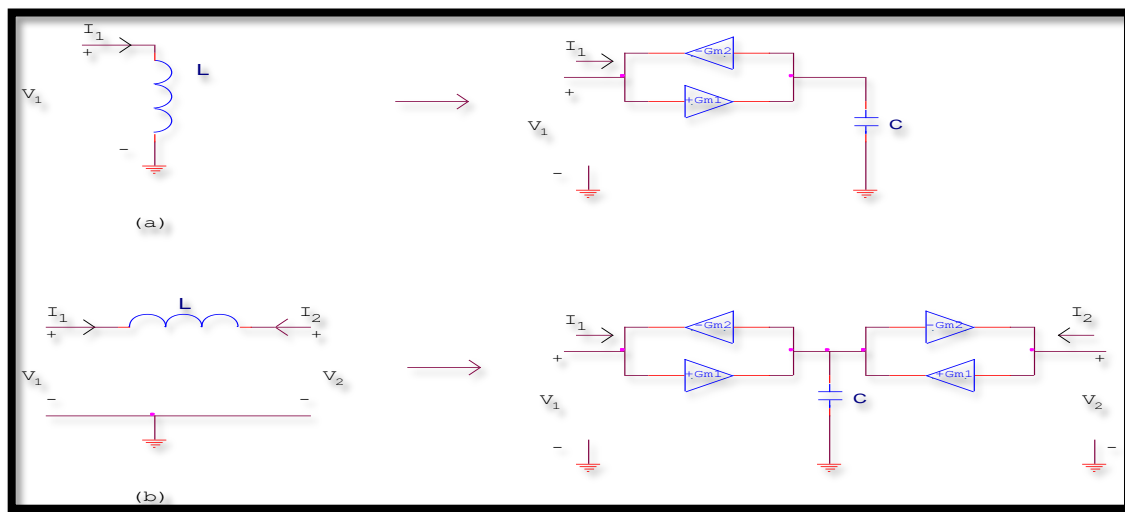


Figure (3.7): Modèle d'un gyrateur a) d'une inductance, b) d'une inductance flottante,

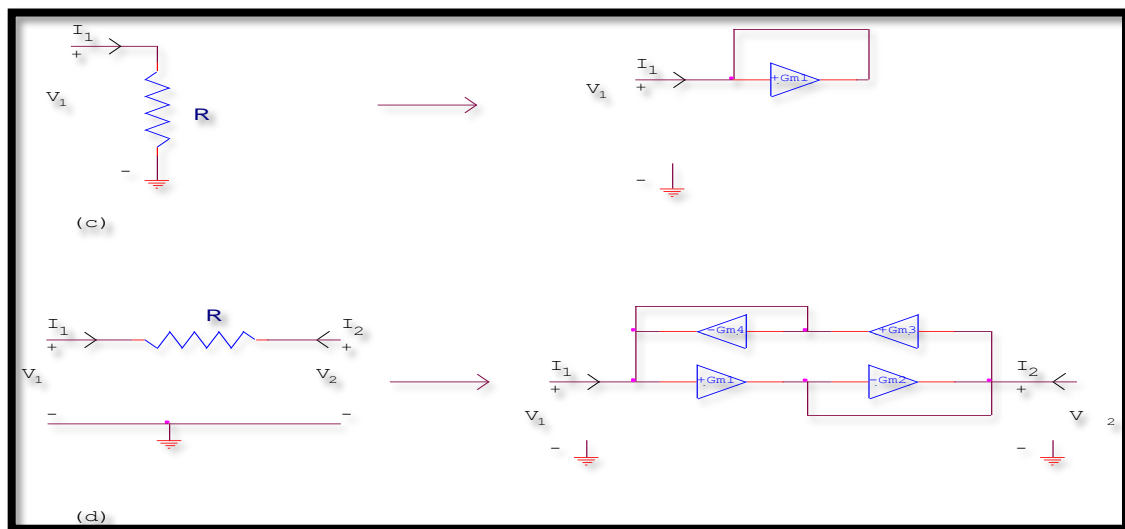


Figure (3.7): Modèle d'un gyrateur, c) représentation d'une résistance, d) modèle d'une résistance flottante.

La valeur de l'inductance et inductance flottante sont données par la relation suivante:

$$L = \frac{C}{Gm_1 Gm_2} \quad (3.10a)$$

La valeur de la résistance de son équivalent utilisant des OTAs dans la figure (3.7(c)) et figure (3.7(d)) est donnée pour la même valeur de la transconductance :

$$R = \frac{1}{-Gm_1} \quad (3.10b)$$

3.3 FILTRE A GYRATEUR UTILISANT DES OTAS SIMPLES

Cette technique consiste à remplacer tous les éléments discrets d'un filtre passif tels que les résistances, condensateurs et inductances, par leurs équivalents réalisés à l'aide de cellules Gm-C [21]. En premier lieu, il faut choisir le modèle du filtre à réaliser à l'aide des éléments passifs usuels. Ces éléments sont par la suite remplacés par des cellules de transconductance simulant leurs propriétés respectives, ce qui permet de réaliser la même fonction de transfert.

3.3.1 Filtre Passe bas

On donne un exemple de filtre passive d'ordre trois de type chebyshev représenté par un circuit RLC figure (3.8(a)). Pour la réalisation du filtre équivalent de type Gm-C, on remplace la résistance R et l'inductance L par leur modèle équivalent utilisant les gyrateurs à OTA. L'inductance est simulée par un gyrateur symétrique avec des transconductances Gm chargée par un condensateur C_L ou $L = C_L / Gm^2$, la résistance R est simulée par la transconductance 1/Gm, la représentation du filtre active est donnée par la figure (3.8(b)):

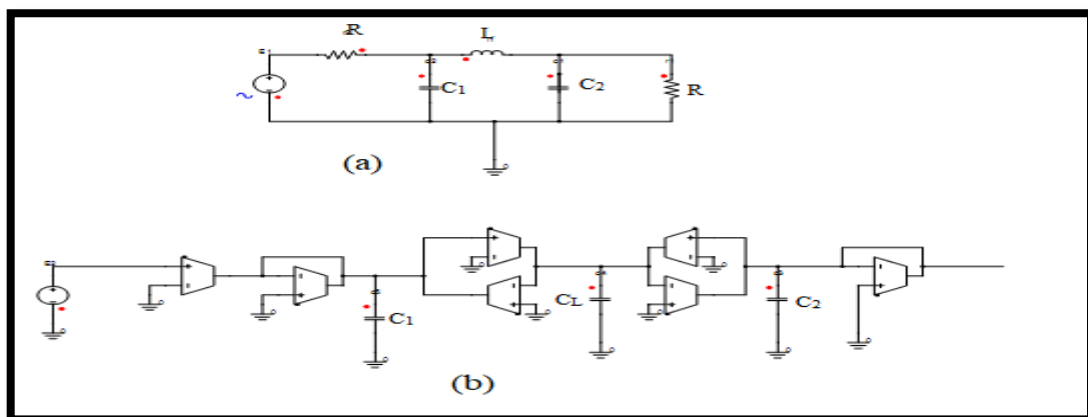


Figure (3.8): Le modèle d'un filtre passe-bas à transconductance du troisième ordre du type chebyshev réalisé par VHDL-AMS.

La réponse en fréquence de ce filtre obtenue par simulation en utilisant la valeur de la transconductance $G_m=0.02A/V$ et la valeur des capacités $C_{1,2,L}=C=6.078nf$, est représentée par la figure 3.9. La fréquence de coupure est donnée par

$$f_c = \frac{1}{2\pi\sqrt{LC}} = \frac{G_m}{2\pi C} = 0.761MHz \tag{3.11}$$

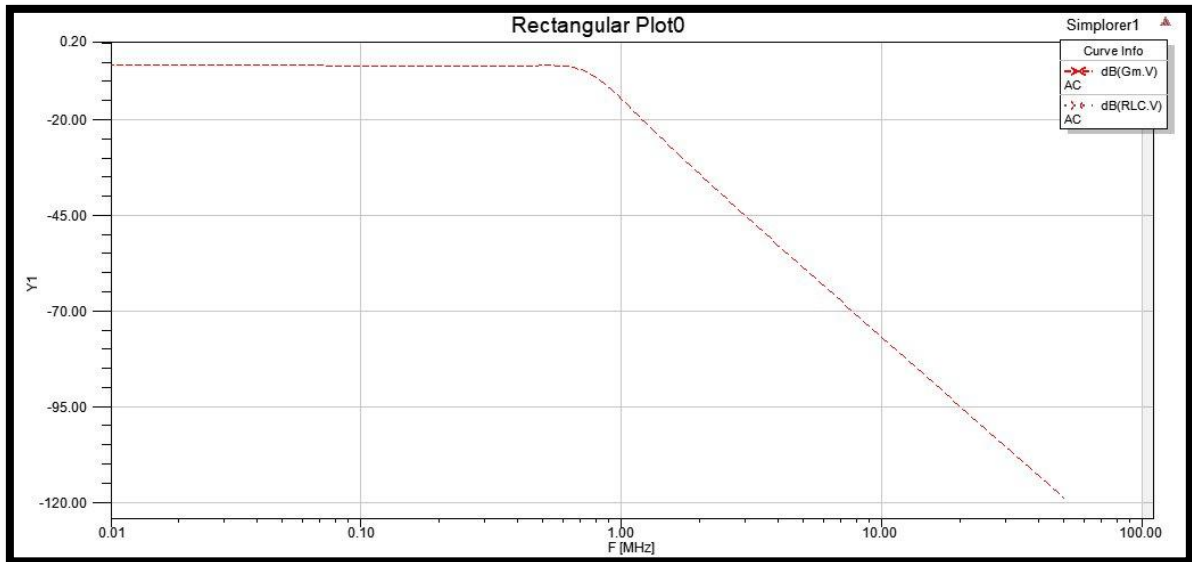


Figure (3.9) : Fonction de transfert d'un filtre passe-bas RLC & Gm-C du troisième ordre du type chebyshev réalisé par VHDL-AMS.

3.3.2 Filtre passe bande

Le montage réalisent la fonction de transfert passe bande par les éléments passifs sont donné en figure (3.11(a)) et leur équivalent en gyrateur est présenté sur la figure (3.11(b))

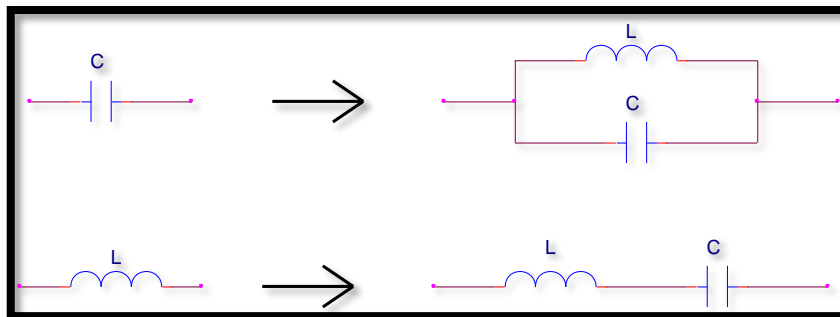


Figure (3.10) : Les éléments de transformation LC du passe-bas à passe bande.[22]

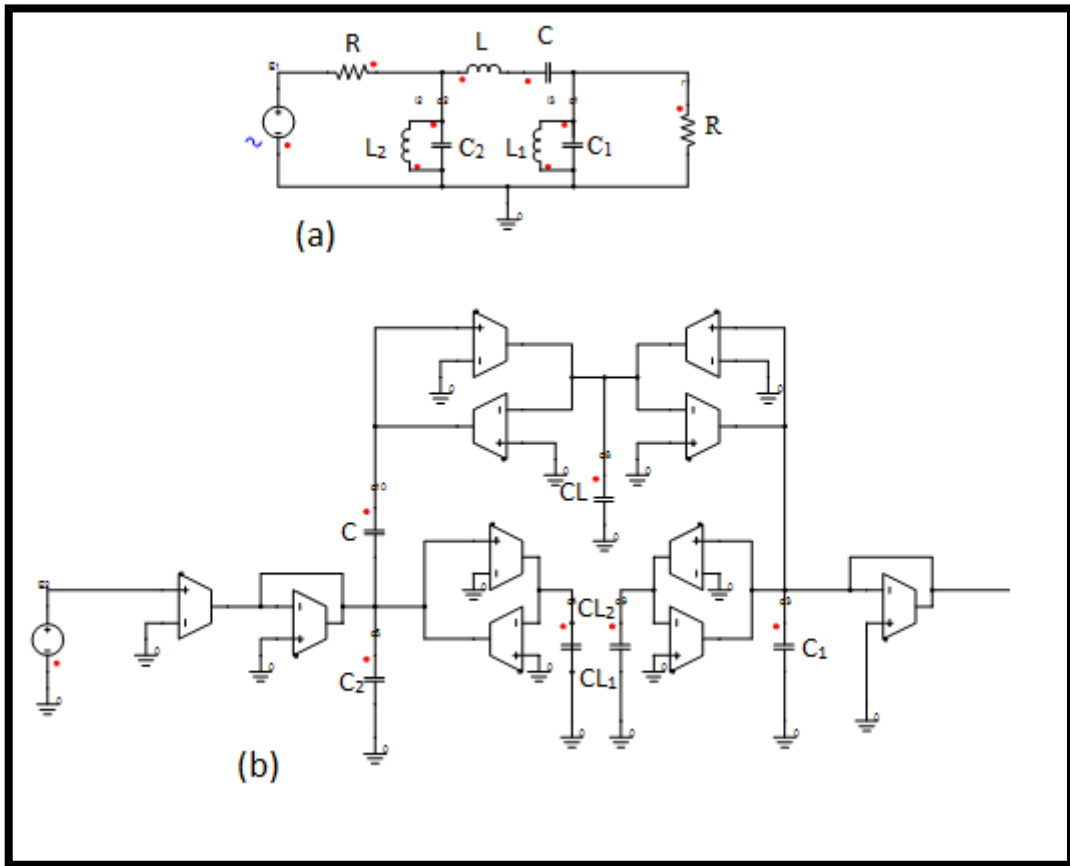


Figure (3.11) : Le filtre passe bande du type chebyshev: (a) utilisant les éléments passifs (b) utilisant les cellules Gm réalisé par VHDL-AMS.

Le filtre passe bande comme l'indique le circuit de la figure précédente laisse passé les fréquences comprise entre deux valeurs de fréquences appelée fréquences de coupures l'une est supérieure et l'autre est inférieure et atténue les fréquences situés à l'extérieur de l'intervalle. La fonction de transfert d'un tel filtre est elle de la forme donnée par la figure (3.12) :

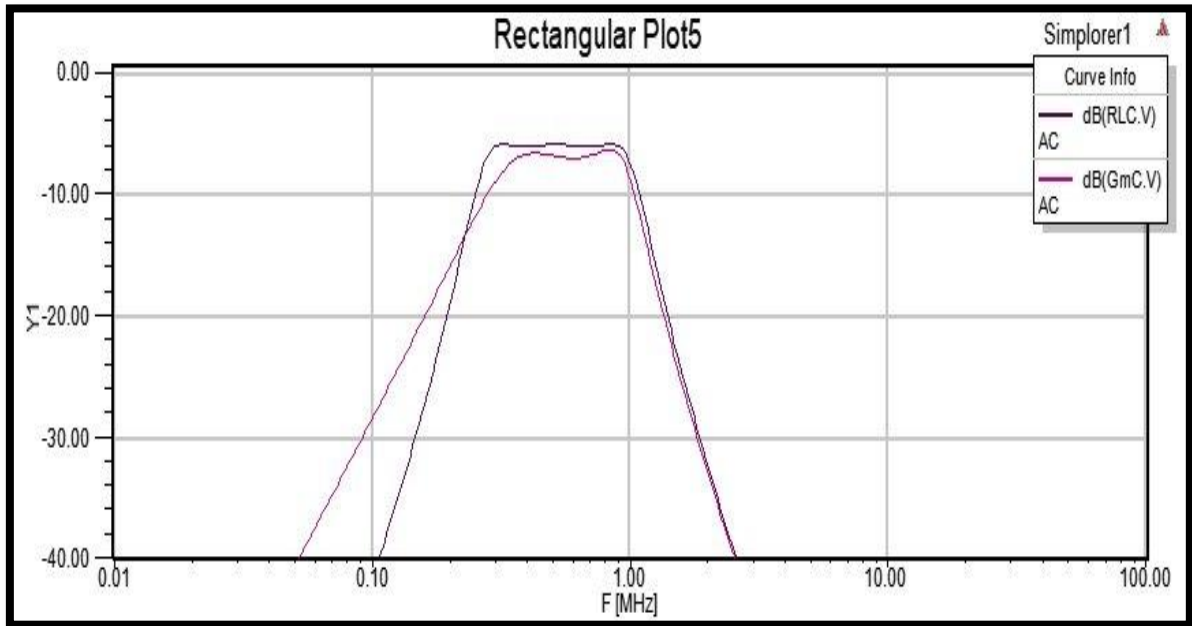


Figure (3.12) : La Fonction de transfert du filtre passe bande u type chebyshev réalisé par VHDL-AMS.

Les résultats de simulation sont obtenue en utilisant les valeurs de la transconductance

$$G_m=0.02A/V \quad C=C_1=C_2=6.078nF$$

Les deux fréquences de coupures sont respectivement :

$$f_{c1}= 0.3 \text{ MHz} \quad f_{c2}= 0.8 \text{ MHz}$$

3.3.3 Filtre passe haut

Le filtre passe haut est obtenu à partir du filtre passe bas (figure (3.8(a)) en remplaçant les capacités par les inductances et les inductances par les capacités, est puis on remplace les résistances et les inductances par leur modèle équivalent utilisant les OTAs, on obtient alors le circuit de la figure (3.14)

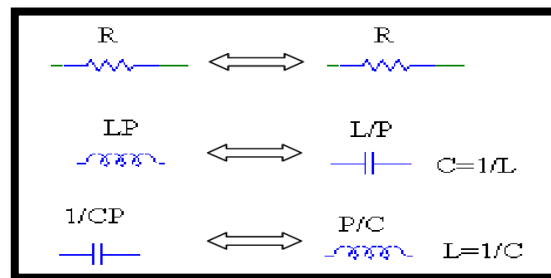


Figure (3.13) : Les éléments de transformation LC du passe bas à passe haut.

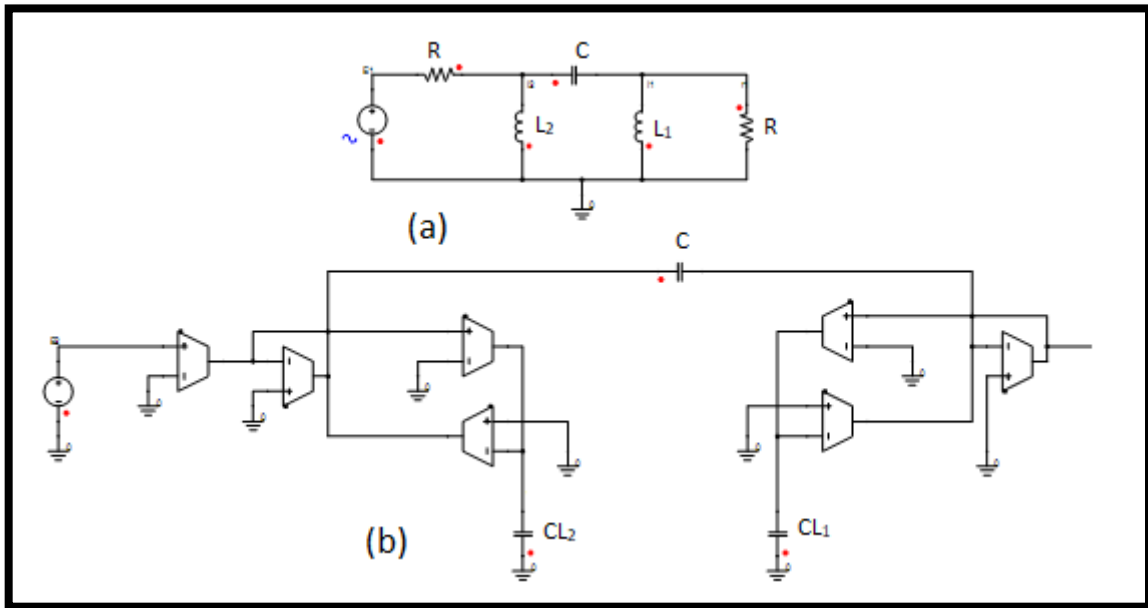


Figure (3.14) : Le modèle d'un filtre passe haut du type Chebyshev (a) utilisant les éléments passive (b) utilisant les cellules Gm.

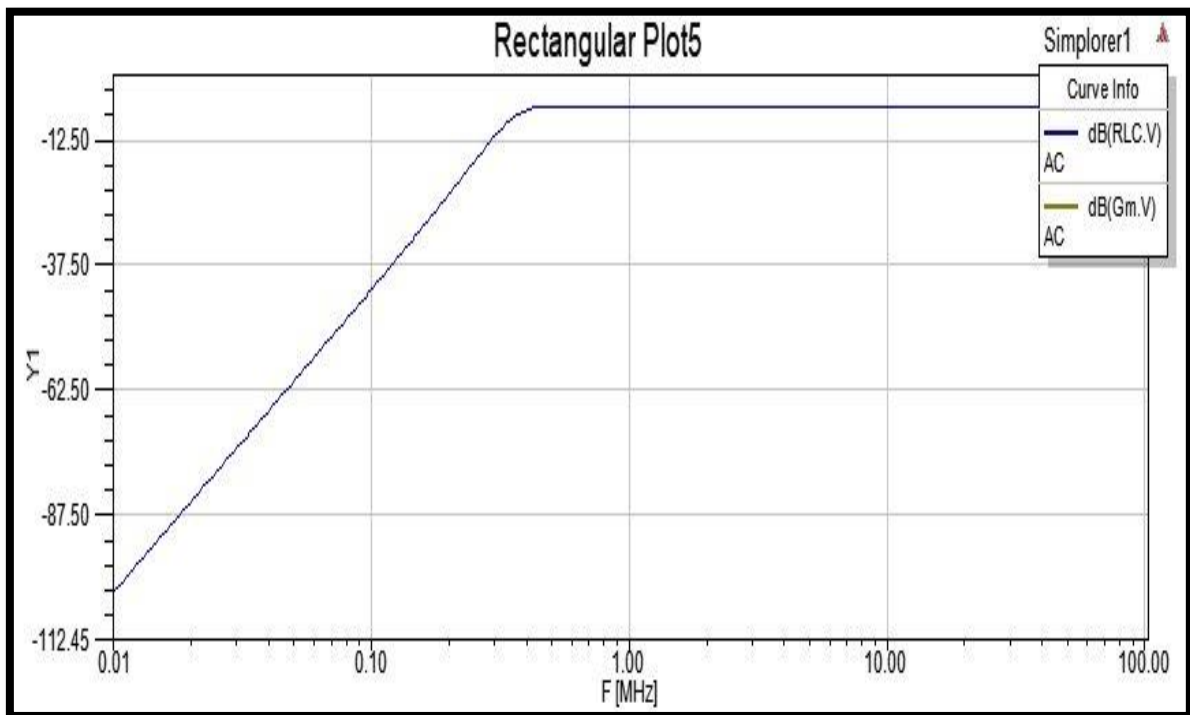


Figure (3.15) : La Fonction de transfert du filtre passe haut réalisé par VHDL-AMS.

Les résultats de simulation sont obtenue en utilisant les valeurs

$G_m=0.02A/V$

$C=C_{L1}=C_{L2}=6.078nF$

La fréquence de coupure: $f_c= 0.4MHz$

Les résultats de simulation montrent que les filtres des figures (3.8(b)), (3.11) et (3.14) et leurs équivalents utilisant les circuits RLC ont la même réponse en fréquence qui est représentés respectivement par les figures (3.9), (3.12) et (3.15).

3.3.4 Filtre passe bande très sélectif

Le montage qui réalise la fonction de transfert passe bande très sélectif par les éléments passifs sont donné en figure (3.16) et leur équivalent en gyrateur est présenté sur la figure (3.17)

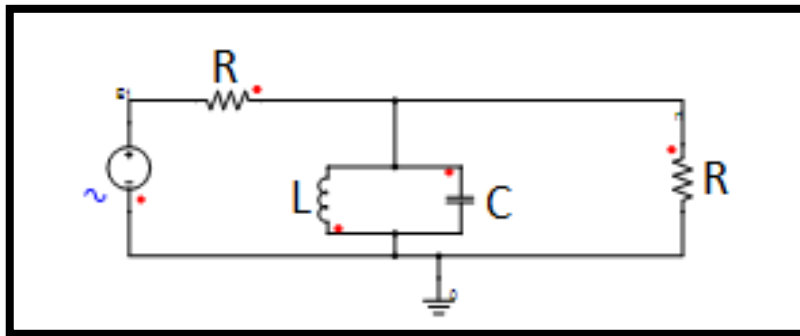


Figure (3.16) : Le circuit de filtre passe bande construit par les éléments Passifs.

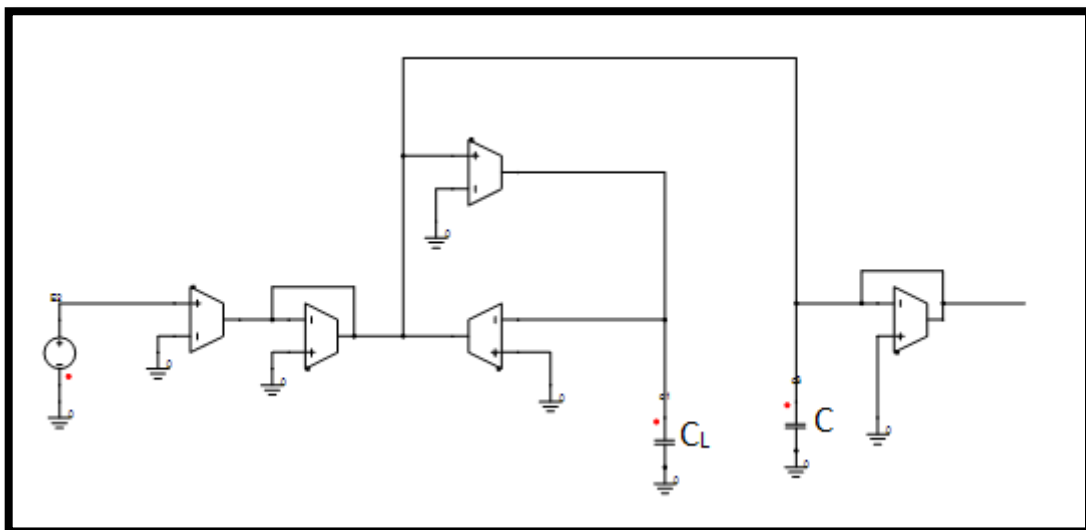


Figure (3.17) : Le circuit de filtre passe bande très sélectif construit par les Transconductances réalisé par VHDL-AMS.

Le filtre passe bande très sélectif comme l'indique le circuit de la figure (3.16) laisse passé une seule fréquence appelé fréquence de coupure est atténué les fréquences comprise entre cette fréquence. La fonction de transfert d'un tel filtre est de la forme suivante :

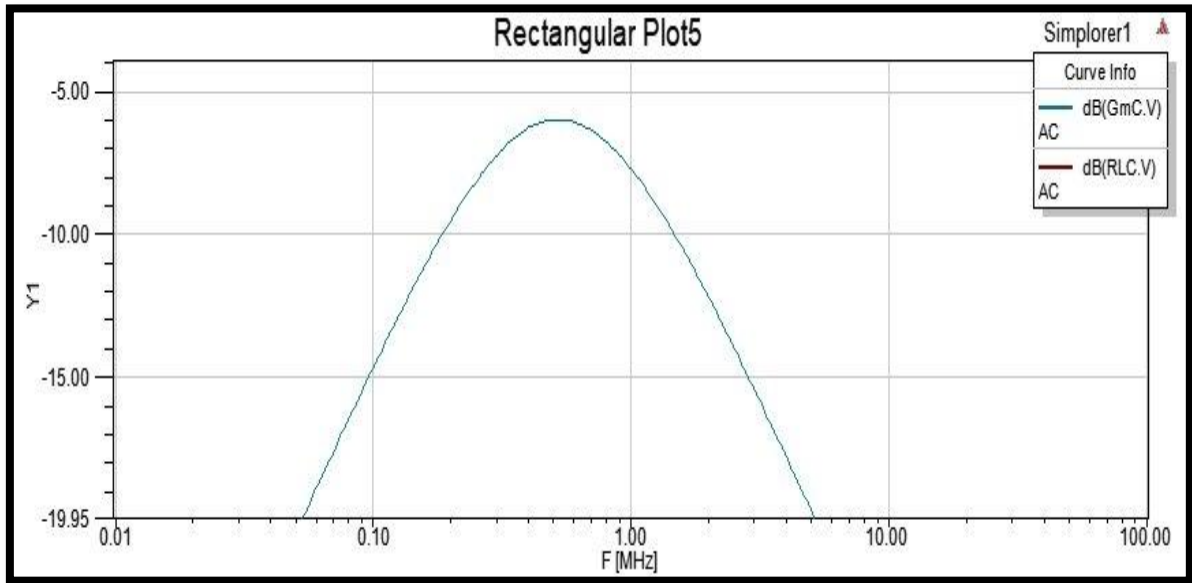


Figure (3.18) : La fonction de transfert du filtre passe bande très Sélectif réalisé par VHDL-AMS.

Les résultats de simulation sont obtenus en utilisant les valeurs :

$G_m = 0.02A/V$ $C_L=C=6.078nF$ la fréquence de coupure est $f_c= 0.5$ MHz

3.3.5 Filtre passe bas elliptique

Le montage qui réalise la fonction de transfert passe bas elliptique par les éléments passifs sont donné en figure (3.19) et leur équivalent en gyrateur est présenté sur la figure (3.20)

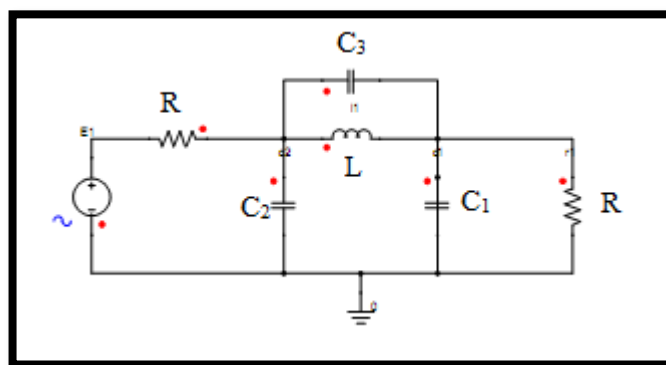


Figure (3.19) : Le circuit de filtre passe bas elliptique construit par les éléments Passifs.

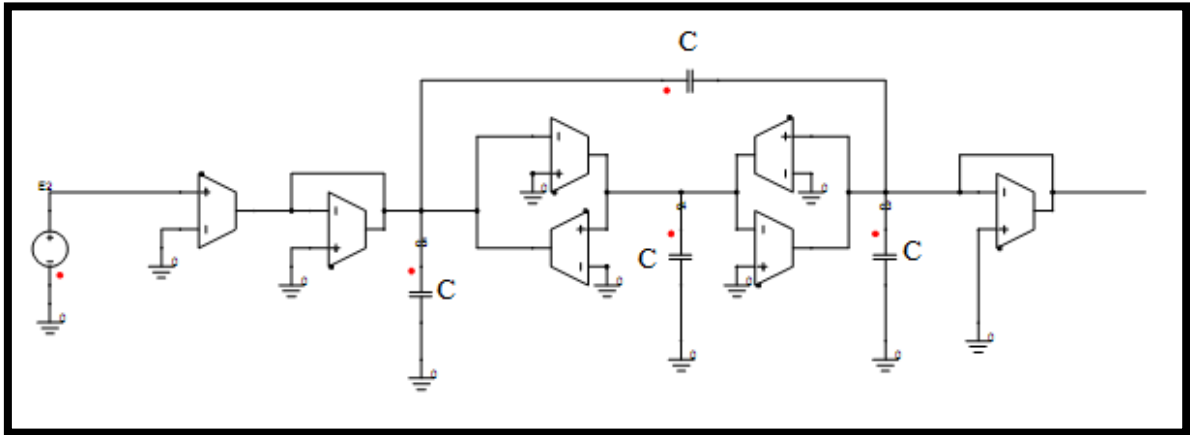


Figure (3.20) : Le circuit de filtre passe bas elliptique construit par les Transconductances réalisé par VHDL-AMS.

Un filtre elliptique passif du troisième ordre du type RLC figure (3.19) son équivalent représenté par la figure (3.20), en utilisant l'OTA simple par VHDL-AMS.

La fonction de transfert d'un tel filtre est de la forme suivante :

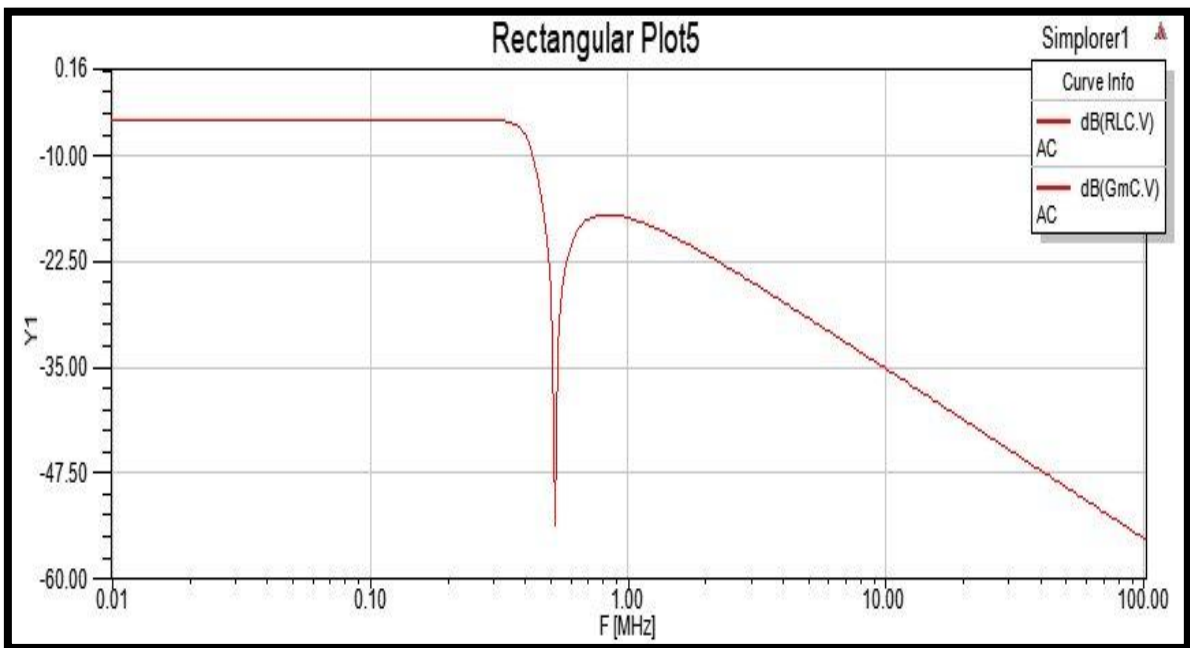


Figure (3.21) : La fonction de transfert du filtre elliptique du troisième ordre réalisé par VHDL-AMS.

CONCLUSION

A partir de L'OTA simple on fait une réalisation d'un intégrateur en ajoutant un condensateur sur la sortie.

La simulation d'une résistance, et d'une inductance par les OTAs permet d'obtenir des filtres de type Gm-C par l'équivalence avec les filtres passifs. La transconductance permet d'obtenir un gyrateur qui permet lui aussi la réalisation des filtres.

Nous avons comparé les filtres passifs et actifs que réalisé par le langage VHDL-AMS, a partir de composant Gm-C. OTA est déjà comparés avec les circuits RLC.

Où nous voyons que les résultats obtenus sont presque identiques

CONCLUSION
GENERALE

CONCLUSION GENERALE

Dans ce travail, nous étudions les cellules de transconductance qui sont utilisées comme intégrateurs Gm-C, mais le fait est que la résultat effectué n'est qu'une étape conduisant à une soi-disant architecture idéale.

En outre, l'émergence croissante de nouvelles applications qui nécessitent des dispositifs plus petits, tels que les développements en biomédecine, assure l'avenir des cellules à transconductance, où l'on s'attend à ce que dans la plupart des cas, la présence de filtres sera nécessaire.

De même, la surface requise par un filtre réalisé avec des cellules Gm-C est beaucoup plus petite que celle d'une version équivalente réalisée à l'aide de composants discrets.

Les cellules Gm-C pourraient être utilisées pour réduire la surface utilisée par les circuits électroniques en général. Tous les résultats ont été obtenus par simulation avec Simplorer et le langage de VHDL-AMS dans les composants fabriqués.

La simulation et la modélisation sont l'une des domaines clé déterminant le succès de la conception des CI analogiques.

Nous avons vu les principes de la modélisation comportementale ainsi son intérêt, et comment nous remplaçons un filtre passive par filtre active qui joue le même rôle ou mieux dans la simulation.

BIBLIOGRAPHIE

Bibliographie

- [1] SALAH HANFOUG "*Conception et layout d'un échantillonneur bloqueur à technologie CMOS 0.35µm*", Thèse de magister, Université de BATNA.
- [2] MADANI HASSAN "*Caractérisation de l'effet d'irradiation sur les transistors LDD MOSFET par des méthodes basées sur le pompage de charge*", Thèse de magister Université de M'HAMED BOUGARA BOUMERDES.
- [3] PAUL R. GRAY, PAUL J. HURST, STEPHEN H. LEWIS and ROBERT G. MEYER "*ANALYSIS AND DESIGN OF ANALOG INTEGRATED CIRCUITS*", JOHN WILEY&SONS, INC. 2001.
- [4] CLAUDE LAHACH "*Amplificateur différentiel*" Document manuel.
- [5] PHILLIP E ALLEN DOUGLAS R HOLBERG, "*gCMOS Analog Circuit Design h second Edition*", OXFORD university press 2002..
- [6] DON DAPKUS AND KENNY HAN "*Utilizing Class-D Audio Power Amplifiers for Hih Efficiency*" International IC.Korea Conference Proceedings.
- [7] D.FATHI "*Conception d'amplificateur opérationnelle de transconductance Application à réalisation de filterGm-c*", Thèse de magister Université de Biskra 2005.
- [8] ALAIN FABRE et MUSTAPHA ALAMI: "*A Versatile translinéaire Cell-Library to implement high performance analog ASICS. IEEE Proceedings of the EUROASIC of Conférence*", Paris May 1990. Pp 99-94.
- [9] M.BIFFI, "*Contribution à la modélisation, conception et caractérisation da chaines vidéo ASIC en technologie BiCMOS*", Thèse doctorat, Conter National d'Études.
- [10] JOYCE CHEUK WAI WONG "*CMOS sample and hold circuit*" Department of electrical and computer engineering University of Toronto. November 12, 2001
- [11] RICHARD PERDRIAU "*Méthodologie de prédiction des niveaux d'émission conduite dans la circuits intègres, a l'aide de VHDL-AMS* ", Thèse de doctorat , Université Catholique de Louvain.
- [12] Yannick Hervé "*VHDL.AMS Application et enjeux industriels, Cours et exercices Corrigés* " Edition DUNOD, Paris, 2002
- [13] S.SNADERO "*Modélisation multidisciplinaire VHDL-AMS de systèmes complexes: vers le prototypage Virtuel*", Thèse doctorat de l'université de louis pasteur Strasbourg I.
- [14] S.JEMMALI "*Contribution A L'élaboration De Méthodologie Et D'outils D'aide a la conception de système multi Technologiques*", Thèse de doctorat, Ecole National Supérieure Des Communications, 2003.
- [15] Présentation du langage VHDL-AMS
"http://actel.kt/_hdl/1/www.ireste.fr/fdl/vcl/ams/french/vhdlamsb.html"

- [16] BENOIT MONGELLAZ " *Contribution a l'intégration de la fiabilité dans le flot de conception des circuits intègres fondée sur l'utilisation d'un langage de description comportementale VHDL-AMS* ", Thèse doctorat de l'université BORDEAUX I.
- [17] J. C. Voghell, "*Réalisation de filtres analogiques Gm-C configurables dans les circuits intégrés*", mémoire de maîtrise ès sciences appliquées, école polytechnique, Montréal, 2000.
- [18] J.E. Kardontchik, "*Introduction to the design of transconductor-capacitor filters*", 1992 , Kluwer Academic Publishers, Boston (USA).
- [19] B.Nauta, "*Analoge cmos filters for very high frequencies*", 1993, Kluwer Academic Publishers, Norwelle MA02061, USA.
- [20] R. L. Geiger and E. Sánchez-Sinencio, " *Active filter design using operational transconductance amplifiers: A tutorial*", IEEE. Circuits and Devices Magazine, Vol. 1, pp.20-32, March 1985.
- [21] S.SNADERO " *Modélisation multidisciplinaire VHDL-AMS de systèmes complexes: vers le prototypage Virtuel*", Thèse doctorat de l'université de Louis Pasteur Strasbourg I.
- [22] S.JEMMALI "*Contribution A L'élaboration De Méthodologie Et D'outils D'aide a la conception de système multi Technologiques*", Thèse de doctorat, Ecole National Supérieure Des Communications, 2003.