



Université Mohamed Khider de Biskra
Faculté des Sciences et de la Technologie
Département de Génie Electrique

MÉMOIRE DE MASTER

Sciences et Technologies
Filière: Télécommunications
Spécialité: Réseaux et Télécommunications

Réf. : Entrez la référence du document

Présenté et soutenu par :
Dakoumi Halima

Le : mercredi 30 septembre 2020

Influence de la température et du dopage sur les caractéristiques d'un transistor DIMOSFET en carbure de silicium.

Mr. HEZABRA ADEL	MCB Université de Biskra	Président
Prof. HEMAIZIA ZAHRA	MCA Université de Biskra	Examineur
Mr. MEGHERBI M.LARBI	MCA Université de Biskra	Rapporteur

Année universitaire : 2019 - 2020

REMERCIEMENT

Je remercie dieu le tout puissant de m'avoir donné le courage, la volonté et la patience de faire ce travail.

J'exprime ma profonde gratitude à mon encadreur Dr. MEGHREBI MOHAMED LARBI, je le remercie pour ses conseils, son soutien et sa patience tout au long de ce travail.

Je suis vraiment très chanceux d'avoir l'opportunité de travailler sous sa direction en tant qu'étudiant.

À mon professeur HEMAIZIA ZAHRA et professeur HEZABRA ADEL, Merci beaucoup d'avoir accepté de participer au jury de cette thèse.

Je remercie particulièrement ma mère, mon père et mes frères pour leur soutien et leur soutien tout au long de ma carrière universitaire.

Je suis également reconnaissant aux amis qui ont consacré leur temps précieux et m'ont aidé de toutes les manières possibles à terminer ce travail.

Enfin, je remercie tous ceux qui ont contribué directement ou indirectement à la réalisation de ce travail.

RÉSUMÉ :

Le transistor DIMOSFET (Double Implanted Metal-Oxide Semiconductor field effect transistor) à base carbure de silicium C'est l'un des principaux nouveaux composants utilisés dans les dispositifs électroniques.

L'objectif principal de notre projet est d'étudier les caractéristiques du transistor DIMOSFET et Comment la température affecte ses propriétés, en utilisant le simulateur Atlas Silvaco, technical computer Aided Design (TCAD).

On a fait un partie théorique contient des généralités du carbure de siliciums et Étudier les défauts et trouver des techniques de traitement, en plus notion de base le transistor DIMOS.

Après cela on a effectué la simulation du dispositif, elle nous a permis d'étudier l'influence de changement de la température sur les caractéristiques électriques du composant étudié.

Mots clés :

DIMOSFET, 4H-SiC, Défauts, SILVACO/Atlas, Simulation, Gain

ترانزستور (ترانزستور تأثير ميداني مزدوج الزرع) أشباه الموصلات المعدنية الأكسيد) يعتمد على كربيد السيليكون وهو أحد المكونات الرئيسية الجديدة المستخدمة في الأجهزة الإلكترونية.

الهدف الرئيسي من مشروعنا هو دراسة خصائص ترانزستور DIMOSFET، وكيف تؤثر درجة الحرارة على خصائصه، باستخدام محاكاة أطلس Silvaco، تقنية الكمبيوتر المساعدة. (TCAD)

ويتضمن الجزء النظري عموميات كربيد السيليكون ودراسة العيوب وإيجاد تقنيات المعالجة، بالإضافة إلى المفهوم الأساسي للترانزستور. DIMOS بعد إجراء محاكاة الجهاز، سمح لنا بدراسة تأثير تغير درجة الحرارة على الخصائص الكهربائية للمكون المدروس.

Table des matières

Remerciement.....	I
Résumé.....	II
Liste des figures.....	III
Liste des tableaux.....	IV
Liste des abréviations utilisées.....	IIV
Introduction Générale.....	1

CHAPITRE I

Généralité sur les Sic ET les technologies des procédés

I.1 Introduction	2
I.2 présentations de carbure de silicium	2
I.3 liaisons chimique et structure cristalline	3
I.4 structures cristallines et poly types	3
I.5 Propriétés fondamentales du matériau.....	5
I.5.1 la concentration intrinsèque du porteur.....	6
I.5.2 Dopage.....	9
I.6 défauts de Sic	10
I.7 Technologies de traitement Sic	11
I.7.1 technologie d'impression 3D combinée et procédé d'infiltration De silicium liquide.....	11
I.7.2 processus de croissance physique du transport de la vapeur des Monocristaux 4H-SiC.....	12
I.7.3 Croissances des films Sic polycristallins	12
I.8 Conclusion.....	13

CHAPITRE II

Notions de base sur le DIMOSFET, MOSFET

II.1 Introduction	1
II.2 Le transistor MOSFET.....	16
II.3 Structure MOSFET.....	16
II.4 Générations de MOSFET.....	18
II.5 Principe de fonctionnement.....	19
II.6 Méthode de modélisation MOSFET.....	20
II.7 Caractéristiques de la MOSFET.....	21
II.7.1 Tension de claquage.....	21
II.7.2 Sur la résistance.....	22
II.7.3 Tension de seuil.....	23
II.7.4 Dissipation de puissance.....	23
II.8 Les MOSFET de puissance SiC.....	24
II.9 Le transistor DIMOSFET.....	25
II.10 Conceptions et processus pour DiMOS de puissance en carbure de silicium.....	25
II.11 Structure DIMOS pour la modélisation.....	25
II.12 Les relations fondamentale du transistor DIMOS.....	27
II.13 Fabrications du 4H-Sic DiMOSFET.....	29
II.14 caractéristique de tension et de courant pour DIMOS (voltage,current).....	30
II.15 Conclusion.....	31

CHAPITRE III

Généralité sur le logiciel de la simulation SILVACO

III.1 Introduction	33
III.2 Notions générale sur TCAD-SILVACO	33
III.2.1 Les outils de simulation (VWF core Tools)	36
III.2.2 Les outils interactifs (VWF interactive Tools)	36
III.2.3 Les outils d'automatisation (VWF automation Tools)	36
III.3 Présentations ATLAS	37
III.4 ordres de commandes d'Atlas	38
III.5 Organigrammes de simulation	40
III.6 Conclusion	41

CHAPITRE IV

Résultats de simulation et discussion

IV.1 Intrudocion.....	43
IV.2 Quel est le besoin de simulation ?.....	44
IV.3 Spécification de la structure.....	44
IV.3.1 Le maillage(mesh).....	44
IV.3.2 Des régions.....	44
IV.3.3 Electrode.....	44
IV.3.4 Dopage.....	45
IV.4 Spécification des modèles et des matériaux.....	45
IV.4.1 Matériau.....	45
IV.4.2 Modèles.....	45
IV.4.3 contacts.....	46
IV.5 Les méthodes numériques.....	46
IV.6 Spécification de la solution.....	46
IV.6.1 log.....	46
IV.6.2 Solve.....	46
IV.6.3 Load et Save.....	46
IV.7 Analyse des résultats.....	47
IV.8 Les résultats du caractéristique IDS/VDS pour T=300K.....	49
IV.9 Etude de l'effet de la température sur la caractéristique IDS/VDS.....	50
IV.10 Les résultats du Caractéristique IDS-VDS pour différentes valeurs de drift (Nd).....	52
IV.11 On- Résistance RDS, on.....	56
IV.12 Conclusion.....	57
Conclusion Générale.....	58
Bibliographie.....	59-61

Liste des figures

- Figure I.1.** Le bloc de construction tétraèdre caractéristique de tous les cristaux sic. Quatre atomes de carbone sont liés par covalence avec un atome de silicium dans le centre.
- Figure I.2.** La séquence d'empilement de double couche de certains poly types cristallins courants, 2H, 3C, 4H et 6H.
- Figure I.3.** les trois poly types les plus courants en sic vus dans le plan [1120] de gauche à droite, 4H-Sic, 6H-Sic et 3C-sic; k et h désignent des points de symétrie cristalline qui sont cubiques et hexagonaux, respectivement.
- Figure I.4.** trois images de liaison de base d'un semi-conducteur.
(a) Si intrinsèque avec impureté, (b) Si de type n avec donneur, (c) Si de type p avec accepteur.
- Figure I.5.** Densité intrinsèque des porteurs en fonction de la température réciproque
- Figure I.6.** Densité intrinsèque des porteurs en fonction de la température réciproque.
- Figure I.7** potentiel intégré pour une jonction P-N à Si et Sic
- Figure II.1.** Structure MOSFET
- Figure II. 2.** (a) Caractéristique de Transfer, (b) Symbole de dispositif
- Figure II. 3.** structure MOSFET : (a) deuxième génération (G2), Et (b) troisième Génération (G3)
- Figure II. 4.** Diagramme schématique pour un MOSFET n-canal et dispositif.
- Figure II. 5.** Modèle de circuit équivalent du MOSFET.
- Figure II.6 :** Caractéristiques de panne du MOSFET de puissance.
- Figure II.7.** Résistance MOS
- Figure II.8.** Diagramme schématique du SiC, (a)UMO et (b)DMOS
- Figure II.9.** Structure DIMOS pour la modélisation
- Figure II.10.** Conception et fabrication de 4H-SIC DIMOS
- Figure II.11.** Caractéristiques de tension et de courant (VDS, IDS)
- Figure III.1.** L'interface DECKBUILD
- Figure III.2.** Schéma synoptique des modules utilisés dans la simulation par TCAD- SILVACO
- Figure III.3.** Organigramme de la structure VWF
- Figure III.4.** Entrées / sorties d'ATLAS
- Figure IV.1.** La fenêtre principale de SILVACO (commandes de DeckBuilt)
- Figure IV.2.** Fenêtre de base de TonyPlot
- Figure IV.3.** Fenêtre de base de Origin
- Figure IV.4.** La caractéristique VDS/IDS du transistor DIMOSFET pour température 300K.
- Figure IV.5.** Caractéristique IDS-VDS pour différentes valeurs de température
- Figure IV.6.** Caractéristique IDS-VDS pour différentes valeurs de température
- Figure IV.7.** Caractéristique IDS-VDS pour différentes valeurs de température
- Figure IV.8.** Influence densité des drift différents sur la caractéristique IDS/VDS du transistor DIMOS pour $v_{gs}=10V$ pour température 300K.
- Figure IV.9.** Influence densité des drift différents sur la caractéristique IDS/VDS du transistor DIMOS pour $v_{gs}=10V$ pour température 650K
- Figure IV.10.** Influence densité des drift différents sur la caractéristique IDS/VDS du transistor DIMOS pour $v_{gs}=11V$ pour température 650K.
- Figure IV.11.** Influence densité des drift différents sur la caractéristique IDS/VDS du transistor DIMOS pour $v_{gs}=11V$ pour température 300K.
- Figure IV.12.** On-state resistance $R_{DS, on}$ as function of temperatures at $V_{gs}= 12V$

Liste des tableaux

Tableau I.1. Propriétés physiques des semi-conducteurs importants pour les dispositifs d'alimentation haute tension (si, GaAs, GaN, 3C-SiC, 4H-SiC, 6H-SiC, et diamant).

Tableau II.1. Dimensions de dispositif pour le système DIMOS 4H-SiC proposé.

Tableau III.1. Les différents groupes d'ATLAS avec leurs commandes.

Tableau III.2. Organigramme de simulation.

Liste des abréviations utilisées

Si : Silicium
C : Carbone
Sic : Carbure de Silicium
4 H : 4- Hydrogène
C : Cubique
H : Hexagonale
R : Rhomboédrique
K : Constant de Boltzmann
SiO₂ : Silicodioxide
EG : Energie interdite
NC : densité conduction
NV : densité valence
PVT : transfert physique de vapeur
MD : dynamique moléculaire
n_i : La concentration intrinsèque de porteurs
MC : nombre de minima équivalents dans les bandes de conduction
MV : nombre de minima équivalents dans les bandes de valence
m_{dos,n,mdos,p} : masses effectives de densité d'états des électrons et des trous
h : constante de Planck
MOSFET: Metal Oxide Semi-Conductor Field Effect transistor
JFET: Junction Field Effect Transistor
BJT: Bipolar junction Transistor
DIMOS: Double Implanted Metal-Oxide Semiconductor field effect transistor
COX : la capacité de la couche d'oxyde
μ_n : le porteur de charge mobilité efficace
λ : la modulation de longueur de canal paramètre
W : la largeur de la porte
L : la longueur de la porte
R_{source} : Résistance à la diffusion de la source
R_{ch}: Résistance de canal
L : la longueur du canal
V_{ch} : channel voltage
V_T : la tension seuil
V_{GS} : gate voltage
C_{ox} : la capacité d'oxyde
C_{do} : la capacité d'épuisement du corps
μ_n : la mobilité des électrons
v_{sat} : la vitesse de saturation des électrons
W_j : la profondeur de la région de contact
W_d : la profondeur de la région d'épuisement
W_t : l'épaisseur totale de l'épicouche
L_s : la longueur de la région d'accumulation
L_p : la longueur de p-body.
SILVACO : Silicon Valley Corporation
TCAD : technologie Computer-Aided Design
VWF: virtual wafer fabrication
IDS : courant source de drain
VDS : tension source de drain
V_{gs} : tension source voltage
RS : Series Resistance

Introduction Générale

Pour répondre aux exigences industrielles, nous devons utiliser de nouveaux matériaux et des techniques de fabrication avancées, comme le carbure de silicium qui est un matériau presque idéal pour les interrupteurs de puissance et les diodes car il a la capacité de changer la conception, la topologie et les circuits utilisés dans l'électronique de puissance.

Un aperçu de l'état de la technologie sic pour les appareils de puissance est présenté, 4H-SIC est le type multi-sique le plus populaire pour les appareils de puissance en raison de ses propriétés supérieures dans le transfert d'électrons.

Dans cette thèse, caractériser un MOSFET à base de 4H-SIC est une étape essentielle pour mieux comprendre son comportement.

Le logiciel de simulation SILVACO est utilisé. Ce dernier est un programme de simulation capable de concevoir et de prédire des dispositifs à semi-conducteurs.

Dans ce mémoire, nous dédions une section dans laquelle nous parlons de 4H-SIC en présentant ses propriétés de base et ses défauts ponctuels.

Ensuite, nous allons créer une présentation sur les transistors MOSFET et DIMOSFET.

D'autre part, nous avons présenté une explication sur le programme de simulation (TCAD silvaco) et ses bases.

Enfin, nous présenterons les résultats de la simulation que nous avons appliquée au MOSFET, en tenant compte de l'effet des défauts d'air sur les propriétés de ce dernier.

CHAPITRE I

Généralités sur les Sic et les technologies des procédés

I.1 Introduction

À l'heure actuelle, le développement de la croissance des cristaux de Sic se concentre sur l'amélioration de la qualité cristalline sans inclusions de poly- type, micro-pipes et l'apparition de défauts étendus. La pureté du matériel cultivé, ainsi que le dopage intentionnel doivent être bien contrôlés et les processus compris. Les substrats de haute qualité amélioreront considérablement les performances et le rendement de l'appareil. [1]

Le carbure de silicium (Sic), un matériau connu depuis longtemps avec un potentiel pour les applications à haute température, haute puissance, haute fréquence et durcies aux radiations, est apparu comme le plus mature de la large bande interdite ($2.0\text{eV} \lesssim E_g \lesssim 7.0\text{ eV}$) semi-conducteurs depuis la sortie des substrats commerciaux 6 H-Sic en vrac en 1991 et 4 H-Sic en 1994. Après une brève introduction aux propriétés des matériaux Sic, le statut du Sic en matière de croissance cristalline en vrac, dispositif unitaire les processus de fabrication, les performances des dispositifs, les circuits et les capteurs sont discutés. L'accent est mis sur les applications éprouvées à haute température, telles que les transistors et redresseurs de puissance, la surveillance de la combustion des turbomachines, les capteurs de température, les circuits analogiques et numériques, les détecteurs de flamme et les accéléromètres. [2]

I.2 présentation de carbure de silicium

Le sic existe dans un grand nombre de poly types différents Structures cristallines construites à partir de la même sous-unité si –Organisée en une variété de séquences d'empilement. [3]

le carbure de silicium (Sic) a été découvert en 1824 par le scientifique suédois Johns Jacob Berzelius. [4]

le carbure de silicium est un semi-conducteur physiquement fort, composé de carbone tétraédrique et d'atomes de silicium avec des liaisons fortes dans le réseau cristallin qui forment un croisement entre le silicium pur et le diamant pur. Le silicium est le fondement de l'industrie microélectronique moderne et la technique de fabrication la plus avancée de l'histoire humaine Les diamants semi-conducteurs ont des propriétés électroniques beaucoup plus élevées que le silicium, mais ne sont pas développés commercialement car leur extrême stabilité des matériaux rend les techniques de fabrication de semi-conducteurs ordinaires peu pratiques. Le Sic est utilisé pour les environnements à haute température en raison de l'énergie à large bande passante pour créer des paires de trous électroniques (e-h) dans le matériau. [5]

Les implants chauds sont généralement fabriqués dans la plage de 500 ° C, suivis par l'acier qui se produit entre 1200 et 1600 ° C.

Aux températures supérieures à 1600 ° C, la surface du carbure de silicium est décomposée par sublimation ou évaporation. La dégradation de la surface peut être atténuée en utilisant un bateau en graphite pour héberger la tranche cultivée avec une autre tranche de carbure de silicium placée sur le dessus (à proximité). [6] La conductivité électrique du matériau a conduit à son utilisation dans des éléments chauffants résistants aux fours électriques, en tant que composant majeur de la chaleur (résistances à température variable) et variables (résistances à tension variable).

I.3 liaison chimique et structure cristalline

•Sic se compose à la fois des atomes de Si et de C.

•L'élément de base d'un cristal de carbure de silicium est le tétraèdre de quatre atomes de carbone avec un atome de silicium au centre (figure I.1) .Il existe également un deuxième type tourné à 180° par rapport au premier. La distance entre les atomes de carbone et de silicium est de $1,89 \text{ \AA}$ et la distance entre les atomes de carbone est de $3,08 \text{ \AA}$. [4] la prochaine double couche prendra alors des positions où les atomes sont centrés entre trois atomes dans la couche sous-jacente. La raison en est que si et C préfèrent les liaisons covalentes, ce qui signifie que chaque atome a exactement quatre voisins, et les liaisons atomiques sont dans quatre directions.

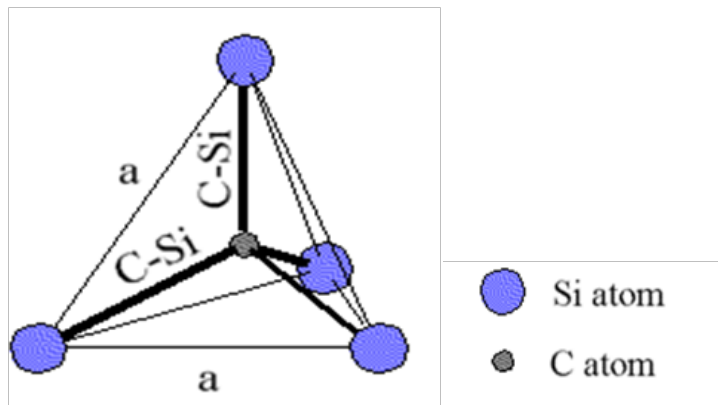


Figure I.1 : le bloc de construction tétraèdre caractéristique de tous les cristaux sic. Quatre atomes de carbone sont liés par covalence avec un atome de silicium dans le centre. [4]

I.4 structures cristallines et poly types

La structure wurtzite peut alors être décrite par la séquence répétitive ABABAB ,etc..., ou simplement AB. Car il faut deux couches pour que cela se répète, et c'est une structure hexagonale, c'est ce qu'on appelle 2H Sic.

Si nous empilons à la place les couches ABC etc., nous avons un Crystal cubique vu le long d'un axe diagonal au plan compact hexagonal, et il est appelé 3C. D'autres possibilités sont ABAC, appelé 4H, et ABCACB, appelé 6H. Chacun de ces ordres d'empilement séparés est appelé un poly type. Le sic 3C est parfois appelé bêta-sic, tandis que Tous les autres poly types sont appelés alpha-sic (figure I.2).

Notez que chaque couche est une double couche d'atomes de Si et de C, même si nous décrivons l'empilement à l'aide de sphères. Comme nous ne pouvons jamais empiler des couches de la même dernière les unes sur les autres (A sur A, B sur B, etc.), on pourrait être induit en erreur car il n'y a pas autant de poly types possibles. Cependant, non seulement plusieurs centaines d'ordres d'empilement sont possibles, ils ont également été identifiés dans la nature. Pour quatre appareils, il est nécessaire que la plaquette soit monocristalline et seuls quelques poly types sont suffisamment stables pour que de grandes plaquettes aient été fabriquées. Les plaquettes commerciales d'aujourd'hui peuvent être achetées en Sic 4H ou 6H, avec des diamètres de 50, 75 ou même 100 mm. Les premières expériences ont souvent été faites sur du Sic 3C, qui avait été cultivé sur des plaquettes de Si, mais ce matériau n'est pas aussi bon que les plaquettes monocristallines actuellement disponibles. Pour plus de détails.

Sur la croissance du matériau Sic en vrac.

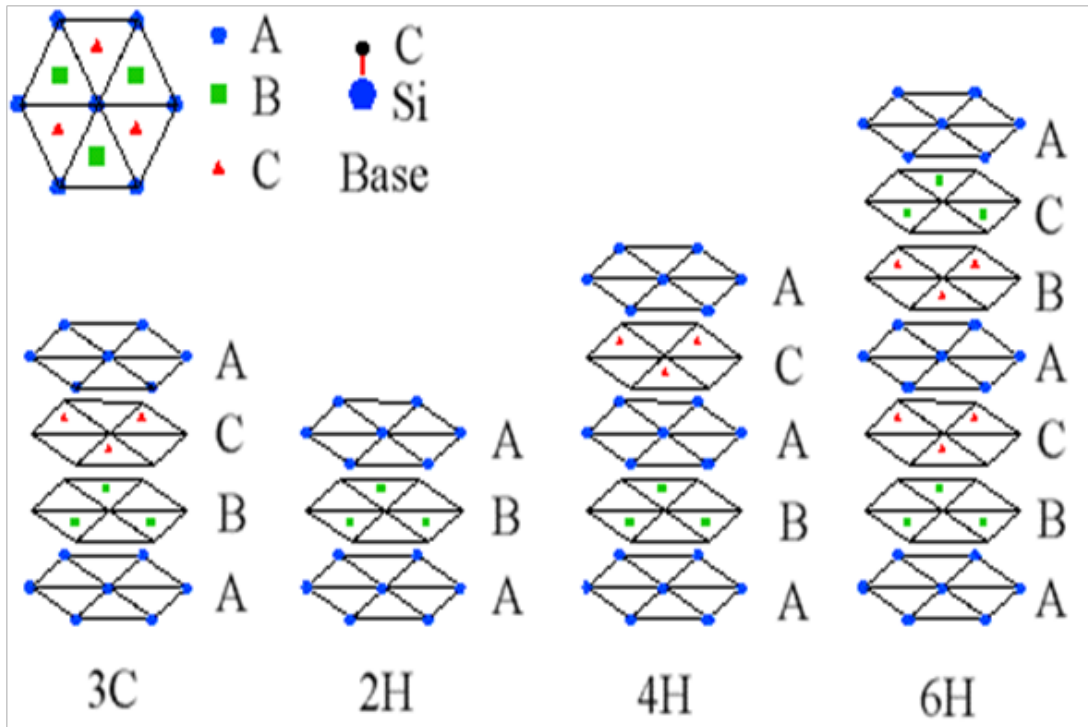


Figure I.2 : La séquence d'empilement de double couche de certains poly types cristallins courants, 2H, 3C, 4H et 6H. [7]

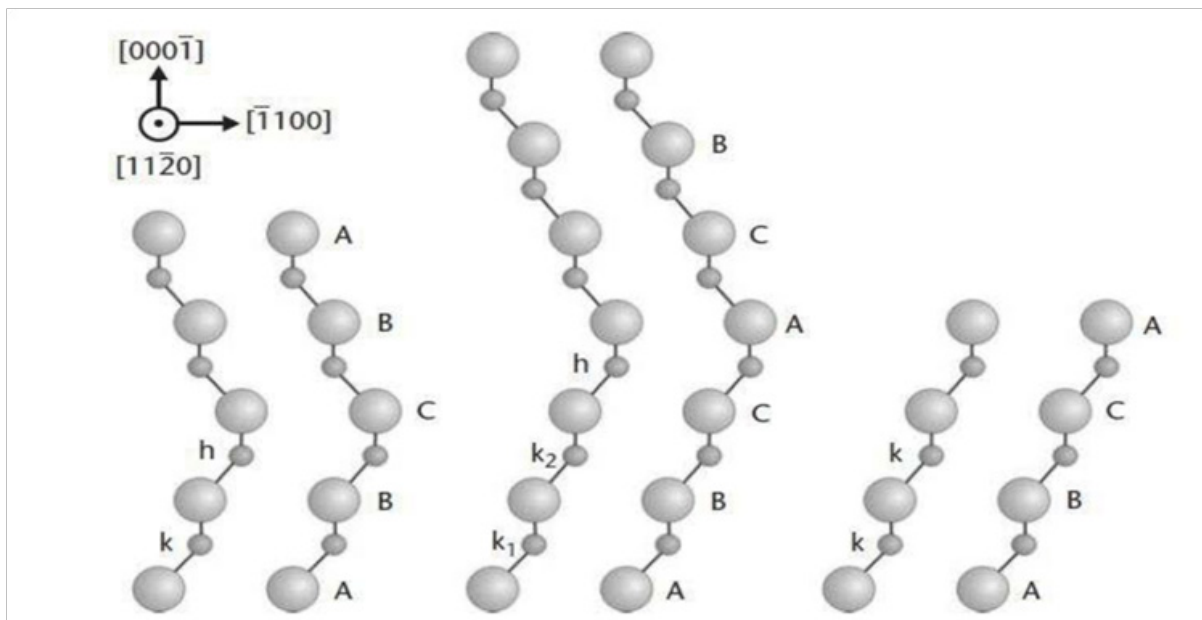


Figure I.3: les trois poly types les plus courants en sic vus dans le plan $[1120]$ de gauche à droite, 4H-Sic, 6H-Sic et 3C-sic; k et h désignent des points de symétrie cristalline qui sont cubiques et hexagonaux, respectivement. [4]

I.5 Propriétés fondamentale du matériau

Les propriétés de base du matériau pertinentes pour les dispositifs de puissance sont la bande interdite d'énergie, les coefficients d'ionisation d'impact, le constant diélectrique, la conductivité thermique, l'affinité électronique et la mobilité du porteur.

En outre, la densité des états dans la bande de conduction et de valence est requise pour le calcul de la concentration intrinsèque du porteur. [6]

Le Sic est présent dans de nombreuses structures cristallines différentes, appelées poly types. Malgré le fait que tous les poly types de Sic sont chimiquement la même composition atomique de carbone et de silicium, chaque poly type a son propre ensemble distinct de propriétés semi-conductrices en fonction de la périodicité d'empilement de similaires.

Le Sic a une bande interdite plus large allant de 2,3 eV à 3,4 eV, une conductivité thermique plus élevée (4,9 W/cm K) Ces propriétés rendent le Sic adapté à la fabrication d'appareils électroniques à haute température, haute puissance et haute fréquence. Les propriétés électriques du Sic diffèrent selon les différents poly types, par exemple, la bande interdite pour le Sic varie de 2,3 eV pour le 3C-Sic à 3,4 eV pour le 2H-Sic. Bien qu'il ait la plus petite bande interdite, le 3C-Sic a le plus haut Mobilité électronique (1000 cm² / Vs).

Le résumé compare les propriétés du sic à d'autres semi-conducteurs à 300k dans le **tableau I .1**.

MATERIAL	Silicon	GaAs	GaN	3C-SIC	4H-SIC	6H-SIC	Diamond
Eg (ev)	1.1	1.4	3.39	2.2	3.26	3.0	5.45
ni(cm-3)	1.5*10	1.8*10	1.9*10	6.9	8.2*10	2.3*10	1.6*10
εr	11.8 ¹⁰	12.8 ⁶	9.0 ⁻¹⁰	9.6	10 ⁻⁹	9.7 ⁻⁶	5.5 ⁻²⁷
μn(cm2/v.s)	1350	8500	900	900	720a 650c	370a 50c	1900
Ec(MV/cm)	0.3	0.4	3.3	1.2	2.0	2.0	5.6
Vsat(107cm/s)	1.0	2.0	2.5	2.0	2.0	2.0	2.7
λ (w/cm.k)	1.5	0.5	1.3	4.5	4.5	4.5	20

Note: a —mobility along a-axis,c—mobility along c axis,*—estimate

Tableau I .1 : Propriétés physiques des semi-conducteurs importants pour les dispositifs d'alimentation haute tension (si, GaAs, GaN , 3C-SIC, 4H-SIC, 6H-SIC, et diamant).[8]

I.5.1 la concentration intrinsèque du porteur

• La concentration intrinsèque de porteurs d'un semi-conducteur est un paramètre important car elle détermine la limite supérieure de la température de fonctionnement des composants à base de semi-conducteur.

La figure 4 montre trois représentations de base des liaisons semi-conductrices.

Elle montre également le silicium intrinsèque, qui est extrêmement pur et contient une quantité négligeable d'impuretés. [10]

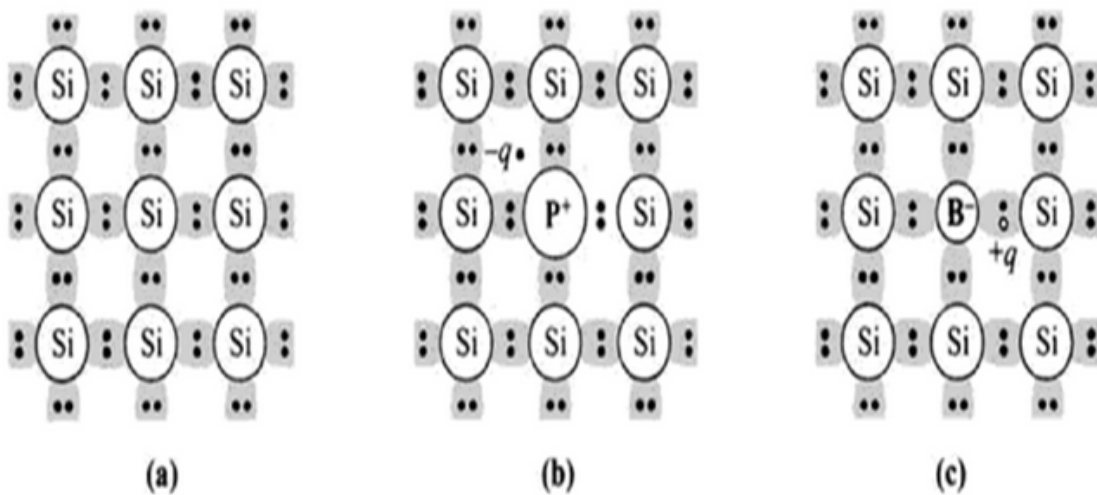


Figure I.4: trois images de liaison de base d'un semi-conducteur. (a) Si intrinsèque avec impureté, (b) Si de type n avec donneur, (c) Si de type p avec accepteur. [10]

• Ceci est déterminé par la génération thermique de paires électroniques à travers l'intervalle d'énergie des semi-conducteurs.

Sa valeur peut être calculée en utilisant la plage d'énergie interdite (EG) et la densité d'état dans les bandes de conduction (NC) et de valence (NV), [6]

$$n_i = (N_C N_V)^{1/2} \exp \left[\frac{-E_g}{2KT} \right] \quad \text{Equation I.1}$$

- La concentration intrinsèque de porteurs (ni) par unité de volume (cm-3).
- k est la constante de boltzmann's (1.38*10-23J/°K).
- T est la température absolue.

Avec

$$N_C = 2M_C \left[\frac{2m_{dos,n}\pi kT}{h^2} \right]^{3/2} \quad \text{Equation I.2}$$

Et

$$N_v = 2M_v \left[\frac{2m_{dos,p}\pi kT}{h^2} \right]^{3/2} \quad \text{Equation I.3}$$

- M_C, M_v nombre de minima équivalents dans les bandes de conduction et de valence.
- $m_{dos,n}, m_{dos,p}$ masses effectives de densité d'états des électrons et des trous .
- h constante de Planck. [10]

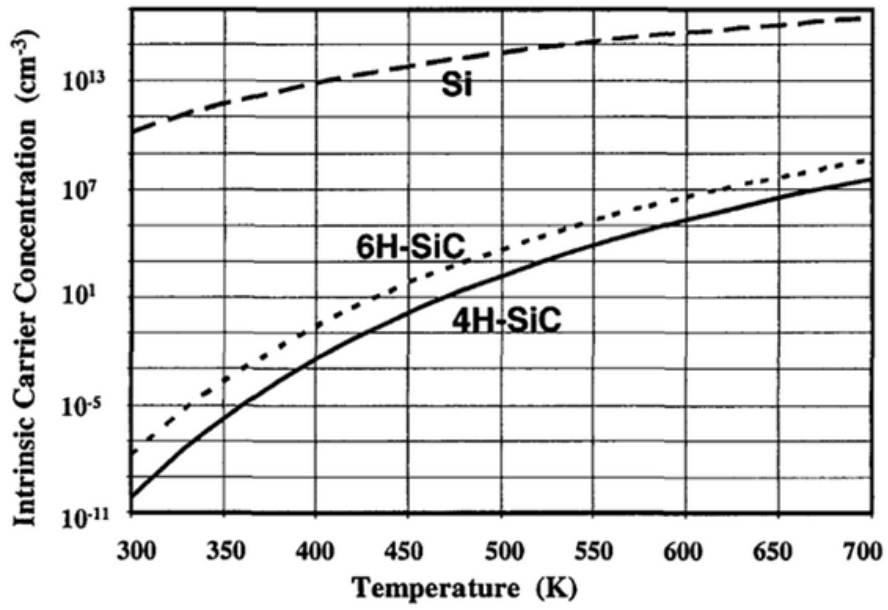


Figure I.5 : Densité intrinsèque des porteurs en fonction de la température réciproque.

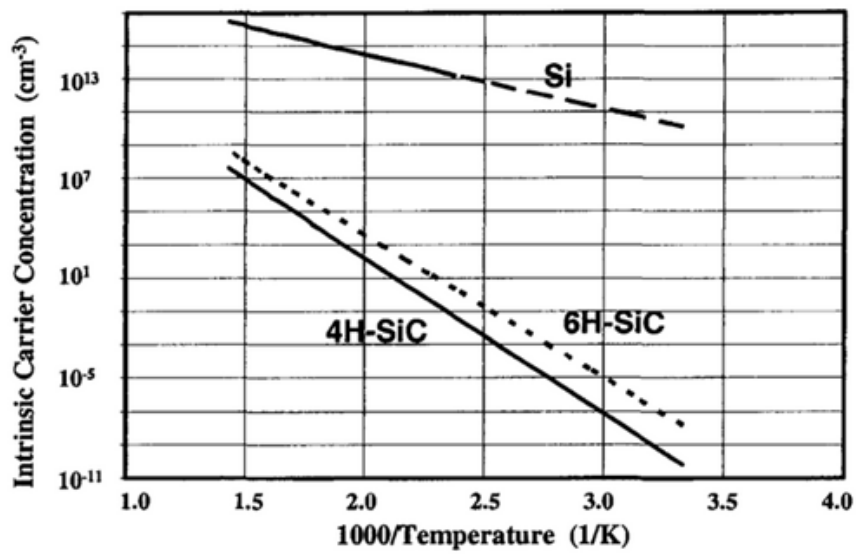


Figure I.6 : Densité intrinsèque des porteurs en fonction de la température réciproque. [6]

I.5.2 Dopage :

Une région de champ élevé avec un faible courant de fuite peut être établie en utilisant une jonction p-n polarisée inverse. La clé de cette technologie est des impuretés délibérées pour le contrôle de la conductivité. Dans le cas d'un semi-conducteur, comme le Sic, les impuretés peuvent avoir des électrons (type n) ou des trous (type p). [6]

Nous mentionnons le développement d'une préparation de croissance modifiée par transfert physique de vapeur (PVT) pour optimiser les stéroïdes de type p en carbure de silicium amélioré (Sic).

Les stéroïdes d'aluminium Sic sont généralement effectués en ajoutant l'activateur au matériau source de poudre de Sic.

Cependant, en raison de l'épuisement de la source d'aluminium, une forte diminution exponentielle a été observée dans l'incorporation de stéroïdes avec une augmentation du temps de traitement. [11]

Les équations de support de charge conventionnelles doivent être modifiées pour fonctionner dans l'analyse des dispositifs des régions semi-conductrices très violentes.

Ils sont liés aux équations supplémentaires de Shoekley qui relie la densité de porteurs à leurs niveaux semi-fermis correspondant au modèle de bande solide.

Nous incluons les effets du rétrécissement de l'entrefer asymétrique et de la dégradation des porteurs (statistiques de Fermi-Dirac).

L'accent est mis sur l'écriture d'équations sous une forme simple indiquant l'effet des changements dans la structure de la gamme dus aux stimulants lourds.

Dans ce modèle, ils peuvent servir de base à une analyse et à une conception assistées par ordinateur.

Nous montrons que, en général, la densité du support interne efficace, c'est-à-dire que la densité électronique et le courant du trou dépendent de l'asymétrie dans le rétrécissement de la bande interdite.

Cependant, pour le cas particulier de l'injection de bas niveau, n c'est-à-dire, la densité de courant minoritaire ne dépend que du rétrécissement total de la bande interdite. [12]

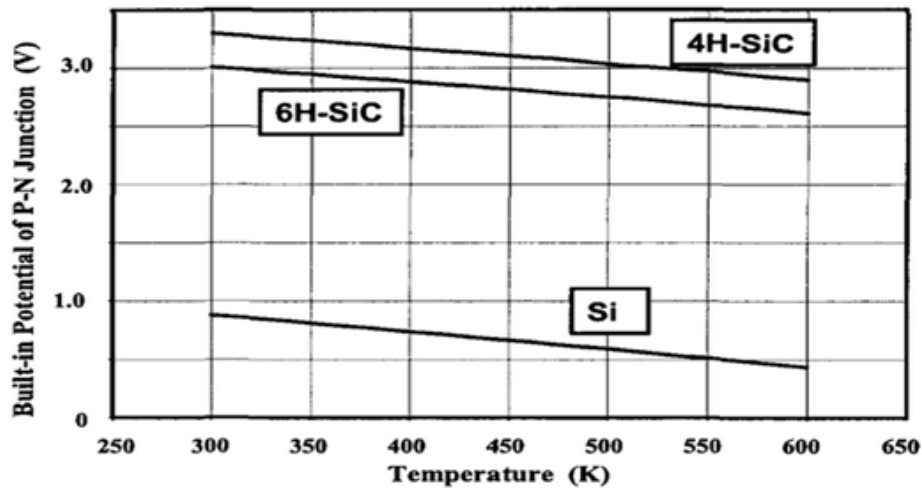


Figure I.7: potentiel intégré pour une jonction P-N à Si et Sic. [6]

I.6 Défauts de Sic

Le SIC possède de nombreuses propriétés exceptionnelles, de nombreux travaux de recherche et développement ont été réalisés sur ces matériaux, mais les défauts du SIC et de sa structure sont nombreux.

- pas de cristal parfait. Tout cristal a des défauts. La structure cristalline contient des défauts ponctuels par l'absence d'atomes ou la présence d'atomes supplémentaires.

Dans un semi-conducteur composé tel que SiC

- Les propriétés mécaniques du SiC monocristallin avec des défauts de vacance dans les procédés de polissage abrasifs fixes ne sont pas bien connues à l'échelle nanométrique.

Dans la simulation de la dynamique moléculaire (MD), le mécanisme d'élimination des substrats SiC monocristallins présentant des défauts de vacance est étudié. Il en va de même pour le mécanisme d'usure des abrasifs diamantés.

Le résultat de la simulation révèle que l'augmentation des défauts d'inoccupation dans les substrats en SiC conduit à une réduction de la contrainte de Von Mises, cependant, à une augmentation de la température des substrats en SiC pendant le processus de nano-abrasion. On constate que plus de défauts d'inoccupation conduisent à une efficacité d'élimination plus élevée et à moins de dommages sous la surface sur les substrats en SiC.

De plus, les abrasifs diamantés sont usés par une combinaison d'usure thermo-chimique, d'usure de graphitisation et d'usure abrasive dans la simulation. [13]

I.7 Technologie de traitement SiC

SiC dispose d'une technologie de traitement relativement mature. Quelques étapes clés sont mentionnées

I.7.1 technologie d'impression 3D combinée et procédé d'infiltration de silicium liquide:

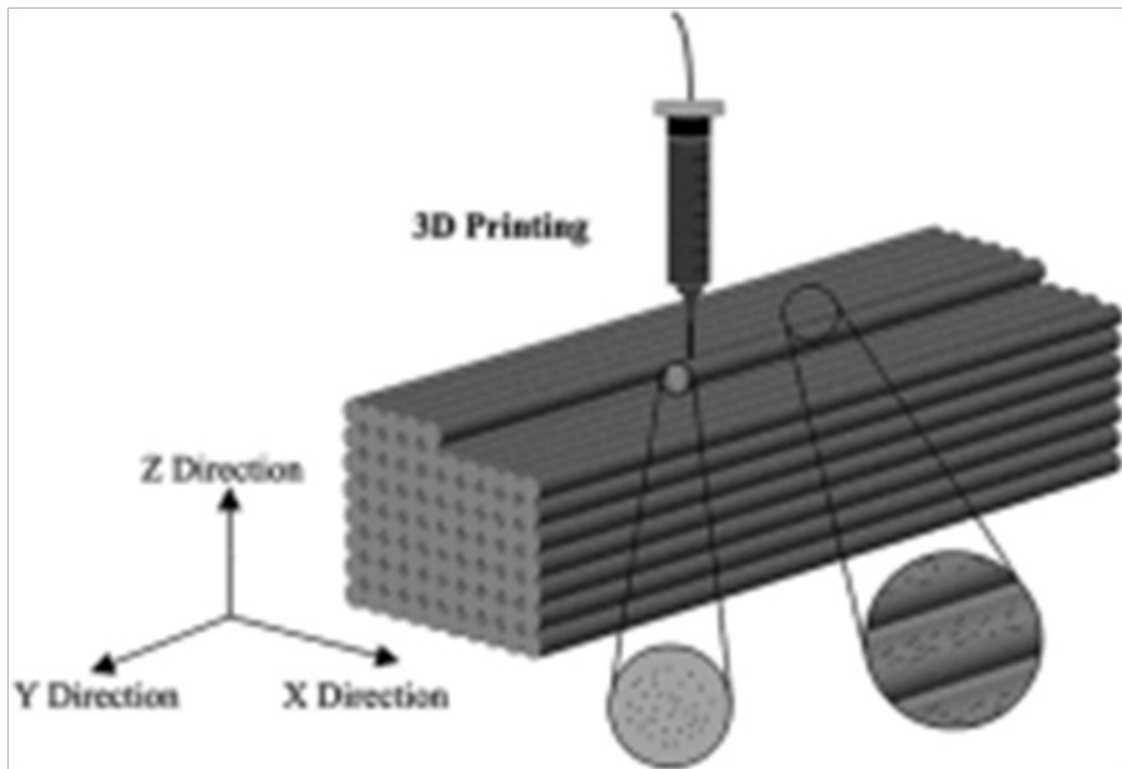
Les céramiques à base de SiC avec structure périodique ont été fabriquées avec succès par la technologie d'impression 3D par extrusion et le procédé d'infiltration de silicium liquide.

Les boues céramiques contenant du SiC, du noir de carbone, de la fibre de carbone hachée ont d'abord été préparées avec la viscosité et les propriétés rhéologiques appropriées, puis ont été formées par extrusion freeforming technologie d'impression 3D et densifiées par infiltration de silicium liquide frittage successivement, pour acquérir SiC céramique composites composants.

La microstructure et la morphologie des parties vertes et des corps frittés ont été observées.

On a découvert que les fibres de carbone hachées étaient orientées dans les pièces composites en céramique SiC.

Les corps frittés présentaient une résistance maximale à la flexion de 300 MPa et un retrait linéaire fritté inférieur à 2 %. La méthode de fabrication a démontré un grand potentiel pour fabriquer des composants céramiques avec des structures complexes personnalisées. [14]



I.7.2: processus de croissance physique du transport de la vapeur des monocristaux 4H-SiC

L'étude structurale du processus d'ensemencement pour la croissance physique du transport de la vapeur (PVT) des monocristaux 4H-SiC a été effectuée par diffraction des rayons X à haute résolution (HRXRD) et par topographie des rayons X synchrotron. On a observé un comportement de flexion du plan de réseau caractéristique dans les régions proches des graines des cristaux cultivés.

Le pliage du (112 0) plan de réseau a été localisé près de l'interface de cristal de graine/cultivé, et le (0001) plan basal courbé convexe dans la direction de croissance près de l'interface, indicatif de l'insertion de extra-demi-plans pointant vers la direction de croissance pendant le processus d'ensemencement pour la croissance de PVT. Cette étude examine un mécanisme possible pour la flexion du plan en treillis observé et met en lumière les processus de formation de défauts pendant la croissance du PVT des monocristaux 4H-SiC. [15], des paramètres de processus utilisables pour la croissance des monocristaux cubiques 3C-SiC via la technique de transport de vapeur physique ensemencée (PVT), également connue sous le nom de méthode Lely modifiée. [16]

I.7.3 Croissance des films SiC polycristallins

Le dépôt de pellicules de carbure de silicium poly cristallin (poly-SiC) non réparées et dopées au phosphore sur des substrats SiO₂ et Si₃N₄ par dépôt chimique sous pression atmosphérique (APCVD) a été étudié. Le silane et le propane ont été utilisés comme gaz sources, l'hydrogène comme gaz porteur et la phosphine comme gaz dopant. La température de dépôt a été fixée à 1050 °C et des temps de dépôt de 30 s et 30 min ont été utilisés. La profilométrie de Stylus, la microscopie électronique à balayage (MEB) la microscopie électronique à transmission (TEM), la diffraction des rayons X (XRD) et la diffraction des électrons de zone sélectionnée (SAD) ont été utilisées pour comparer la morphologie de surface et la microstructure du poly-Dépôt de films Sic sur les deux substrats amorphes. En général, les films de poly-SiC dopés et non dopés déposés sur Si₃N₄ présentent une morphologie de surface plus lisse et des grains plus petits que le poly-SiC dopé et non dopé déposé sur SiO₂. Selon la théorie de la thermodynamique, la grande taille des grains et la texture rugueuse de la surface des films de poly-SiC déposés sur le SiO₂ peuvent être attribuables à une barrière énergétique plus élevée et à une taille de noyau critique plus grande que pour les films de poly-SiC déposés sur le Si₃N₄. Ces différences ont été exploitées pour mettre au point une technique de mise en forme des films poly-SiC. [17]

I.8 Conclusion

Dans ce chapitre, nous rappelons les concepts de base de Sic. Cette présentation contient le concept de cristallographie physique.

Nous avons ensuite évoqué ses caractéristiques de base et discuté de la propriété électronique.

Après avoir étudié les généralités sur sic, nous avons fait des comparaisons entre le 4H-SiC et différents types de semi-conducteurs (Diamond, Si et GaAs,..) et avons fait une interprétation physique de ce que nous avons observé à partir de ces comparaisons.

Enfin, nous avons parlé des défauts de sic et des techniques de traitement nécessaires.

CHAPITRE II

Notions de base sur le DIMOSFET, MOSFET

II.1 Introduction

Les dispositifs semi-conducteurs de puissance sont largement utilisés pour transporter de grands courants et supporter des tensions élevées. Les dispositifs de puissance modernes sont généralement fabriqués à partir de matériau semi-conducteur en silicium monocristallin. Un dispositif d'alimentation largement utilisé est le Metal Oxide Semiconductor Field Effect Transistor (MOSFET). Dans un MOSFET de puissance, un signal de commande est fourni à une électrode de porte qui est séparée de la surface du semi-conducteur par un isolant intermédiaire, qui peut être, mais sans s'y limiter, du dioxyde de silicium. La conduction du courant se produit par le transport de porteurs majoritaires, sans la présence d'injection de porteurs minoritaires qui est utilisée dans le fonctionnement du transistor bipolaire. Les MOSFET de puissance peuvent fournir une excellente zone de fonctionnement sûre et peuvent être parallèles dans une structure de cellule unitaire.

Comme le savent ceux qui maîtrisent l'art, les MOSFET de puissance peuvent comprendre une structure latérale ou verticale. Dans une structure latérale, les bornes de vidange, de vanne et de source se trouvent sur la même surface d'un substrat. En revanche, dans une structure verticale, la source et le drain se trouvent sur des surfaces opposées du substrat.

Les transistors DIMOS (Double Implanted Metal-Oxide Semiconductor field effect transistor) sont courants dans la technologie des dispositifs d'alimentation en silicium où les régions source p-base et n⁺ sont formées par diffusion d'impuretés par une ouverture de masque commune.[18]

II.2 Le transistor MOSFET

Les dispositifs d'alimentation en carbure de silicium (SiC) peuvent améliorer considérablement la densité de puissance et l'efficacité des convertisseurs de puissance. Les performances de commutation des dispositifs d'alimentation SiC sont souvent un compromis entre la complexité du conducteur de porte et la performance désirée, ce qui est particulièrement vrai pour les BJTS et JFETSSiC.

L'introduction récente de SiC MOSFET a prouvé qu'il est possible d'avoir des dispositifs SiC hautement performants avec une complexité minimale de pilote de porte, ceci a rendu les dispositifs d'alimentation SiC encore plus attrayants malgré leur coût d'appareil. Le présent document présente une analyse basée sur les résultats expérimentaux des pertes de commutation de divers dispositifs d'alimentation Si et SiC disponibles dans le commerce et dont la puissance nominale est de 1200 V (IGBTs Si, JFETsSiC et MOSFETsSiC).

La comparaison évalue la réduction des pertes de commutation qui est réalisable avec l'introduction de dispositifs d'alimentation SiC, cela comprend l'analyse et les considérations sur la complexité et le coût du conducteur de porte. [19]

II.3 Structure MOSFET

La figure II.1 montre le schéma de l'appareil, les caractéristiques de transfert et le symbole de l'appareil pour un MOSFET. L'invention de la puissance MOSFET a été partiellement transistors bipolaires de jonction de puissance (BJTS) qui, jusqu'à récemment, étaient le dispositif de choix dans applications d'électronique de puissance. [20]

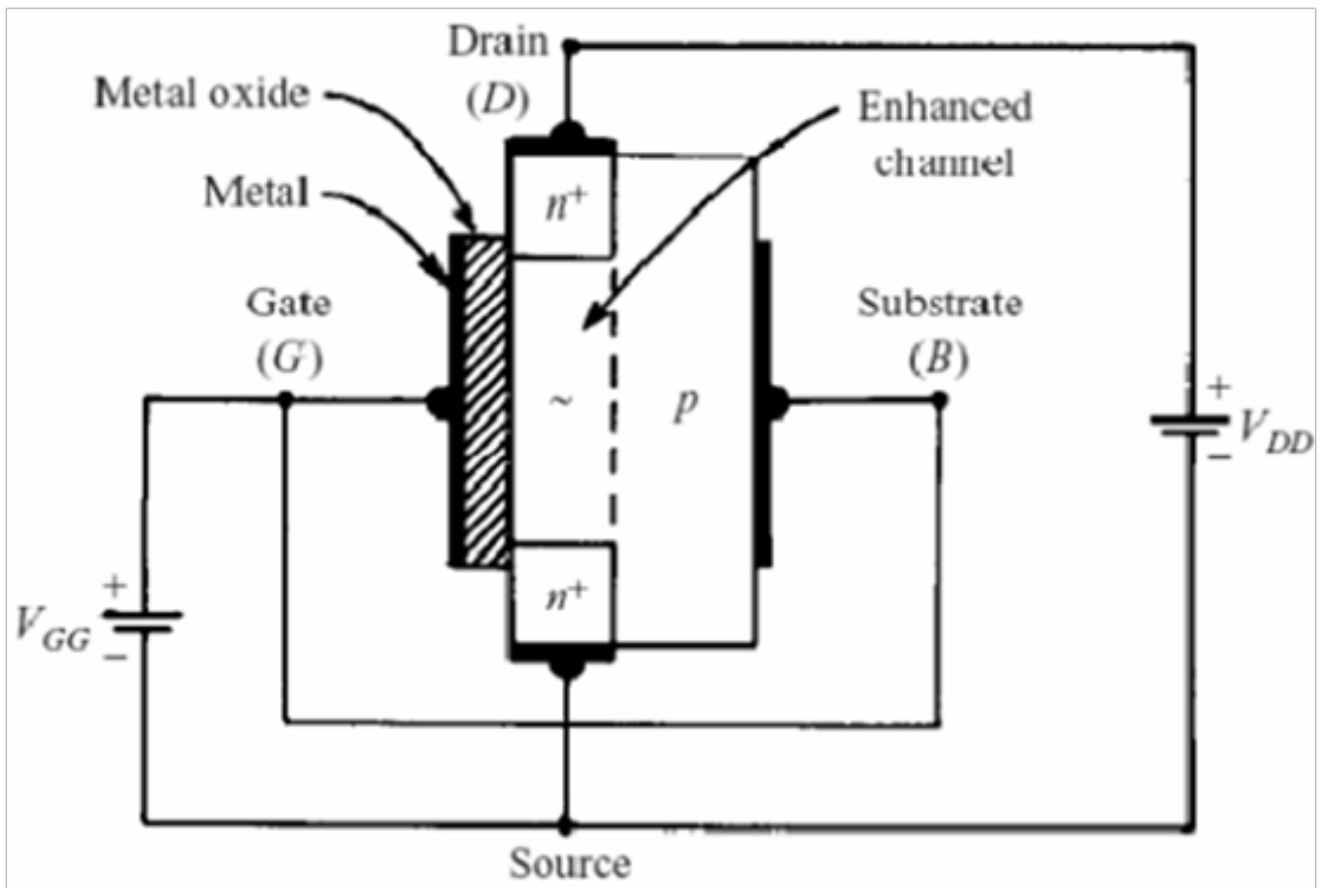


Figure II.1: structure MOSFET [20]

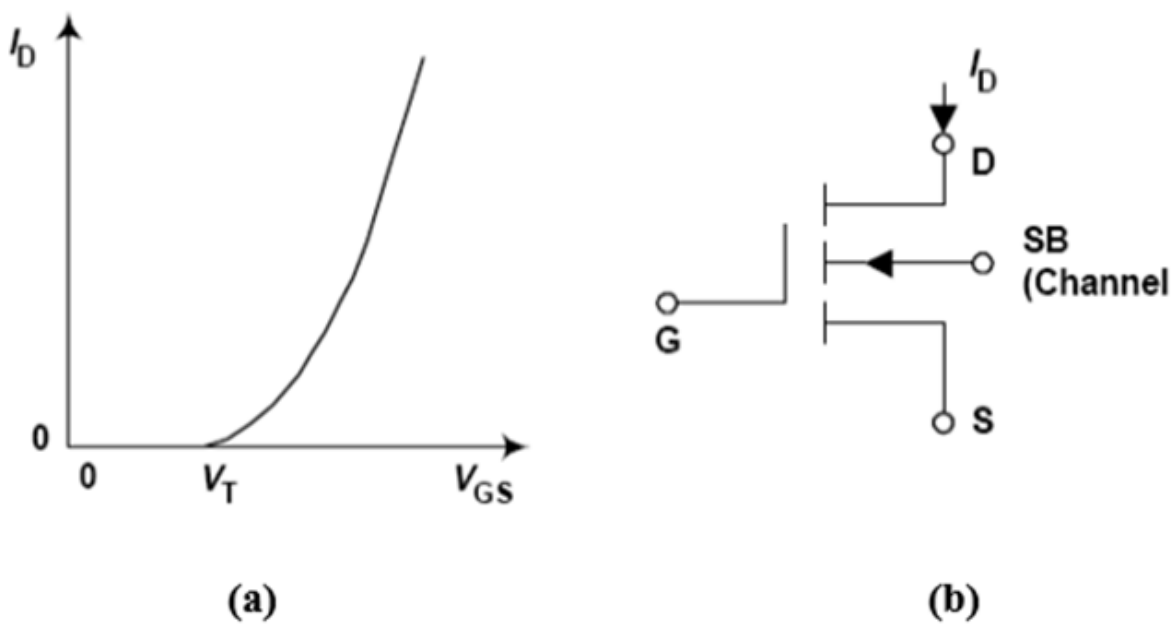
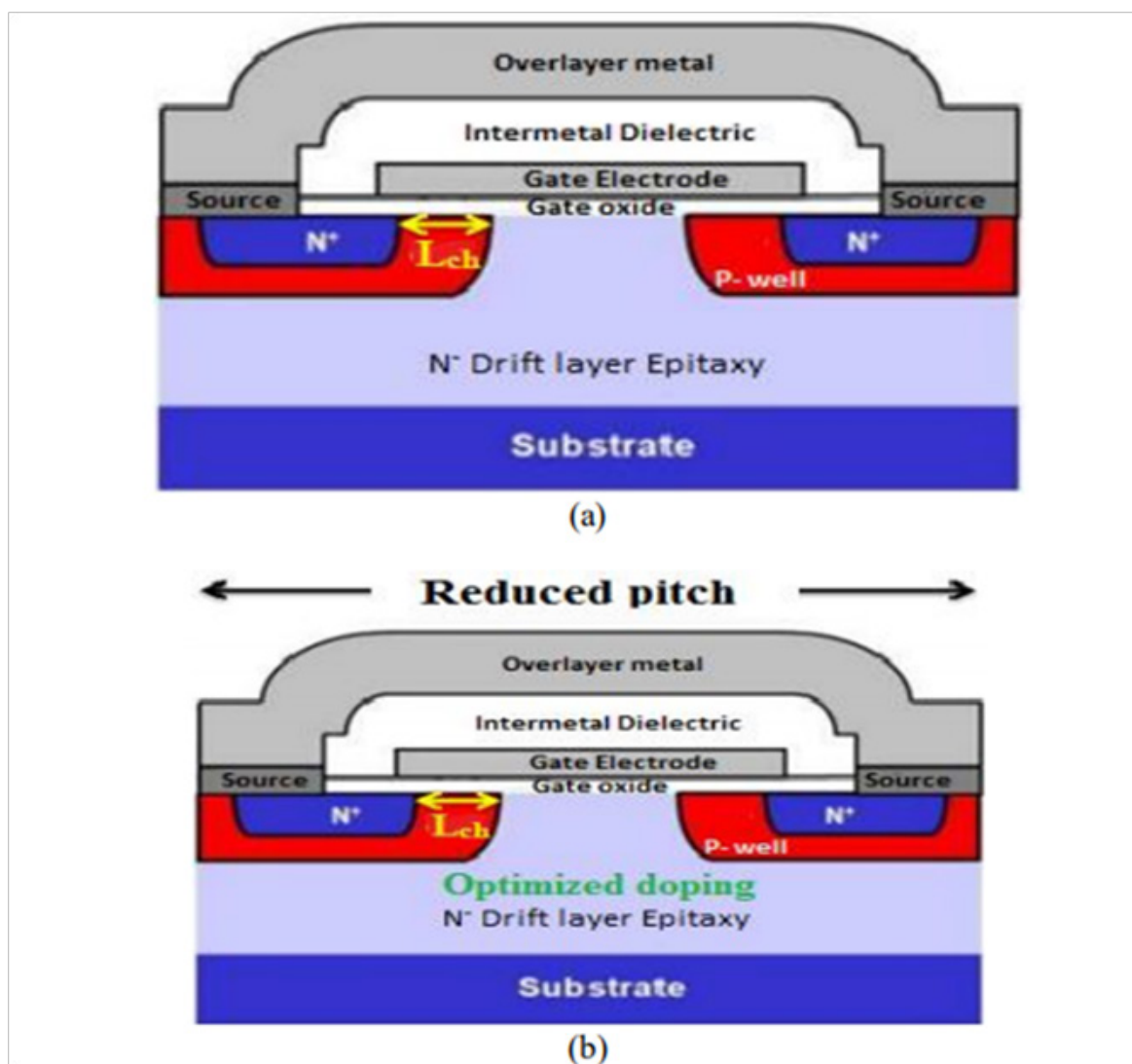


Figure II. 2 : (a) Caractéristique de Transfer, (b)Symbole de dispositif

II.4 Générations de MOSFET

Le choix de ces deux générations est basé sur le fait que les deux références ont des courants de vidange nominaux à peu près similaires. La figure II.3 montre les structures physiques des deux générations. Les dispositifs sont des MOSFETs verticaux n-canal (double-diffusés MOS) avec un substrat SiC. Le constructeur maintient la même plan structure pour les deux générations de MOSFET. Cependant, le dopage est optimisé pour la troisième génération. En outre, le pas est réduit ainsi que l'épaisseur de l'épitaxie, et la largeur de la porte. Ces améliorations augmentent les températures qui réduisent la taille des dispositifs de refroidissement nécessaire dans les systèmes de conversion d'énergie.[21]



**Figure II. 3 : structure MOSFET : (a) deuxième génération (G2),
Et (b) troisième Génération (G3).[21]**

II.5 Principe de fonctionnement

Carbure de silicium métal-oxyde semi-conducteur effet de champ Transistors (MOSFETs) et méthodes de fabrication de voitures en silicium Les MOSFET bide sont fournis. Les MOSFET en carbure de silicium mAvoir une couche de dérivation de carbure de silicium de type- n, espacée de Type- p Régions de carbure de silicium dans la dérivation de carbure de silicium De type- n Couches et comportant des régions de carbure de silicium De type-n, et une couche d'oxyde nitrifié. Les MOSFET ont également des canaux de court-circuit de type n qui s'étendent de Régions de carbure de silicium de type- n à travers le silicium de type- p régions de carbure à la couche de dérivation de carbure de silicium de type-n. Dans autres modes de réalisation, MOSFET au carbure de silicium et méthodes de fabrication de carbure de silicium MOSFETs sont fournis qui comprennent une région qui est configuré pour Région source, entre les régions de carbure de silicium de type -n et la couche de dérivation, adjacente à la couche d'oxyde, à l'application d'un biais de porte Zéro.[22]

Dans un MOSFET n-canal, la porte (plaque positive), le film d'oxyde de métal (diélectrique), et le substrat (plaque négative) forme un condensateur dont le champ électrique contrôle le canal résistance. Lorsque le potentiel positif de la porte atteint un seuil de tension V_T (généralement 2 à 4 V), suffisamment d'électrons libres sont attirés dans la région immédiatement à côté du métal film d'oxyde (ceci est appelé opération de mode d'amélioration) pour induire un canal conducteur de faible résistivité. Si la tension source-vidange est augmentée, le canal amélioré est appauvri des transporteurs gratuits dans la zone près du drain, et le pincement se produit comme dans le JFET.[20]

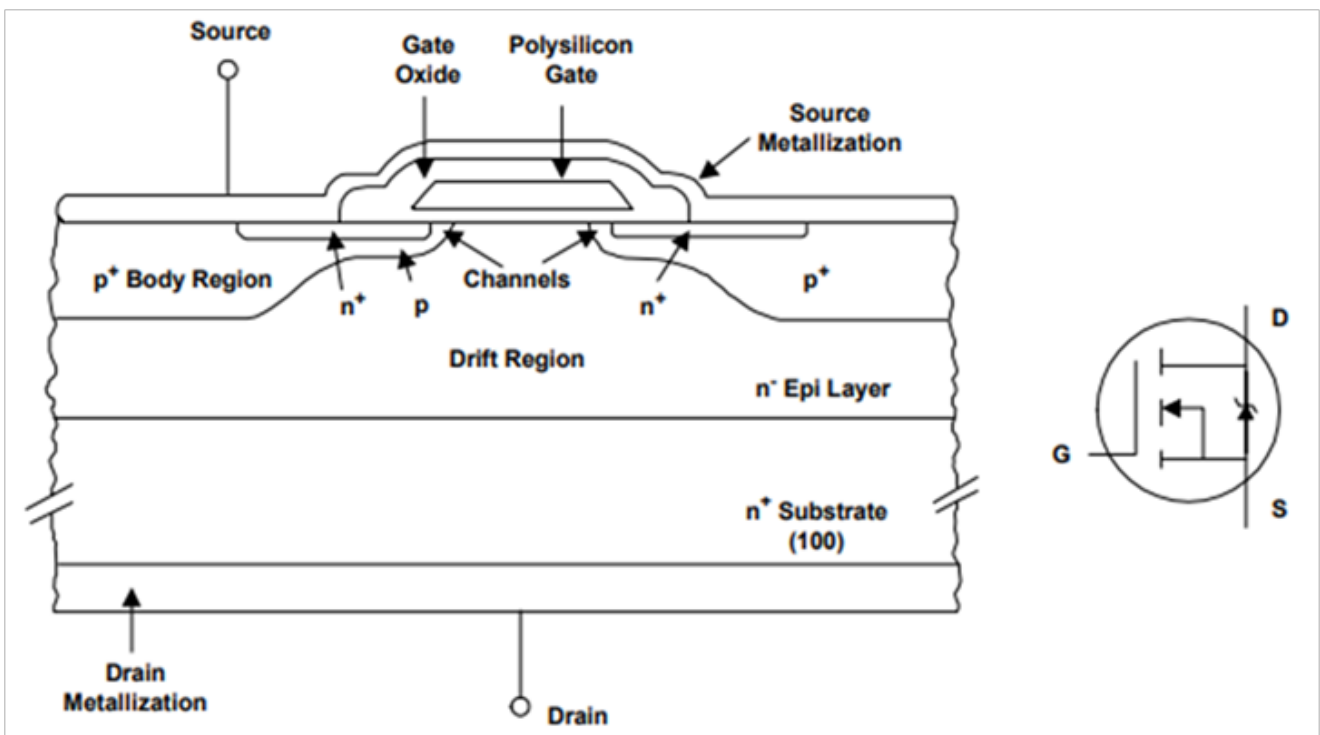


Figure II. 4: Diagramme schématisé pour un MOSFET n-canal et dispositif.

II.6 Méthode de modélisation MOSFET

La figure II.5 montre le circuit équivalent d'un MOSFET d'alimentation utilisé dans ce document. Il comprend un MOSFET idéal qui est décrit comme une source de courant contrôlée par tension, trois condensateurs de jonction qui varient avec la tension, un corps inversé diode et autres parasites.

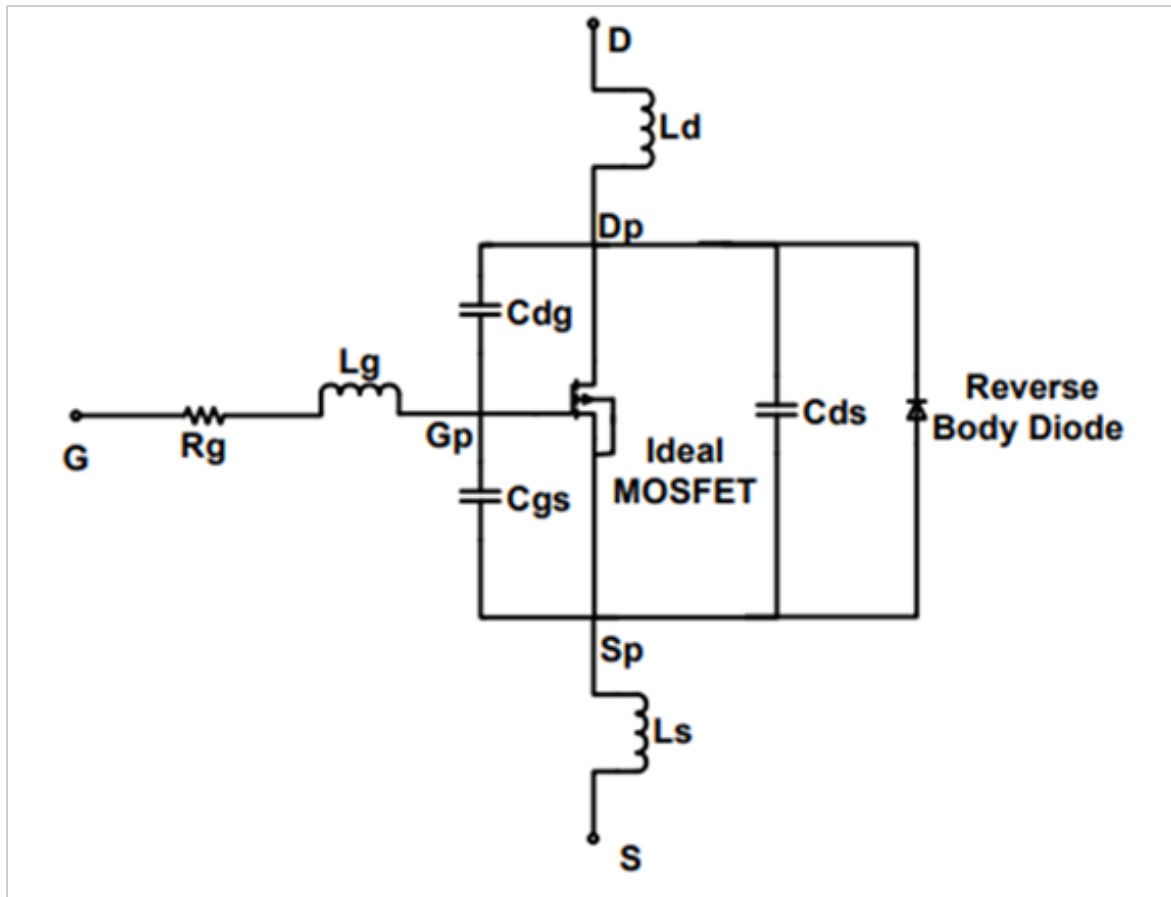


Figure II. 5 : Modèle de circuit équivalent du MOSFET.

Normalement, les équations suivantes peuvent être utilisées pour représenter le modèle MOSFET. Dans ces équations, C_{OX} est la capacité de la couche d'oxyde. μ_n est le porteur de charge mobile efficace, λ est la modulation de longueur de canal paramètre, W est la largeur de la porte, et L est la longueur de la porte.

Eq(2) est le courant dans la région linéaire où $V_{DS} < V_{DSsat}$, et (3) est le courant de saturation où $V_{DS} \geq V_{DSsat}$. [23]

$$V_{DSsat} = V_{GS} - V_{th} \quad \text{II.1}$$

$$I_D = \mu_n C_{OX} \frac{W}{L} \left((V_{GS} - V_{th}) V_{DS} - \frac{v_{DS}^2}{2} \right) \quad \text{II.2}$$

$$I_D = \frac{\mu_n C_{OX}}{2} \frac{W}{L} (V_{GS} - V_{th})^2 (1 + \lambda (V_{DS} - V_{DSsat})) \quad \text{II.3}$$

II.7 Caractéristiques de la MOSFET

II.7.1 Tension de claquage

La tension de panne, BV_{DSS} , est la tension à laquelle la diode de dérivation du corps à biais inversé et un courant important commence à circuler entre la source et le drain par processus de multiplication des avalanches, tandis que la porte et la source sont court-circuitées ensemble.

Pour les tensions de vidange inférieures à BV_{DSS} et sans polarisation sur la porte, aucun canal n'est formé sous la surface de la porte et la tension de vidange sont entièrement supportées par la jonction p-n à biais inversé du corps.

Deux phénomènes connexes peuvent se produire dans des dispositifs mal conçus et traités : le perforateur et Le poinçonnage est observé lorsque la zone de déplétion du côté source de la jonction corps-dérive p-n atteint la région source à des tensions de vidange inférieures à la tension nominale tension d'avalanche de l'appareil. Ceci fournit un trajet de courant entre la source et le drain et provoque une dégradation douce comme le montre la figure II.6 Le courant de fuite qui circule entre la source et le drain sont indiqués par I_{DSS} . [20]

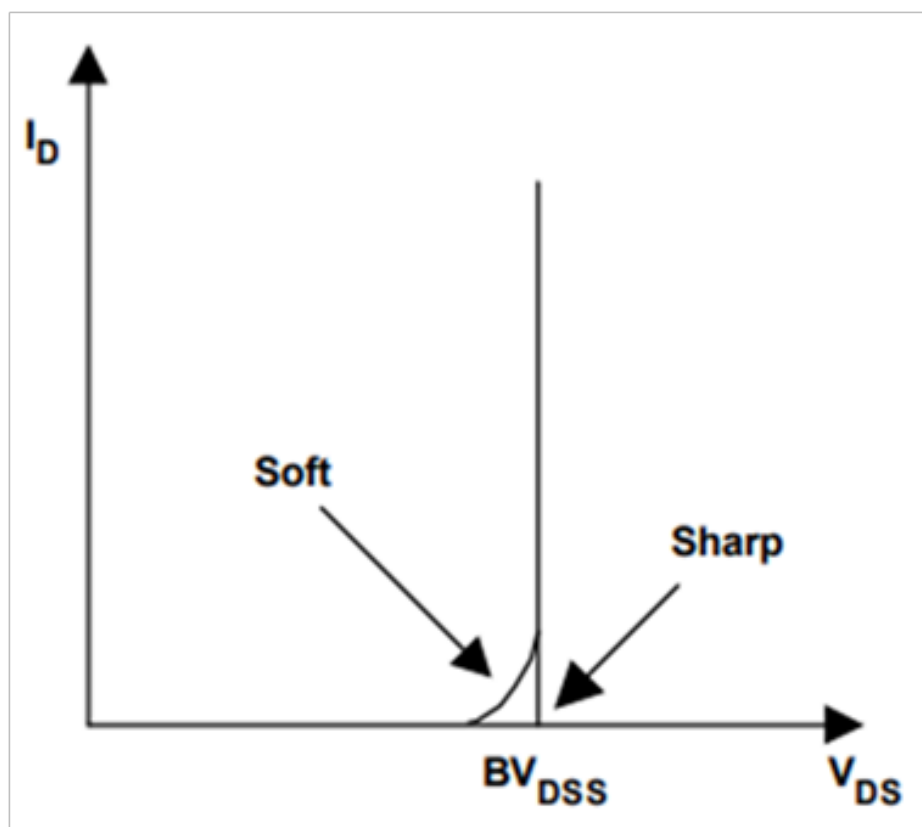


Figure II.6:Caractéristiques de panne du MOSFET de puissance.

II.7.2 Sur la résistance

The on-state resistance of a power MOSFET is made up of several components as shown in Figure II.7.[20]

$$R_{(DS(on))} = R_{source} + R_{ch} + R_A + R_j + R_D + R_{sub} + R_{wcm1} \quad \text{II.4}$$

Où :

R_{source} = Résistance à la diffusion de la source

R_{ch} = Résistance de canal

R_A = Résistance à l'accumulation

R_j = Résistance des composants «JFET» de la région entre les deux régions du corps.

R_D = Résistance de la zone de dérive (drift region)

R_S = Résistance du substrat

R_{wcm1} = Somme de la résistance du fil de liaison

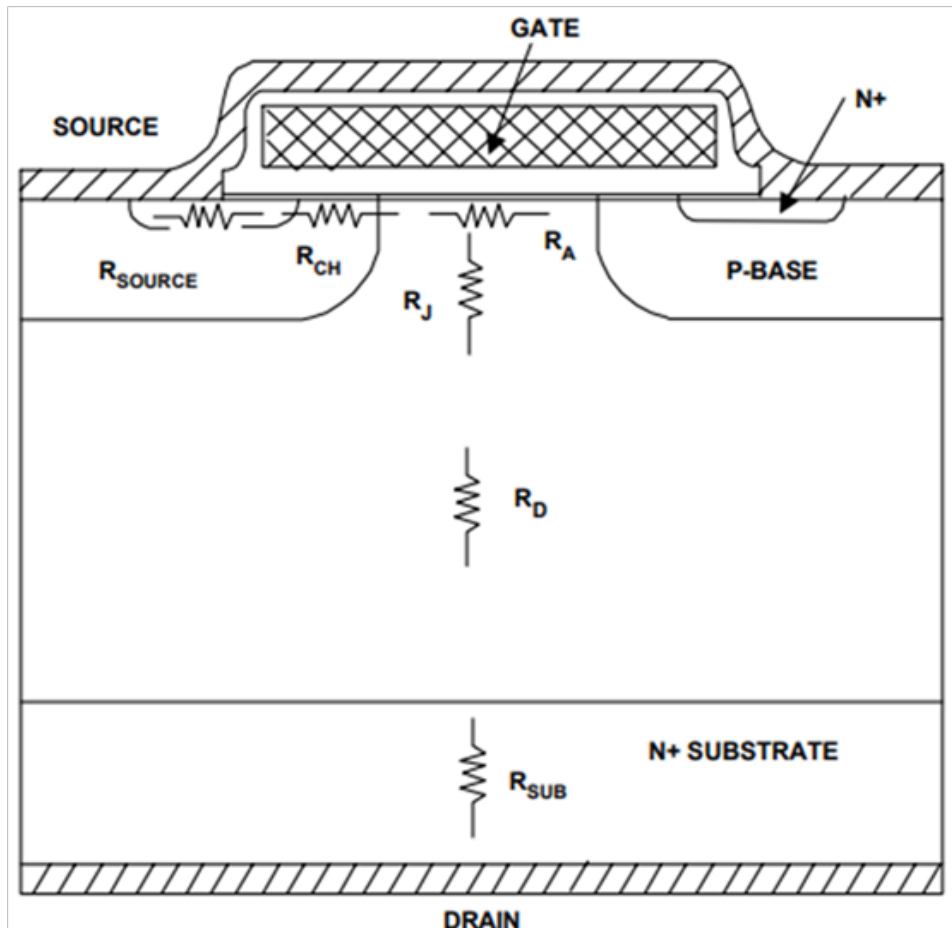


Figure II.7: Résistance MOS

II.7.3 Tension de seuil

La tension de seuil, V_{th} , est définie comme la barrière minimale Polarisation de l'électrode nécessaire pour inverser fortement la surface sous le poly et forment un canal conducteur entre la source et les drains. La V_{th} est généralement mesurée à un courant de vidange de $250\mu A$. Les valeurs communes sont 2-4V pour les dispositifs hautes tension avec des oxydes de porte plus épais, et 1-2V pour les appareils à basse tension compatible avec la logique Avec la puissance MOSFETstrouver une utilisation croissante dans l'électronique portable et sans fil communication où la puissance de la batterie est à un prix supérieur, la tendance est vers des valeurs plus faibles de $R_{DS(on)}$ et V_{th} .

II.7.4 Dissipation de puissance

La puissance maximale autorisée dissipation qui soulèvera la matrice température au maximum permis lorsque la température du boîtier est tenue à $25^{\circ}C$ est important [20]. Il est donné par P_d où :

$$P_d = \frac{T_{jmax} - 25}{R_{thJC}} \quad \text{II.5}$$

T_{jmax} = Température maximale admissible de la jonction p-n dans l'appareil
(normalement $150^{\circ}C$ ou $175^{\circ}C$).

R_{thJC} = Impédance thermique de la jonction au boîtier de dispositif.

II.8 Les MOSFET de puissance SiC

Les MOSFETs de puissance SiC peuvent fonctionner à une fréquence de commutation et à des températures de fonctionnement plus élevées que les MOSFETs classiques. On s'attend à ce qu'il s'agisse de la prochaine génération de dispositifs de commutation pour remplacer les dispositifs d'alimentation Si conventionnels dans de nombreuses applications. La première (MOSFET) de puissance SiC a été démontrée en 1994 sous la forme d'une structure de tranchée verticale (UMOSFET). Le dispositif signalé avait une tension de rupture de 150 V et une résistance spécifique de $3,3 \text{ m}\Omega \text{ cm}^2$. La tension de panne du dispositif a été limitée par le champ électrique élevé dans l'oxyde de la porte au coin de la tranchée. Pour éviter le champ électrique élevé dans un UMOSFET, une porte plane SiC MOSFET avec une p-base formée par un processus MOS à double implantation a été fabriquée (DMOSFET), ce DMOSFET 6H-SiC a une tension de panne de 760 V basée sur une couche de dérive de type n de $10 \mu\text{m}$ d'épaisseur et de $6.5 \times 10^{15} \text{ cm}^{-3}$ dopée. La figure II.8 est le schéma schématique de la structure de l'UMOSFET (UMOS) et du DMOSFET (DMOS). [31]

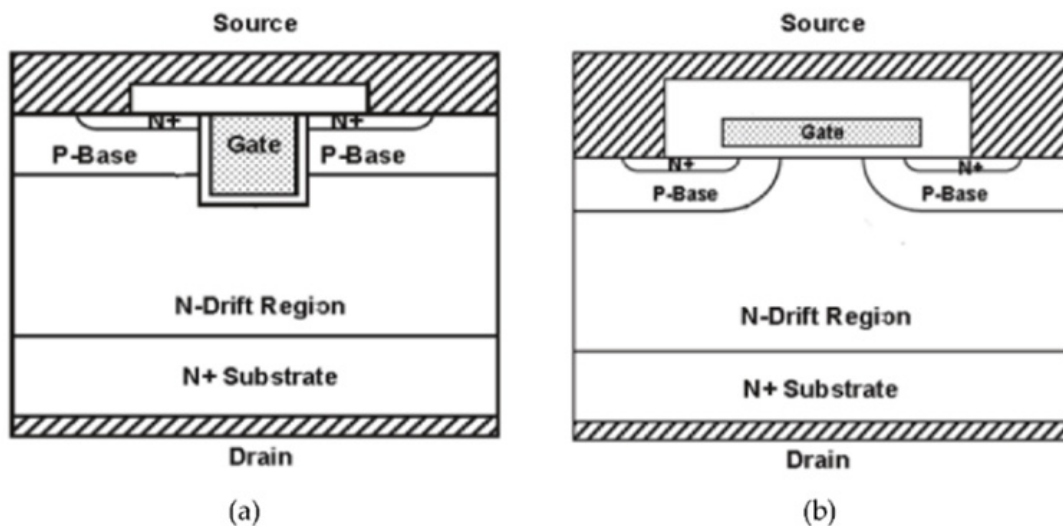


Figure II.8: Diagramme schématique du SiC, (a)UMO et (b)DMOS.

- **Parmi les types de puissance MOSFET :**

- DIMOSFET (Double Implanted Metal-Oxide Semiconductor field effect transistor).

II.9 Le transistor DIMOSFET

Le transistor à effet de champ Double Implanted Metal-Oxide Semiconductor (DIMOS) a été fréquemment utilisé dans les applications électroniques de haute tension. Les dispositifs de commutation de puissance atteignent les limites supérieures imposées par le faible champ de décomposition du silicium, et la haute tension de décomposition ne peut être obtenue qu'en utilisant un semi-conducteur avec un champ de décomposition plus élevé.

Le SiC est unique parmi les semi-conducteurs composés puisque son oxyde natif est le SiO₂, le même oxyde que le silicium. Cela signifie que les dispositifs électriques utilisés dans le silicium peuvent tous être fabriqués dans le SiC.

4H—SiC Power DMOSFETs ont le potentiel d'offrir des avantages significatifs par rapport aux commutateurs de puissance Si à haute tension conventionnel. Malheureusement, cependant, il peut être difficile de produire un oxyde de barrière acceptable pour ces dispositifs. Beaucoup d'efforts ont été concentrés sur la réduction de la densité de piège d'interface (DIT) à l'interface SiC/SiO₂ afin d'augmenter la mobilité de canal (μ_{CH}) des dispositifs. [18]

II.10 Conceptions et processus pour DiMOS de puissance en carbure de silicium

Les problèmes de conception et de processus des DiMOSFETs à hautetension (Double implanted MOS-FETs) dans le carbure de silicium 4H-SiC, étant donné que le champ critique (E_C) dans le 4H-SiC est très élevé (10X plus élevé que celui d'un Si), une attention particulière est nécessaire pour protéger l'oxyde de porte. L'outil de simulation de dispositif 2D a été utilisé pour déterminer l'écart optimal de JFET, qui fournit une protection adéquate d'oxyde de barrière ainsi qu'une résistance raisonnable de JFET. L'autre problème dans les 4H-SiC DiMOSFETs est la mobilité efficace extrêmement faible des canaux (μ_{eff}) dans les régions de puits implantées. NO recuit de l'oxyde de la porte et de la structure du canal enterré n'est utilisé pour augmenter le μ_{eff} . NO recuit (anneal), dont on a rapporté qu'il était très efficace pour augmenter l'effet μ du MOSFETs SiC dans les épi-couches de type p, n'a pas produit d'effet μ raisonnable des MOSFETs SiC dans le puits p implanté. [24]

II.11 Structure DIMOS pour la modélisation

Un modèle analytique pour un transistor à effet de champ DIMOS est développé à l'aide d'un matériau SiC. Le modèle est développé sur la base de la méthodologie pour un modèle MOS à double diffusion verticale [25-26]. Le modèle DIMOS proposé intègre l'effet du comportement du dispositif SiC.

La figure II.9 montre les détails de la structure du dispositif identifiant les différentes régions de fonctionnement. Le modèle est élaboré à partir d'analyses régionales du transport par porteur dans le chenal et les régions de dérive. Le canal actif se trouve sous la couche d'oxyde et dans les corps de p.

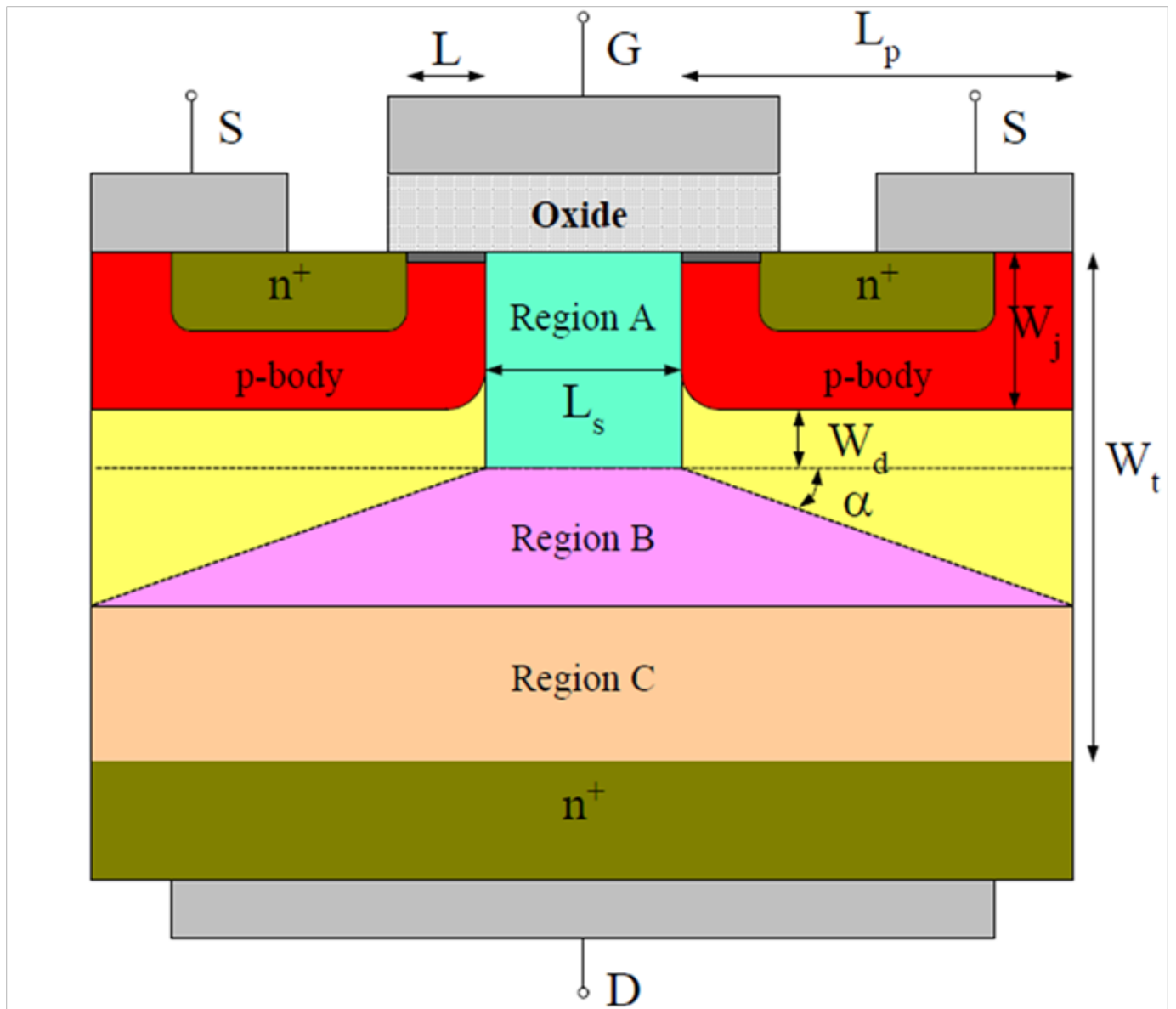


Figure II.9: structure DIMOS pour la modélisation.[27]

II.12 Les relations fondamentale du transistor DIMOS

- La caractéristique de courant/tension dans la région de la triode est donnée par l'Eq 6,[27]

$$I_{ch} = \frac{W\mu_n}{2L[1+(\mu_n/2v_{sat}L)V_{ch}]} V_{ch} [2C_{ox}(V_{GS} - V_T) - (C_{ox} + C_{do})] V_{ch} \quad \text{II.6}$$

Où :

W = la largeur du canal (channelwidth).

L = la longueur du canal.

V_{ch} = la tension du canal (the channel voltage).

V_T = la tension seuil.

V_{GS} = la tension de porte (gate voltage).

C_{ox} = la capacité d'oxyde.

C_{do} = la capacité d'épuisement du corps.

μ_n = la mobilité des électrons.

v_{sat} = la vitesse de saturation des électrons.

- La région de dérivation est divisée en trois parties : une région d'accumulation A, une région de dérivation B avec une zone de section variable, et une zone de dérivation C avec section constante. Les tensions correspondantes à ces régions sont V_A , V_B et V_C pour les régions A, B et C, respectivement les équations suivantes,

$$V_A = \int_0^{W_j+W_d} E_y dY = \frac{I_D(W_j+W_d)}{W(qN_dL_s\mu_n) - I_D/E_c} \quad \text{II.7}$$

$$V_B = \frac{I_D}{WqN_d\mu_n \cos \alpha} \log \left[\frac{WqN_d\mu_n(L_s+2L_p) - I_D/E_c}{WqN_dL_s\mu_n - I_D/E_c} \right] \quad \text{II.8}$$

$$V_C = \frac{I_D(W_t - W_j - W_d - L_P \tan \alpha)}{WqN_d\mu_n(L_S + 2L_P) - I_D/E_C} \quad \text{II.9}$$

Où :

W_j = la profondeur de la région de contact n+

W_d = la profondeur de la région d'épuisement

W_t = l'épaisseur totale de l'épiscouche,

L_s = la longueur de la région d'accumulation

L_p = est la longueur de p-body

• La tension totale de la région de dérivation est :

$$V_{\text{drift}} = V_A + V_B + V_C \quad \text{II.10}$$

• La tension à travers le drain et la source est :

$$V_{DS} = V_{\text{drift}} + V_{\text{ch}} \quad \text{II.11}$$

Les tensions et les courants des deux ensembles d'équations mentionnés ci-dessus pour la région de dérivation et la région du canal sont implicitement connexes.

Le courant de vidange, I_D est égal au canal total actuel I_{ch} , qui établit une relation entre les deux ensembles d'équations.

Un résumé de la structure du dispositif et des niveaux de dopage est présenté dans le tableau ci-dessous :

Device dimensions		
<i>Channel width</i>	400 μm	
<i>Channel length</i>	1 μm	
<i>Oxide thickness</i>	500 \AA	
<i>p-bodies separation</i>	20 μm	
<i>Epilayer thickness</i>	25 μm	
Doping		
<i>Region</i>	<i>Doping level</i>	<i>Impurity</i>
<i>n-drift</i>	$4 \times 10^{15} \text{cm}^{-3}$	Nitrogen
<i>p-bodies</i>	$4 \times 10^{17} \text{cm}^{-3}$	Aluminum
<i>n+ region</i>	$1.5 \times 10^{20} \text{cm}^{-3}$	Nitrogen

Table II.1 : Dimensions de dispositif pour le système DIMOS 4HSiC proposé

L'instrument proposé structure et les dimensions de l'appareil sont sélectionnés dans un tel-
 çon qu'un dispositif pratique peut être construit sur la base de SiC actuellement disponible.

[27]

II.13 Fabrications du 4H-SicDiMOSFET

Pour les dispositifs fabriqués illustrés à la Figure II.10, le MOSFET la longueur du canal est de $1,5 \mu\text{m}$ et est définie par le puits p et n+ implants. Le pas de cellule est de $16 \mu\text{m}$ et la densité de remplissage de la périphérie de la grille est de $1250 \text{ cm} / \text{cm}^2$. À $2,5 \cdot 10^{15} \text{ cm}^{-3}$ dopé, Une couche de dérivation de type n de $20 \mu\text{m}$ d'épaisseur est utilisée dans le dispositif. Dans la région d'exploitation de l'État, les électrons s'écoulent latéralement vers le n+source par le canal MOSFET formé dans le puits -P implanté, puis verticalement entre les cellules adjacentes et par la couche de dérivation légèrement dopée au contact du drain.

Pour un MOSFET 2 kV Si, la résistance de la couche de dérivation domine la résistance à l'allumage de l'appareil, tandis que la résistance spécifique à l'allumage est dominée par la résistance du canal pour le Sic Structure DiMOSFET. [28]

La fabrication du DiMOSFET commence par une plaquette Sic de type -n avec une couche épitaxiale de $2,5 \cdot 10^{15} \text{ cm}^{-3}$ dopée, $20 \mu\text{m}$ d'épaisseur. Les puits- p sont formés par implantation d'aluminium suivi d'un implant à forte dose d'azote pour les régions sources n+. Une forte dose d'aluminium est implantée pour former les contacts p+ aux puits- p, en plus des anneaux de garde flottants qui terminent les bords. Tous les implants sont réalisés à $1600 \text{ }^\circ\text{C}$ en Ar. Une couche d'oxyde de $2 \mu\text{m}$ est déposée et modelée pour servir d'oxyde de champ, qui est suivi par l'oxydation de porte. Un oxyde de porte de 500 \AA d'épaisseur est cultivé thermiquement à $1200 \text{ }^\circ\text{C}$ en sec O_2 , puis recuit en NO à $1175 \text{ }^\circ\text{C}$ pendant 2 heures. [29]

Ensuite, une couche de molybdène $0,25 \mu\text{m}$ est pulvérisé et modelé pour le métal de la porte. Les contacts avec la source, le drain et les régions pi sont formés avec du Ni allié. La porte est ensuite métallisée avec une couche Ni/Au de $0,25 \mu\text{m}$ d'épaisseur pour réduire la résistance de la porte. Une couche d'oxyde PECVD (Enhanced Chemical Vapor Deposition) est ensuite déposée sous forme diélectrique inter-métallique, et des trous sont ouverts pour les contacts.

Enfin, un Ti/Pt/Au de $2 \mu\text{m}$ d'épaisseur la couche est déposée en utilisant l'évaporation e-beam, puis soulevée en tant que couche métallique finale.

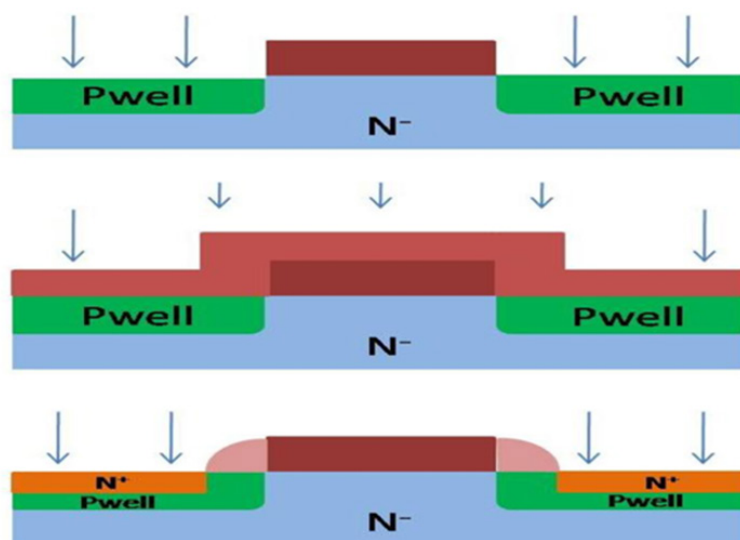


Figure II.10: conception et fabrication de 4H-SiC DIMOS. [30]

II.14 caractéristique de tension et de courant pour DIMOS (voltage, current)

Les caractéristiques V-I de DIMOSFET sont illustrées dans la figure :

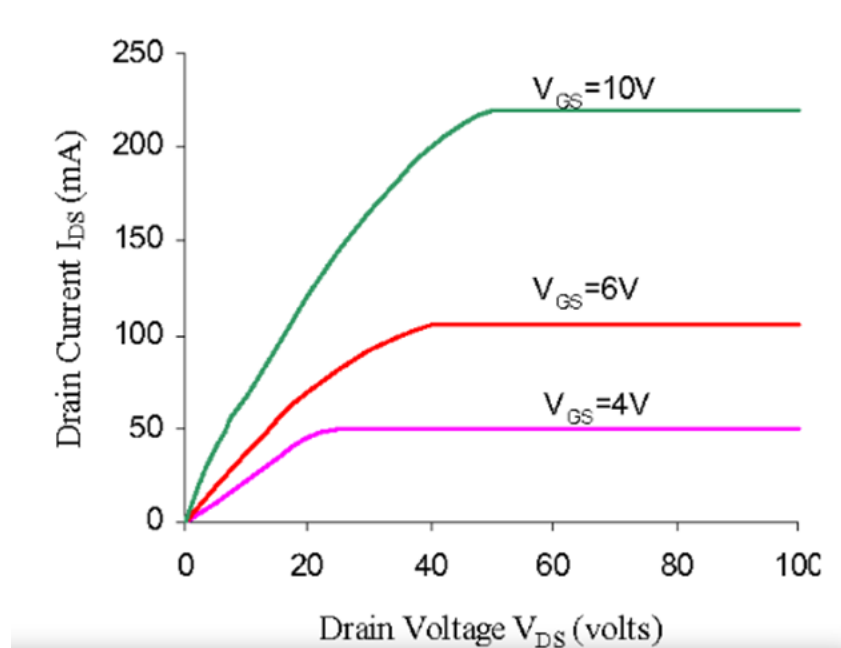


Figure II.11 : caractéristiques de tension et de courant (V_{DS} , I_{DS}).[32]

La tension de blocage des DIMOSFETsSiC est de 760 V pour le 6H-SiC, cette tension est également utilisée pour le but de fabrication de SiC. Mais dans 4H-SiC il est considérablement élevé près d'environ 2500V. Pour obtenir une tension de blocage supérieure à 760 V pour 6H-SiC, cela dépend de l'épaisseur de la zone de dérivation, du niveau de dopage, de la résistance spécifique et de l'intensité du champ électrique. En ajustant tous les paramètres, nous proposons d'obtenir une tension de blocage supérieure à 760V. La tension de la vanne contrôle les courants de vidange tant que le courant de vidange pénètre dans la zone de saturation avant que la saturation de vitesse ne se produise. [32-33]

La zone d'exploitation sûre de MOSFET est divisée en trois régions :

- Courant de vidange maximal autorisé.
- Limite de dissipation de puissance maximale.
- Limite de tension maximale de la source de vidange.

II.15 Conclusion

Dans ce chapitre, nous présentons quelques concepts de base de l'un des transistors les plus utilisés aujourd'hui.

Nous avons parlé des bases des caractéristiques, et des types de transistors MOSFET (metal oxide semiconductor field effect transistor) qui est basé sur le transistor FET (field-effect transistor) original introduit dans les années 70, les MOSFET sont les meilleurs candidats en électronique de puissance pour la commutation rapide et le fonctionnement linéaire.

Dans ce travail, nous nous sommes concentrés sur un type de transistor de puissance : le populaire DIMOS (Double Implanted Metal-Oxide Semiconductor field effect transistor) dans la technologie des dispositifs de puissance au silicium où se trouvent p et n.

CHAPITRE III

Généralité sur le logiciel de la simulation SILVACO

III.1 Introduction

L'outil de simulation utilisé dans ce travail est le logiciel TCAD-SILVACO.

Les simulateurs TCAD (technologie Computer-AidedDesign) permettent Conception, développement et modélisation du comportement physique et électrique d'un composant électronique, afin d'économiser du temps et des coûts de développement, et ainsi pouvoir atteindre les meilleurs résultats pour améliorer les performances de l'appareil.

Appareils de simulation sur le marché (SILVACO, ISE TCAD, SYMBOLE...).

Des processus technologiques (oxydation, diffusion, implantation ionique ...) Ont été simulés à l'aide d'ATHENA.et d'ATLASPour simuler le comportement électrique des composants.

Dans ce chapitre, nous parlerons des bases et des utilisations du programme de simulation TCAD-SILVACO.

III.2 Notion générale sur TCAD-SILVACO

«SILVACO» (Silicon Valley Corporation) est utilisé pour modéliser des dispositifs à semi-conducteurs avant leur fabrication. Il est très utile pour développer de nombreux projets de recherche. C'est l'un des principaux fournisseurs de chaînes Logiciel professionnel de simulation par éléments finis et de conception assistée TCAD (technologie Informatique Conception auxiliaire).

Ces outils sont utilisés par les entreprises de microélectronique Domaine de la recherche, du développement et de la conception de matériel.

Historiquement le TCAD-SILVACO a été fondé en 1984 par le Dr. Ivan Pesicqui a Exposé les outils d'extraction des paramètres d'une structure UTMOS et pour répondre aux besoins des concepteurs de circuits intégrés (IC, circuits intégrés) analogiques pour des modèles SPICE (Simulation Program with Integrated Circuit Emphasis) de plus en plus précis et linéaires.

L'entrée de SILVACO dans la technologie a eu lieu en 1989, et elle a été basée sur une recherche du Département des Dispositifs Physiques de l'Université de Stanford, ainsi apparaît dans SILVACO «Athena» comme simulateur des processus et « Atlas » comme simulateur des dispositifs (2D et 3D).

Aujourd'hui ce logiciel est très utile dans le développement de beaucoup de projets de recherches.

SILVACO inclut de nouveaux modèles physiques qui emploient des Méthodes et des algorithmes numériques efficaces.

SILVACO n'a pas été conçu pour répondre à un seul composant semi-conducteur. En incluant des modèles plus généraux de la physique des semi-conducteurs, il permet des simulations plus Étendues en balayant toute une gamme de composants électroniques. [34]

Il s'agit d'un progiciel de simulation

De processus semi-conducteurs composé de plusieurs simulateurs physiques (ATHENA,ATLAS, MERCURY... etc.) Regroupés sous un environnement appelé DECKBUILD. Chacun D'eux simule différents processus. En raison du grand nombre de modules de SILVACO Et de leur complexité, seuls les modules utilisés dans ce travail seront présentés. [35]

• **TONYPLOT:** est un outil de visualisation qui trace les résultats obtenus à partir de la simulation. Il fournit des capacités de visualisation scientifique, y compris des graphiques XY avec des axes linéaires et logarithmiques, des graphiques polaires, des graphiques de surface et de contour.

• **DECKBUILD:** est un environnement d'exécution graphique interactif pour Développer des ponts d'entrée de simulation de processus et de dispositifs. Il est considéré comme la fenêtre principale de SILVACO où tous les simulateurs peuvent être contrôlés.

C'est l'interface graphique entre l'utilisateur et les simulateurs (voir figure III.1). Il se compose de deux fenêtres ; la fenêtre de saisie (input Windows) dans laquelle les Simulateurs peuvent être appelés et contrôlés à l'aide des commandes DECKBUILD. La Deuxième fenêtre (Run-Time output) affiche les sorties et les résultats des simulateurs, Et notamment les erreurs de programmation et les avertissements après la Compilation.

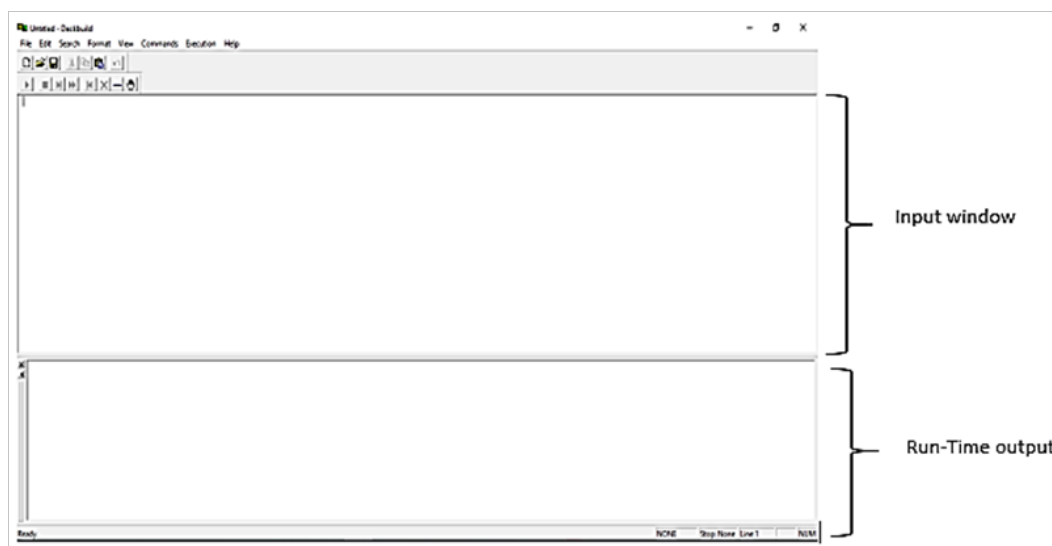


Figure III.1. L'interface DECKBUILD

- **ATLAS**: est un module de simulateur de dispositif à base physique qui prédit les caractéristiques électriques associées à des structures physiques et des conditions de polarisation spécifiées. Ceci est obtenu en approximant le fonctionnement d'un dispositif sur une grille (discrétisation). Le transport de porteurs à travers ce dispositif peut être simulé en appliquant un ensemble d'équations différentielles, dérivées des lois de Maxwell sur cette grille. Cela signifie qu'ATLAS fournit une plate-forme pour analyser les réponses AC, DC et temporelles pour toutes les technologies basées sur les semi-conducteurs en deux et trois dimensions.

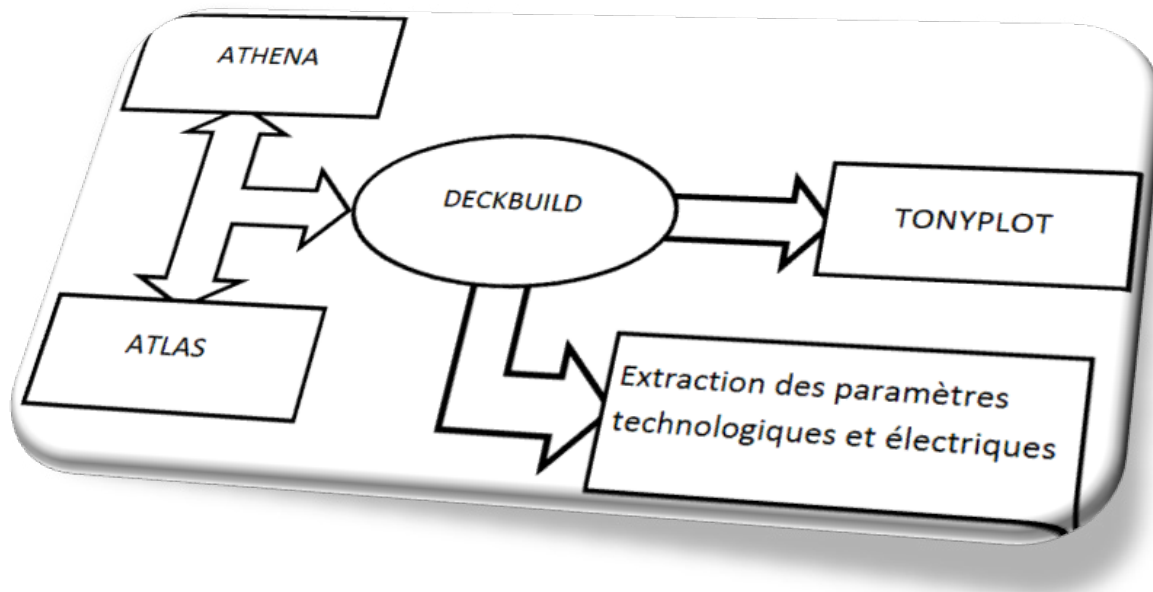


Figure III-2 : Schéma synoptique des modules utilisés dans la simulation par TCAD-SILVACO. [36]

Le projet réalise dans le cadre de ce travail de thèse, a été basé principalement sur les interfaces graphiques (DevEdit) et (DeckBuild) et sur l'outil de simulation par éléments finis (Atlas).

La structure créée sous DevEdit implique la définition des couches (dimensions, type de matériel (métal, semi-conducteur), si c'est le cas, le type de dopant et la forme du dopage (uniforme, gaussien, etc.) ainsi que le maillage (avec des pas fixes, adaptable d'une couche à l'autre et plus ou moins raffiné)).

La structure ainsi créée est à travers (DeckBuild) importée sous (Atlas).

Mais (Atlas) met aussi à notre disposition un outil propre de définition de la structure qui simplifie beaucoup le travail du programmeur. Une difficulté rencontrée a été le fait que l'importation de la structure créée sous (DevEdit) n'est pas tout le temps parfaite, (Atlas) a une façon d'interpréter le maillage qui est légèrement différente. (DevEdit) a l'avantage de nous aider didactiquement et graphiquement pour réaliser nos structures en créant en final le code à exporter.

Enfin une fois la simulation effectuée sous (Atlas), la visualisation des résultats se fait via le logiciel (Tony -Plot). Par la suite nous allons développer la présentation de l'outil (Atlas) que nous avons utilisé principalement pour effectuer la simulation de notre structure.

Sous SILVACO l'ensemble des outils de simulation et des outils interactifs permettant la conception et l'analyse de la plupart des dispositifs semi-conducteurs s'appelle VWF (Virtual Wafer Fab) [37].

Les composants de base de VWF sont :

III.2.1 Les outils de simulation (VWF coreTools) :

Ces outils simulent soit leurs processus de fabrication ou soit leurs comportements électriques. Les outils de simulation sont : Athéna, Atlas et SSuprem3.

III.2.2 Les outils interactifs (VWF interactive Tools) :

Ces outils sont désignés pour être utilisés en mode interactif dans la construction d'un seul fichier d'entrée. En étant basé sur une interface utilisateur qui est graphique (Graphical User Interface, GUI), le travail de construction du fichier d'entrée devient plus efficace. Les outils interactifs peuvent être utilisés soit en relation avec un ensemble de fichiers, ou comme des composants intégrés dans l'environnement « VWF automation Tools ».

III.2.3 Les outils d'automatisation (VWF automation Tools) :

Ces outils permettent à l'utilisateur d'exécuter sur une grande échelle des études expérimentales pour créer des résultats pour l'analyse statistique.

Ces outils automatiques se servent de la technologie de base de données répartie et des méthodes de logiciels de transmissions d'interprocessus.

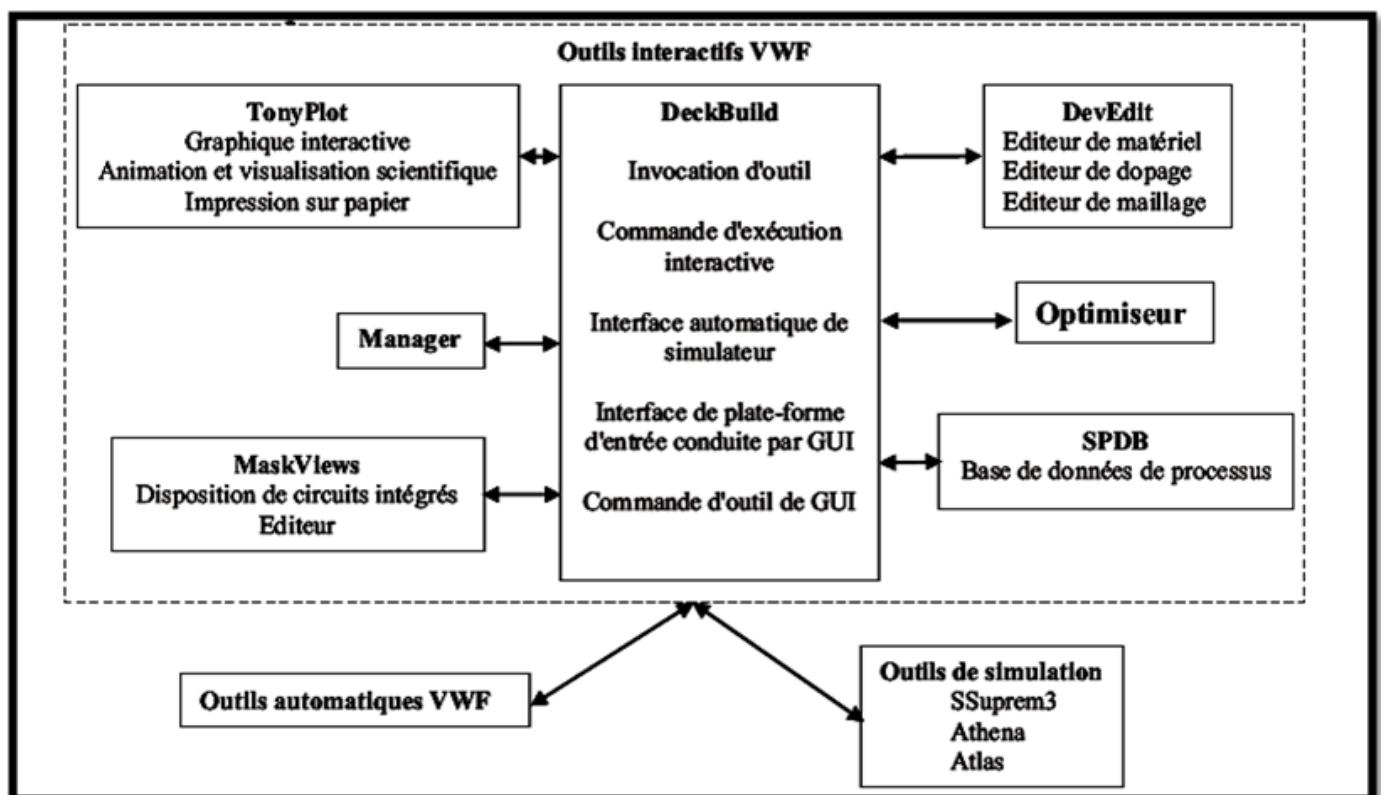


Figure III-3 : Organigramme de la structure VWF. [38]

III.3 Présentation d'ATLAS

La capacité à simuler avec précision un dispositif semi-conducteur est cruciale pour Industrie et milieux de recherche. L'outil de simulation ATLAS est spécialement conçu Pour la modélisation 2D et 3D de composants basés sur la physique des semi-Conducteurs, en incluant les propriétés électriques, optiques et thermiques. Il possède Une bibliothèque regroupant des matériaux prédéfinis comme il permet à l'utilisateur De définir d'autres matériaux propres à leur choix. [39]

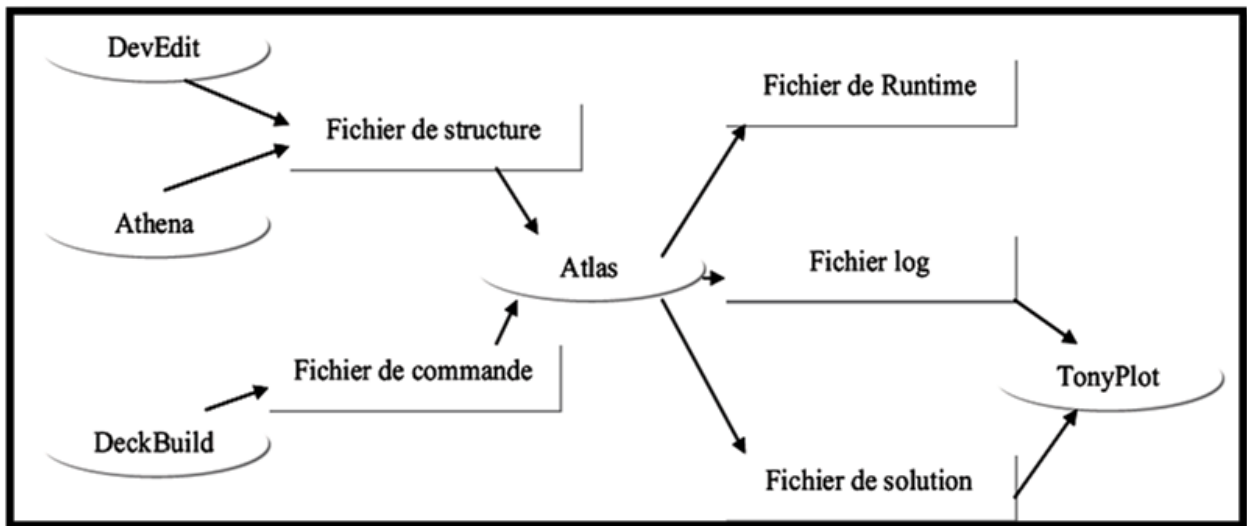


Figure III.4 : Entrées / sorties d'ATLAS[36]

Dans Le schéma de la figure III.4 représente les différents types d'informations qui circulent En entrée et en sortie « d'Atlas ». La plupart des simulations réalisées sous « Atlas » Utilise deux fichiers d'entrée. Le premier fichier est un fichier texte contenant les Commandes pour qu'Atlas s'exécute (représenté par "Fichier de commande"). Le Second fichier est un fichier «de structure » contenant la structure du dispositif qui va Être simulée dans «Athena» ou «DevEdit». A la sortie « d'Atlas », nous avons Trois types de fichiers.

Le premier de ces fichiers est la sortie « Runtime » qui donne la progression, les Erreurs et les messages d'avertissements pendant la simulation. Le deuxième type de Fichier est le fichier «log » qui stocke toutes les valeurs de tensions et des courants Provenant de l'analyse du dispositif simulé (c'est le fichier du comportement Électrique). Le troisième fichier de sortie est le « Fichier de solution », ce fichier stocke Les données 2D ou 3D concernant les valeurs des variables solutions en un point donné Du dispositif (c'est le fichier physique, il contient la structure dans un état particulier). Les deux derniers fichiers sont traités par l'outil de visualisation « TonyPlot ». [39]

III.4 Ordres de commandes d'Atlas

Après la présentation de l'outil de simulation « d'Atlas » de SILVACO TCAD, sa Composition interne et son fonctionnement nous allons maintenant présenter l'ordre Des commandes propres à la logique de programmation « d'Atlas ». Ainsi il existe cinq Groupes de commandes, ces groupes doivent être organisés correctement (Tableau III.1). Si l'ordre n'est pas respecté, un message apparaît et le Programme ne s'exécute pas d'une façon correcte. Par exemple, si les paramètres où Les modèles de matériaux ne sont pas classés dans l'ordre idoine, le simulateur ne les Ne prend pas en compte. [34]

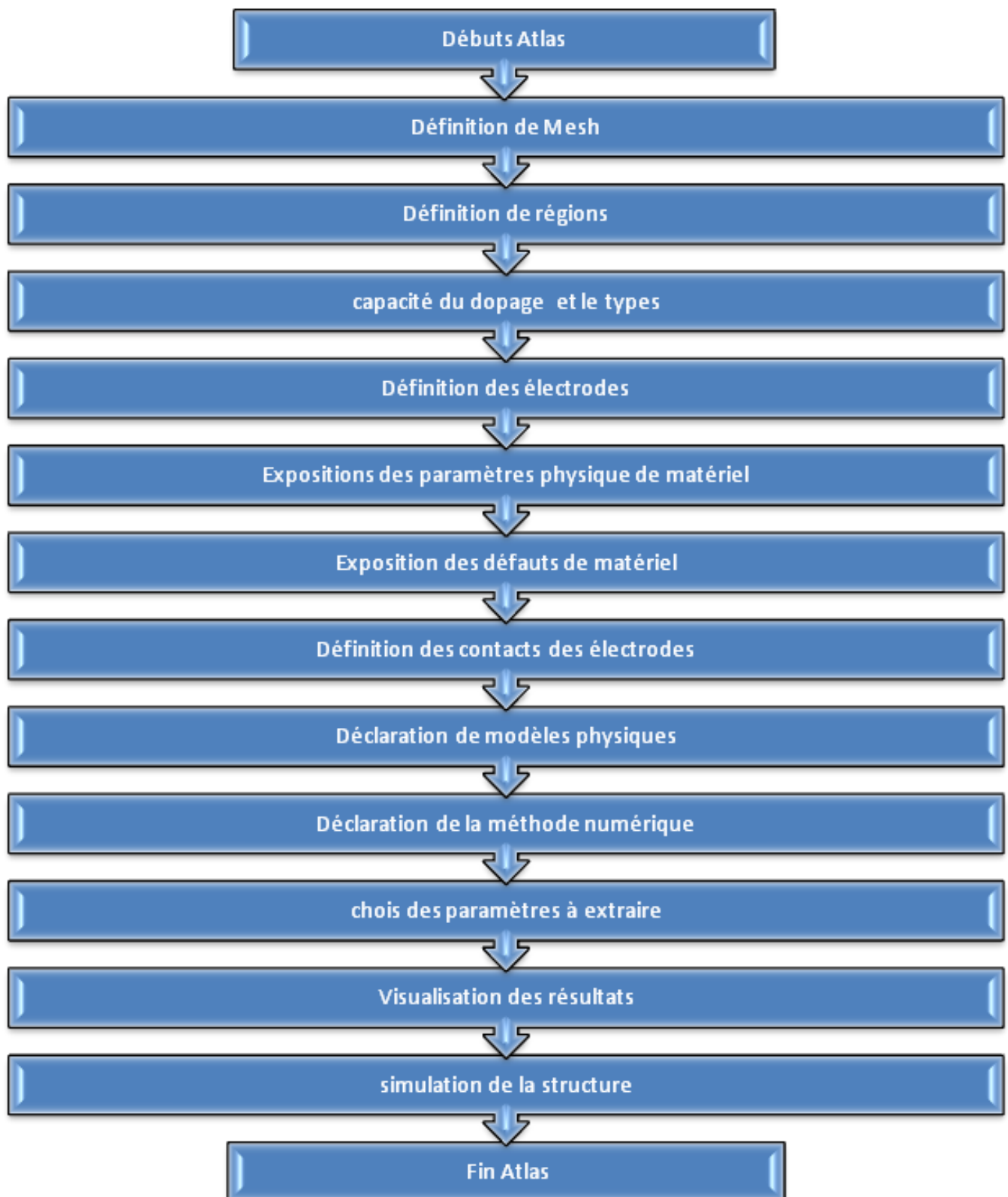
groupe	commandes
1. Spécification de la structure	MESH REGION ELECTROD DOPING
2. Spécification des modèles des matériaux	MATERIAL MODELS CONTACT INTERFAC
3. Spécification de la méthode	METHOD
4. Spécification des solutions	LOG SOLVE LOAD SAVE
5. Analyses des résultats	EXTRACT TONYPLOT

Tableau III.1: Les différents groupes d'ATLAS avec leurs commandes.[40]

Les commandes fondamentales sont :

- **MESH:** cette commande produit un maillage ou lit un maillage qui a été défini auparavant. L'élément de maille utilisé est le triangle.
- **REGION:** c'est une instruction qui définit une région dans une structure.
- **ELECTRODE:** indique l'endroit et les noms des électrodes dans une structure.
- **DOPING:** indique le type et le profil de dopage.
- **MATERIAL :** associe des paramètres physiques aux matériaux utilisés dans la simulation par exemple : affinité électronique, énergie de gap, la fonction de la densité des états, les vitesses de saturation, les durées de vie des porteurs minoritaires, etc..... (Il faut faire attention parce que le logiciel a des paramètres de matériau définis par défaut pour les semi-conducteurs standards)
- **MODELS :** Cette instruction permet de faire appel aux modèles physiques existants dans le logiciel, nous pouvons citer comme exemples les modèles de recombinaison Shockley Read Hall (SRH), Auger et les modèles concernant les statistiques des porteurs de Boltzmann, Fermi, etc. ...
- **CONTACT :** indique les attributs physiques d'une électrode : anode, cathode, drain, etc. ...
- **INTERFACE :** indique les paramètres d'interface aux frontières de semi-conducteur/isolant, comme exemple, la vitesse de recombinaison en surface et la densité de charge à l'interface.
- **METHOD :** place les méthodes numériques à employer pour résoudre les équations et les paramètres liés à ces algorithmes. Les méthodes numériques qui peuvent être spécifiées par cette instruction incluent des méthodes telles que celles de Gummel et de Newton.
- **LOG :** permet à toutes les caractéristiques finales de simulation d'être sauvées dans un fichier (ouvre un fichier de type log (log en minuscule veut dire le type de fichier, LOG en majuscule veut dire la commande dans le programme)). N'importe quel type de donnée, qu'elle soit C.C., transitoire ou C.A., générée par la commande SOLVE est sauvée après la commande LOG (donc les informations sauvées sont de type électrique et elles sont, par exemple, en fonction de la tension de polarisation ou de la source de lumière). Si dans le programme il y a plusieurs commandes LOG, chaque fois le fichier log qui a été ouvert avant est fermé et un nouveau fichier log est ouvert.
- **SOLVE :** ordonne à Atlas d'exécuter une solution pour un ou plusieurs points de polarisation.
- **LOAD :** charge des solutions précédentes à partir de fichiers en tant que conditions initiales à d'autres points de polarisation.
SAVE : sauve toutes les informations d'un point nœud du maillage dans un fichier de sortie (les fichiers de sortie sont de type structure). Les informations sauvées correspondent à un état électrique bien précis.
- **EXTRACT :** les commandes de ce type sont utilisées pour extraire les valeurs bien précises des paramètres des deux types des fichiers log ou solution.
- **TONYPLOT:** démarre le programme « TonyPlot » de post processus graphique des donnés. Elle permet de présenter les solutions trouvées pendant la simulation sous forme de graphe.

III.5 Organigramme de simulation:



III.6 conclusion

Dans ce chapitre, nous présentons une introduction au logiciel de simulation des propriétés électriques « atlas » de Silvaco, que nous utiliserons principalement pour modéliser et optimiser les composants semi-conducteurs.

Nous avons expliqué le principe de fonctionnement, les présentations, le module de simulation, l'atlas, l'environnement dans lequel le logiciel de simulation (DECKBUILD) et l'outil de visualisation (TONYPLOT) sont définis pour le programme. TCAD-SILVACO, et de connaître les commandes les plus importantes.

Les semi-conducteurs Dimosfetet Mosfetsubiront Différentes différences de paramètres tels que la température Les résultats seront présentés dans le prochain chapitre.

CHAPITRE IV

Résultats de simulation et discussion

IV.1 Introduction

Dans ce chapitre, nous nous allons étudier une simulation complète de Dispositif DIMOSFET à base de carbure de silicium et extraire et discuter des courbes caractéristiques pour comprendre l'influence des pièges structurels de la matière.

Pour Comprendre le comportement de dispositif DIMOS, cette étude du comportement électrique se fera au moyen de l'outil TCAD-Silvaco, il utilise des simulateurs le comportement électrique des dispositifs semi-conducteur en se basant sur des modèles spécifiques pour chaque phénomène physique son vérifiés.

Pour étudier le comportement de dispositif DIMOS et valider les paramètres technologiques, nous avons utilisé plusieurs simulations technologiques et électriques.

IV.2 Quel est le besoin de simulation ?

Le laboratoire AMEL est équipé de stations PC dotés de logiciels puissants tels que TCAD-SILVACO.

Il permet :

- Simuler les processus de fabrication des composants intégrés.
- Le rôle principal du simulateur est faire baisser le nombre des étapes d'itérations nécessaires pour la fabrication du composant avec certaines propriétés désirées.
- Permet d'extrapoler par simulation le comportement électrique d'un composant crée comme par exemple une diode ou un transistor. Là aussi, le composant est représenté comme une structure maillée où chaque nœud a des propriétés qui lui sont associés telles que le type de matériau, la concentration en dopant, etc. Ainsi, pour chaque nœud, la concentration de porteurs, le champ électrique, etc. peuvent être calculés.
- Un simulateur utilisé pour un composant semi-conducteur donne les données suivantes comme résultats (Caractéristiques, courbes, Vecteur qui contient la courbe du champ électrique ou bien la densité de courant en fonction du voltage et le vecteur de position).

IV.3 Spécification de la structure

Silvaco Atlas reçoit les fichiers d'entrée qui contient les programmes de simulation de DeckBuilt. Atlas est appelé exécuter ces derniers par la commande suivante :

Go atlas Le format des commandes d'Atlas est le suivant :

<STATEMENT> <PARAMETER> <VALUE >

- La spécification de la structure de ce dispositif est effectuée en définissant les régions, le maillage, les électrodes et le niveau de dopage.

IV.3.1 Le maillage (mesh)

Le maillage est simplement réalisé par une série de lignes horizontales et verticales définies par l'utilisateur avec un espacement entre eux, il joue un rôle important pour l'obtention de bonnes simulations.

Le maillage adopté dans notre travail est bidimensionnel. Par conséquent on définit seulement les paramètres x et y.

X.MESH LOCATION = <VALUE> SPACING = <VALUE>

Y. MESH LOCATION = <VALUE> SPACING = <VALUE>

IV.3.2 Des régions

Après avoir déterminé le maillage, il est maintenant nécessaire de définir les régions.

Le format pour définir les régions est comme suit :

REGION number = <integer> <material_type> <position parameters>

IV.3.3 Electrode

La prochaine spécification de la structure correspond aux électrodes.

Le nombre d'électrodes qu'on peut définir avec Silvaco Atlas peut aller jusqu'à 50.

Le format pour définir les régions est le suivant :

ELECTRODE NAME = <electrode name> <position parameters>

IV.3.4 Dopage

Le dernier aspect de la spécification de la structure qui doit être défini est le dopage.

Le format de la déclaration de dopage dans « Atlas » se présente comme suit :

DOPING <distribution type> <dopant_type> <position parameters>

IV.4 Spécification des modèles et des matériaux

Après avoir défini la spécification de la structure, l'étape prochaine est la spécification des modèles des matériaux qui est divisé en : matériau, modèles, contact et interface.

IV.4.1 Matériau

Le format d'Atlas pour définir le matériau est le suivant :

MATERIAL <localization> <material_définition>

Dans cet exemples, « MATERIAL » apparaît deux fois, le premier est considéré comme la déclaration du matériau, et deuxième est considéré comme un paramètre de « localization ».

Plusieurs autres paramètres peuvent être définis par la déclaration « material ».

Par exemples de ces paramètres : la mobilité d'électrons (MUN) et la mobilité de trous (MUP), (TAUN0) et (TAUP0) qui sont les durées de vie d'électrons et de trous respectivement.

IV.4.2 Modèles

Les modèles physiques sont classés en cinq catégories :

- Mobilités
- recombinaison
- Les statistiques des porteurs
- l'ionisation par impact
- Effet tunnel

La syntaxe de la déclaration du modèle dans le simulateur « ATLAS » est la suivante :

MODELS <general parameter> <model parameters>

• Modèle physique

Pour un MOSFET latéral avec une faible tension de drain V'_{DS} , en supposant que la mobilité des électrons soit constante le long de la couche d'inversion, le courant de drain est donné par :

$$I_{DS} = \beta \left(V_{GS} - V_T - \frac{V'_{DS}}{2} \right) V'_{DS} \quad \text{IV.1}$$

La tension de drain testée des MOSFET verticaux V_{DS} est considérée comme la somme de la tension drain-source du canal V'_{DS} et de la tension aux bornes de R_S ,

$$V_{DS} = V'_{DS} + I_{DS}R_S \quad \text{IV.2}$$

Ainsi, les données expérimentales V_G , V_{DS} et I_{DS} répondent à l'équation

$$I_{DS} = \beta \left[(V_{GS} - V_T)(V_{DS} - I_{DS}R_S) - \frac{1}{2} (V_{DS} - I_{DS}R_S)^2 \right] \quad \text{IV.3}$$

IV.4.3 contacts

Contact détermine les attributs de l'électrode. La syntaxe de contact est

Commesuit :

CONTACT NUMBER = <n>|NAME = <ename>|ALL

IV.5 Les méthodes numériques

Après la précision des modèles de matériaux, la sélection de la méthode numérique doit être indiquée. Parmi les différentes méthodes numériques de résolution des systèmes d'équations, la méthode qu'on a utilisée dans « Silvaco-Atlas » est : Gummel, Newton, et méthode des Blocs.

La méthode de newton est la valeur par défaut de la dérive diffusion calculs dans Atlas. Chaque itération de la méthode de newton résout une version linéarisée de l'ensemble du système non linéaire algébrique, et chaque prend un temps relativement long.

IV.6 Spécification de la solution

Après avoir terminé la sélection de la méthode numérique, la prochaine étape est la spécification de solution. La spécification de solution se décompose des commandes suivantes log, solve, load, et Save.

IV.6.1 log

Log enregistre les caractéristiques finales dans un fichier de données.

N'importe quel type de données, générées par la commande SOLVE et sauvé après la commande LOG.

LOG OUTFILE = MOSFET.log

L'exemple montre l'enregistrement de données dans le fichier « MOSFET.log ».

IV.6.2 Solve

La commande SOLVE suit l'instruction LOG. SOLVE effectue une Solution pour un ou plusieurs points de polarisation.

IV.6.3 Load et Save

La commande LOAD entre les solutions précédentes à partir de fichiers comme estimation initiale à d'autres points de polarisation.

L'instruction SAVE entre toutes les informations d'un point de nœud dans un fichier de sortie.

IV.7 Analyse des résultats

Une fois qu'une solution est trouvée pour le problème du dispositif, l'information peut être visualisée graphiquement avec TONYPLOT. En plus, les paramètres des dispositifs peuvent être extraites par la déclaration EXTRACT.

Par exemple :

- EXTRACT :
- EXTRACT INIT INF= <<<filename>>>
- TONYPLOT:

Tonyplot permet de spécifier et comploter des fonctions des caractéristiques terminales dans les champs de texte de fonction de graphique.

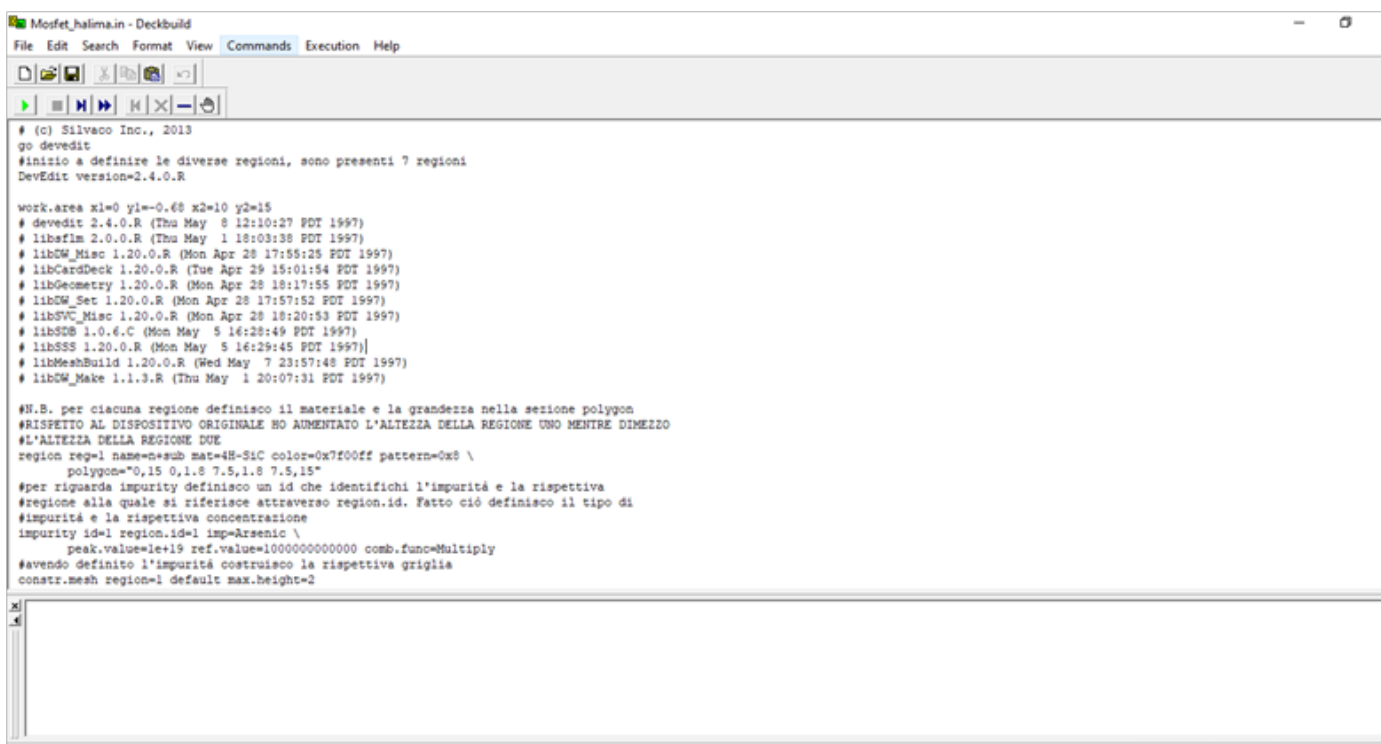


Figure IV.1: La fenestra principale de SILVACO (commandes de DeckBuilt).



Figure IV.2: Fenêtre de base de TonyPlot.

- Nous avons exploité aussi le logiciel Origin pour l'extraction des courbes.

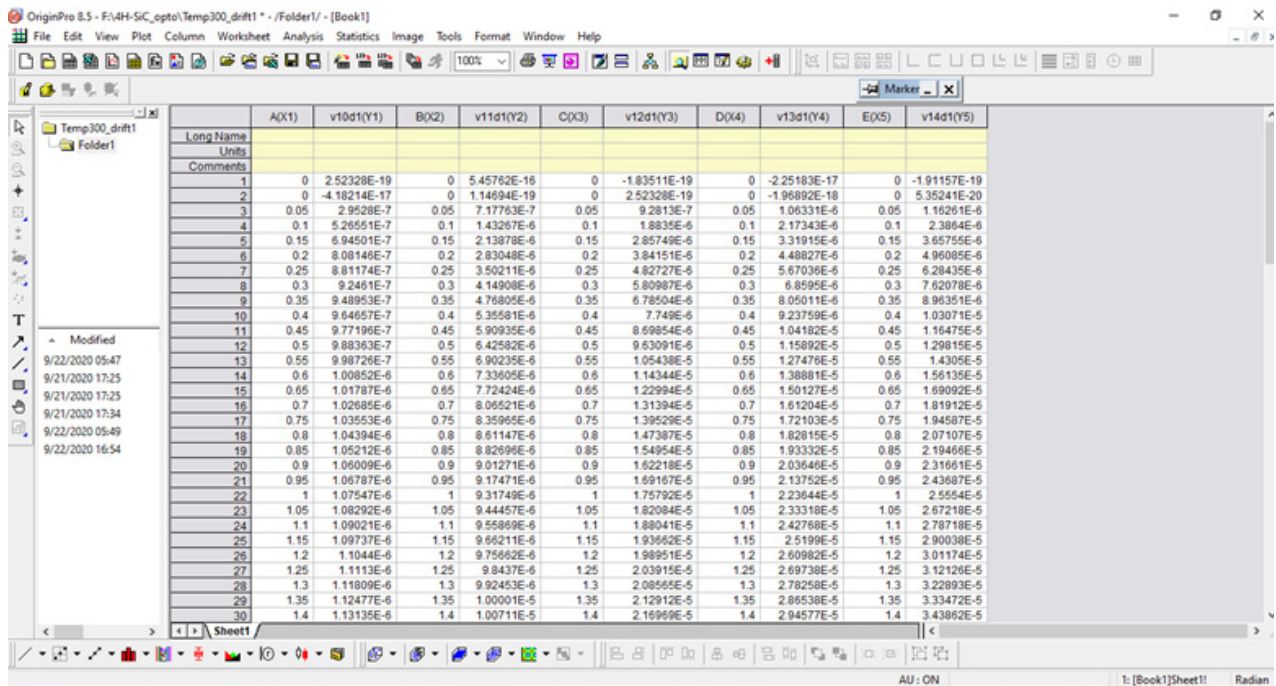


Figure IV.3: Fenêtre de base de Origin.

IV.8 Les résultats du caractéristique IDS/VDS pour T=300K

Après avoir fait la simulation, on obtient les caractéristiques courant de drain, drain la tension source, et température du transistor DIMOSFET, et la comparaison des caractéristiques à un température T=300K.

- Nous avons exploité aussi le logiciel « Origin » pour l'extraction des courbes, les résultats sont les suivants :

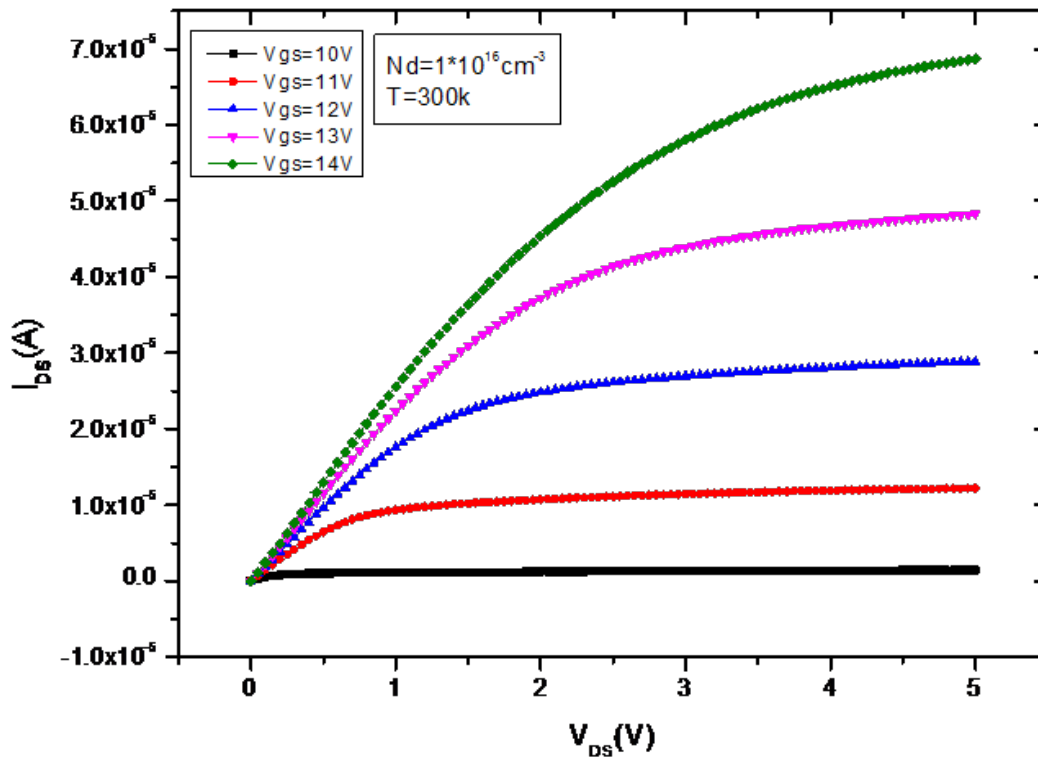


Figure IV.4: La caractéristique VDS/IDS du transistor DIMOSFET pour température 300K.

V_{DS} : tension de drain.

I_{DS} : courant de drain.

V_{GS} : tension de grille (gate voltage).

La figure (IV.) représente la caractéristique I_{DS} en fonction de V_{DS} , par exemple pour $V_{GS} = 11V$ on note le graphique de la courbe $I_{DS} = 1.2 \cdot 10^{-5}$, et $V_{DS} = 5V$.

IV.9 Etude de l'effet de la température sur la caractéristique IDS/VDS

La température est un facteur majeur, qui peut affecter les performances d'un système d'alimentation électrique.

(La figure IV.5) montre les caractéristiques de transport de trois échantillons.

Il est lu à partir des courbes de sortie pour obtenir V_{gs} .

• Pour $V_{gs}=10V$

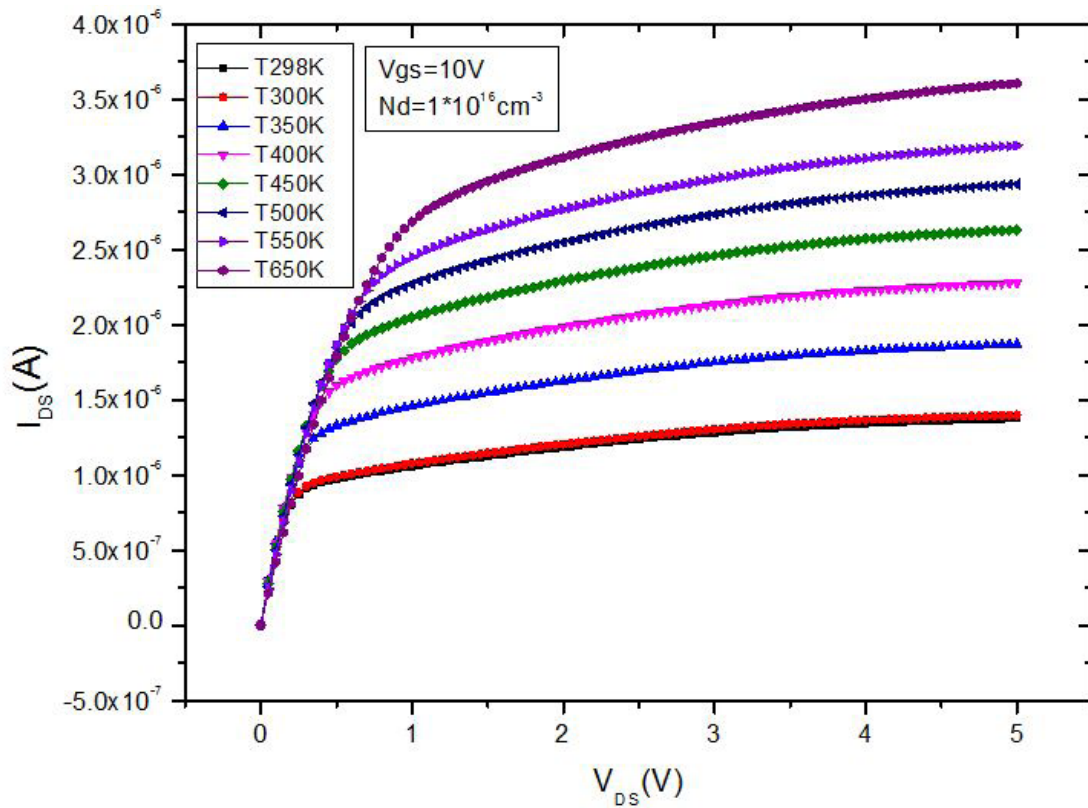


Figure IV.5 : Caractéristique IDS-VDS pour différentes valeurs de température.

• Pour $V_{gs}=12V$

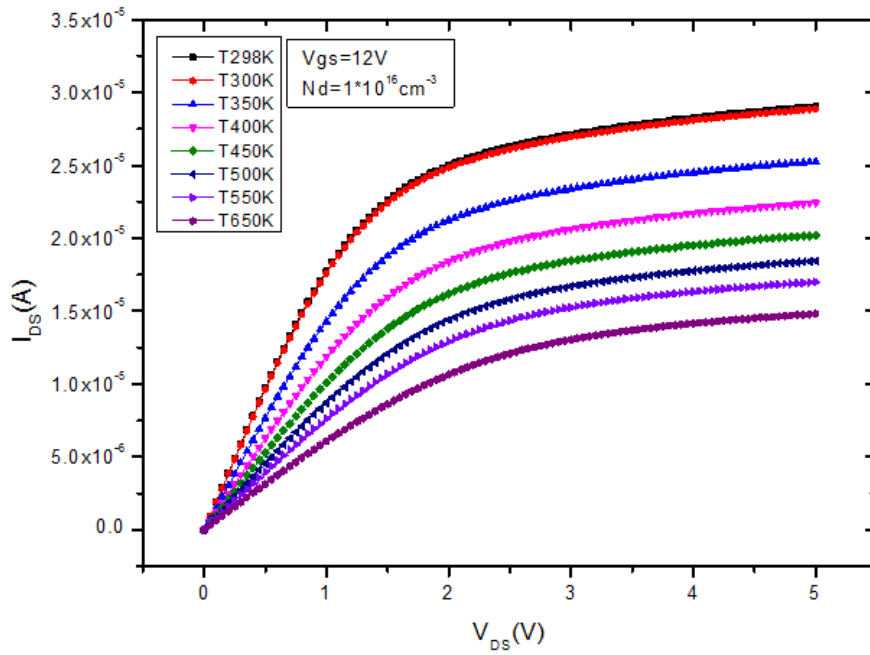


Figure IV.6: Caractéristique IDS-VDS pour différentes valeurs de température.

• Pour $V_{gs}=14V$

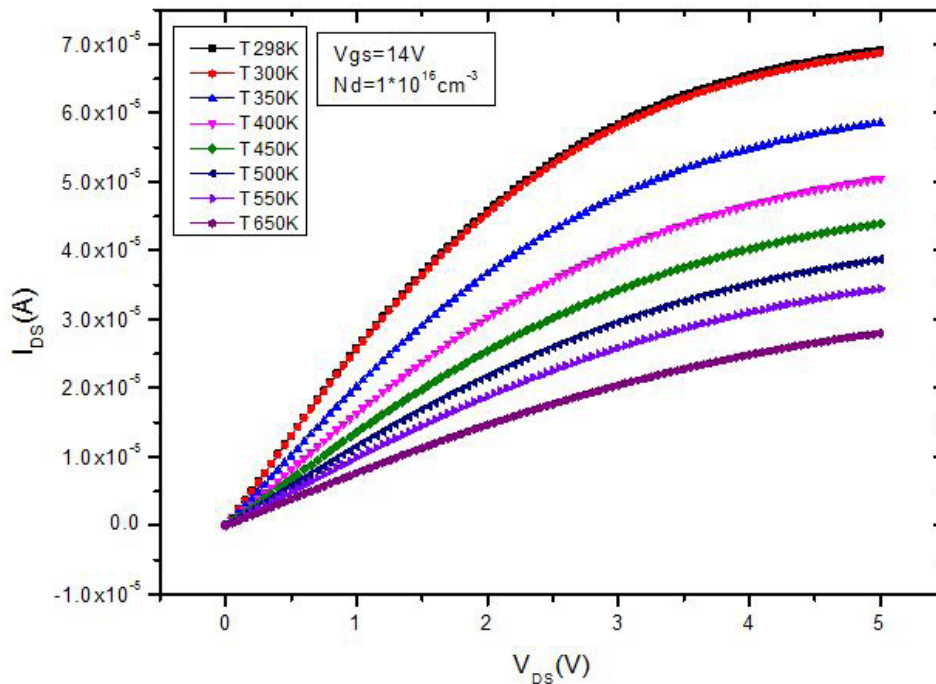


Figure IV.7: Caractéristique IDS-VDS pour différentes valeurs de température.

- $v_{gs} = 14V$ est la valeur maximale que nous avons utilisée dans la simulation, À partir de nos échantillons existants.
 Nous observons une différence, et l'étendue l'influence (impact) de la température sur ces caractéristiques.
 Où I_{ds} augmente avec l'augmentation de la température.

IV.10 Les résultats du Caractéristique IDS-VDS pour différentes valeurs de drift (Nd)

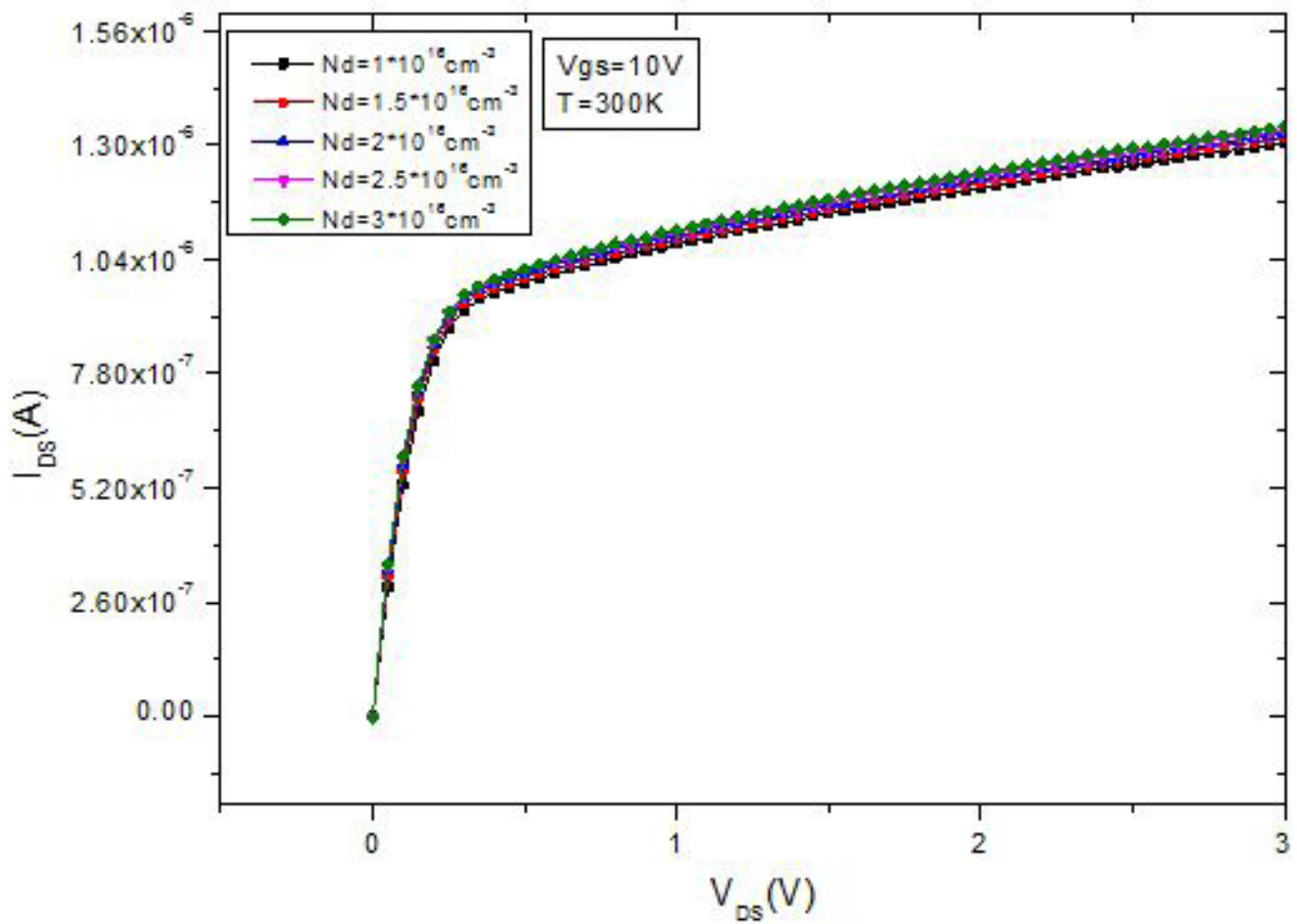


Figure IV.8: Influence densité des drift différents sur la caractéristique I_{DS}/V_{DS} du transistor DIMOS pour $v_{gs}=10V$ pour température 300K.

Nd : densité de drift

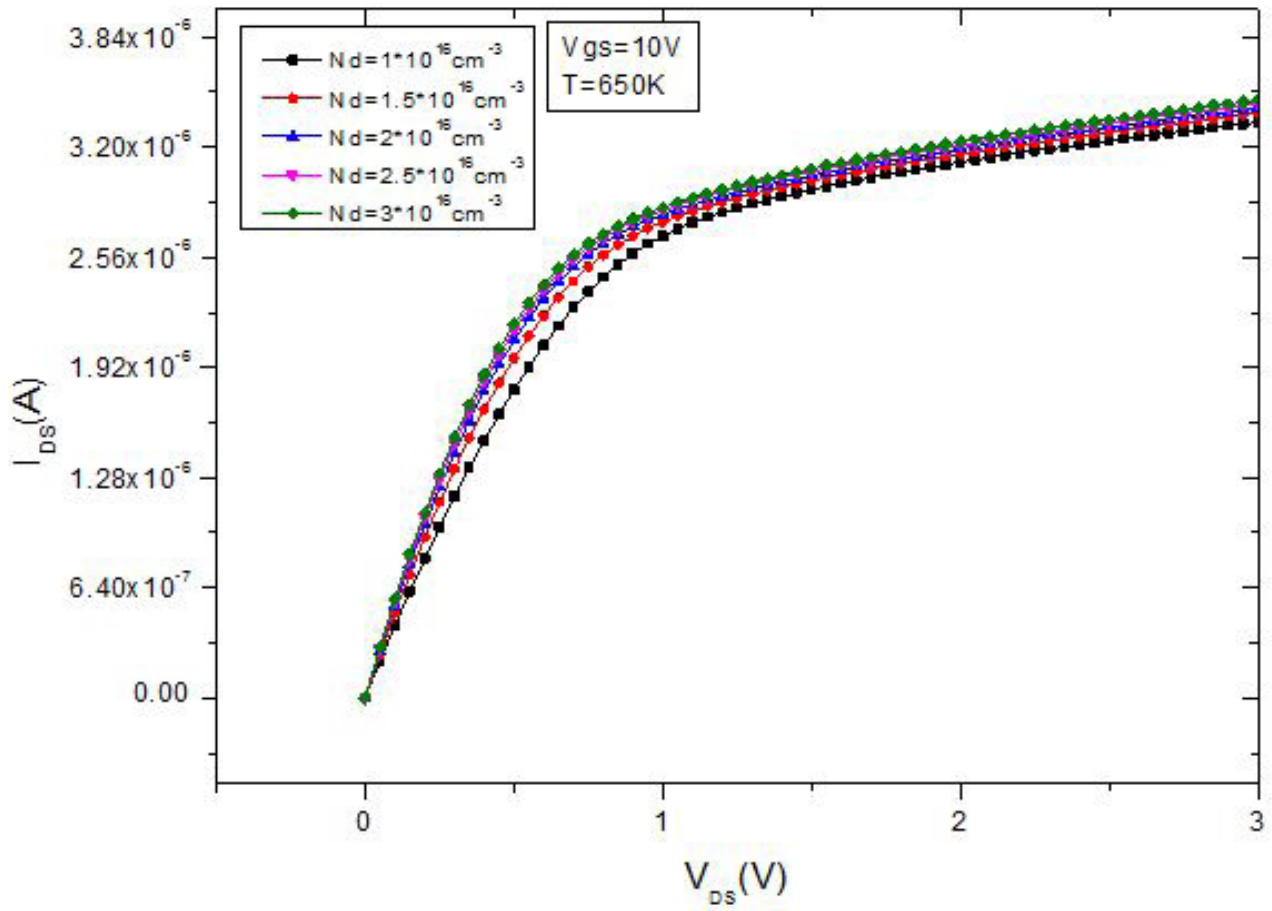


Figure IV.9: Influence densité des drift différents sur la caractéristique I_{DS}/V_{DS} du transistor DIMOS pour $v_{gs}=10\text{V}$ pour température 650K.

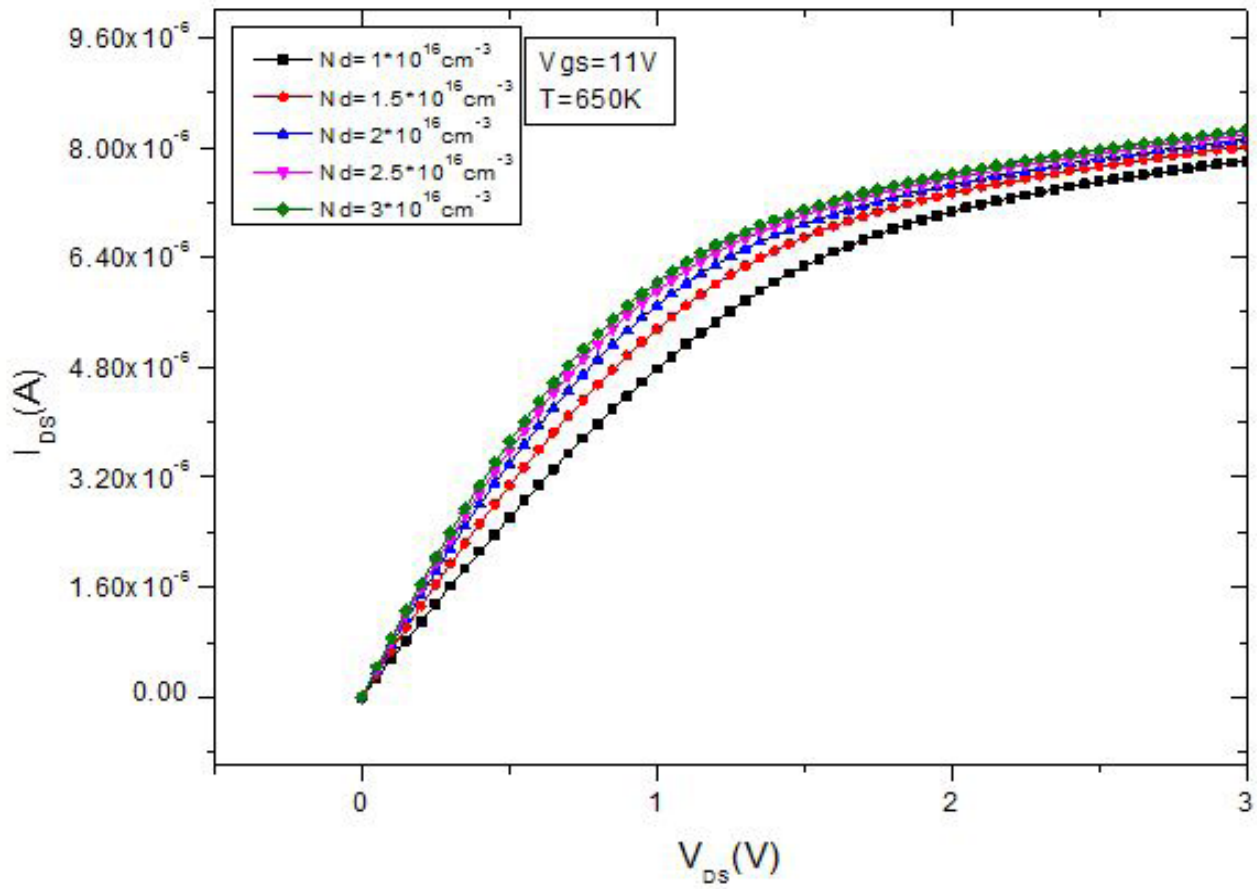


Figure IV.10 : Influence densité des drift différents sur la caractéristique IDS/VDS du transistor DIMOS pour $v_{gs}=11 \text{ V}$ pour température 650K.

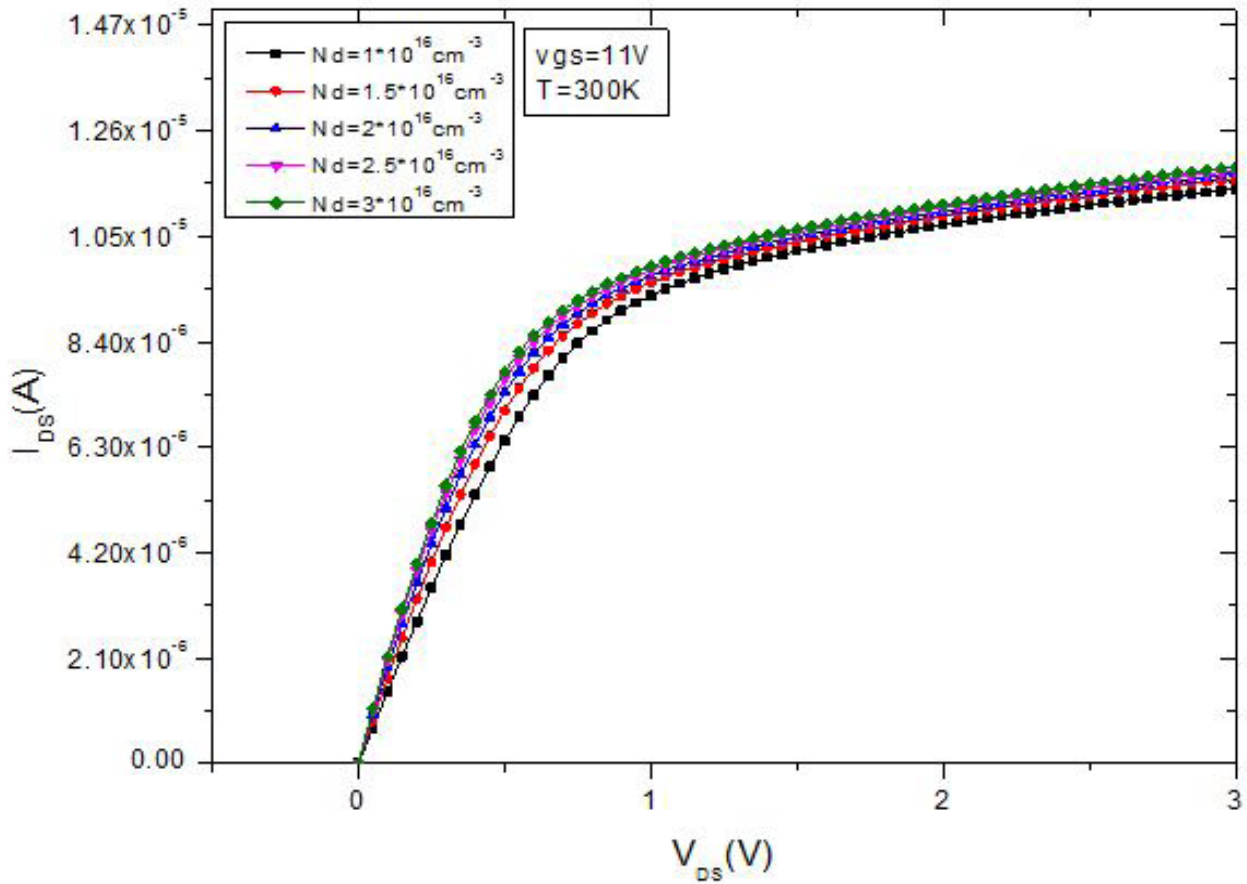


Figure IV.11: Influence densité des drift différents sur la caractéristique I_{DS}/V_{DS} du transistor DIMOS pour $v_{gs}=11V$ pour température 300K.

- D'après les résultats des figures (IV.8/IV.9/IV.10/IV.11), on remarque que malgré l'augmentation de drift, il n'y a pas de différence significative (une différence limitée), surtout en $v_{gs}=10V$, $T=300K$.

IV.11 On-Résistance RDS, on :

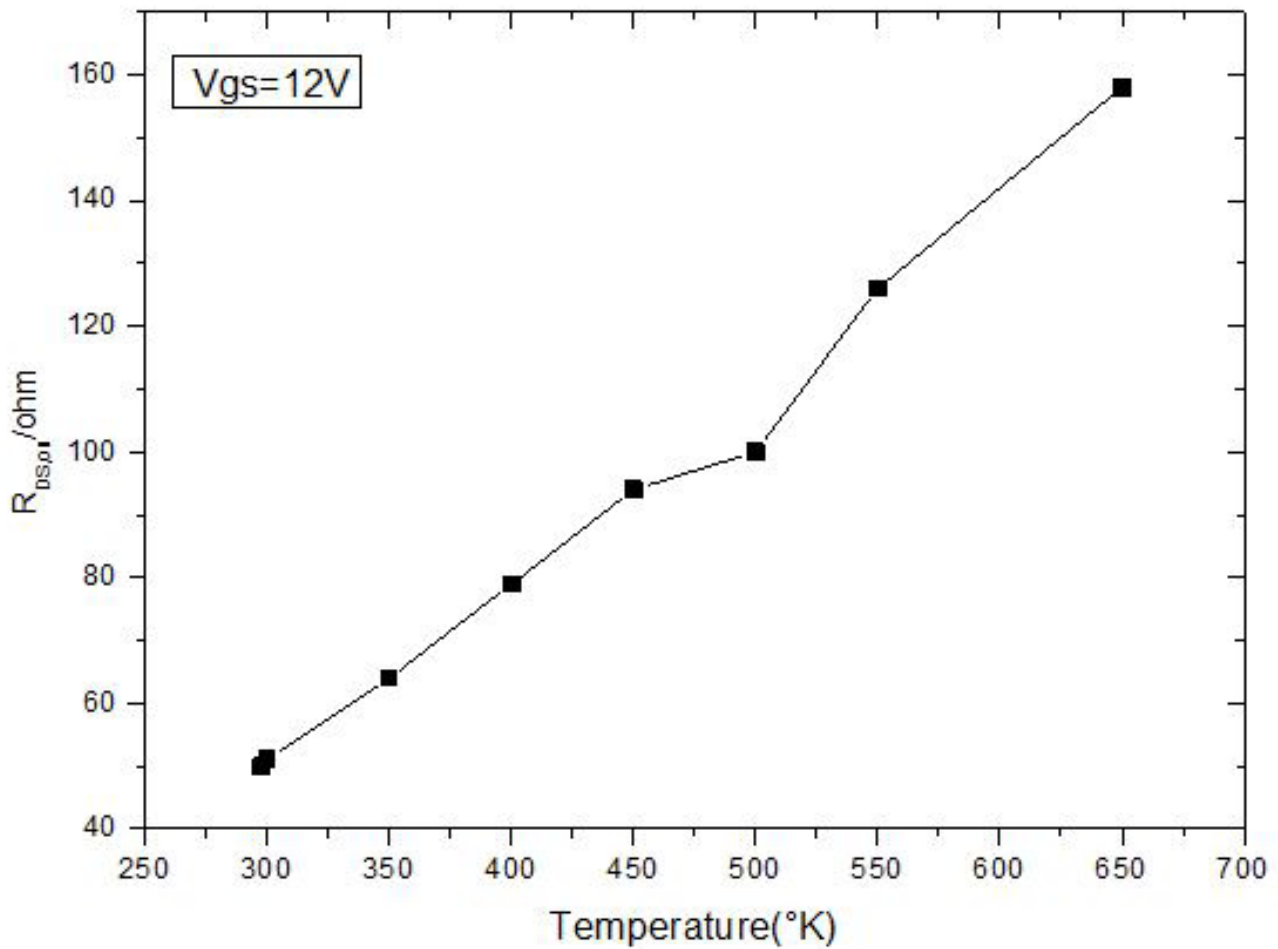


Figure IV.12: On-state resistance RDS, on as function of temperatures at $V_{gs} = 12V$

(La figure IV.12) montre le RDS, on en fonction de la température.

Le RDS, on augmente avec l'augmentation de la température.

Compte tenu des caractéristiques de sortie, la définition de la résistance à l'état passant RDS, on est nécessaire pour identifier les pertes de puissance du DIMOS en conduction.

IV.12 Conclusion

Dans cette partie, nous avons exploité le simulateur « Silvaco » pour faire l'étude du comportement et des phénomènes physiques d'un transistor DIMOS.

On a parlé la conception structurelle du transistor DIMOS en Sic par définitions leurs régions, leurs contacts.

Après, La caractérisation et les tests de DIMOS 4H-SiC ont été réalisés,

Et Les performances de l'appareil à différentes températures.

Nous avons étudié le comportement de leurs paramètres pertinents

(Tension de drain et courant de drain) en Fonction de la température et de la tension d'entrée V_{gs} .

En fin, Les différents résultats obtenus ont été identifiés et analysés, les propriétés physiques du transistor, et l'influence de différent du matériau sur les propriétés de ce dispositif.

Conclusion Générale

Le travail consiste dans le cadre d'un projet de fin d'étude Master.

Le but de cette étude est de soutenir la simulation électrique de l'effet de la température sur les propriétés d'un transistor DIMOSFET à base de carbure de silicium avec le logiciel silvaco TCAD.

Le premier chapitre est une étude théorique des semi-conducteurs, suivie d'une introduction au DIMOSFET et aux propriétés électriques, ensuite on a donné un aperçu du simulateur Silvaco.

On a développé et concevoir une structure de transistor DIMOSFET en tenant compte des contraintes physiques et électriques des matériaux utilisés (4H-SiC).

Dans notre étude, La simulation a montré que le comportement de la DIMOSFET et l'effet de la température sur ses propriétés. En plus, la possibilité de défauts de matériau lors de la fabrication de DIMOSFET.

En termes de perspectives, des points importants pour des ultérieurs travaux seront

Basé sur :

- Amélioration du programme de simulation pour assurer la convergence des résultats.
- Dans le simulateur de DIMOSFET, Les défauts matériels peuvent être modélisés en introduisant des pièges dans le dispositif pour obtenir un aperçu du comportement de dispositif, en plus d'étude l'effet des températures élevées et des défauts intrinsèques un (forte) influence sur l'ensemble propriétés physique et électrique de DIMODFET et d'analyser les résultats.
- En fin, La corrélation entre la simulation et les résultats expérimentaux.

Bibliographies

- [1] Device characteristics of sublimation grown 4H-SiC layers by Rafal R. Ciecchonski.
- [2] J.B.Casady and R.W. Johnson: Solid state Electronics, Feb 19, (1996).
- [3] Harris, G. L., (ed.), Properties of Silicon Carbide. INSPEC, (1995)
- [4] SE Sadow, AK Agarwal., ‘ ‘Advances in silicon carbide processing and applications’’,2004pp4-8-9-10xxr
- [5]Ravikumar Y.S and Gurumurthy K.S, Silicon carbide material with power electronics-g
- [6] Baliga, B. J., Silicon Carbide Power Devices. World Scientific Press, (2006)p29-16.17.18.19.20
- [7] Carl-Mikael Zetterling .,»Process technology for silicon carbide devices-2002pp1-2-3
- [8] Elasser, A; Chow, T. O. ; , «Silicon carbide benefits and advantages for power electronics circuits and systems», Proceedings of the IEEE , vol.90, no.6, pp. 969-986, June 2002-g
- [9] Mikhail E.fimovichLevinshtein, et al, «SiC,» in Properties of Advanced Semiconductor Materials: GaN,AlN,InN,BN,SiC,SiGe,1st ed.New York: Wiley-IEEE, 2001, pp. 93-110.
- [10] S.M. Sze, Physics of Semiconductor Devices, 2nd ed. (New York: John Wiley & Sons, Inc., 1981), pp. 27, 28, 41–43pp16.17.20.21.
- [11] Elsevier-TL Straubinger, M Bickermann, R Weingärtner ,Journal of crystal»Aluminum p-type doping of silicon carbide crystals using a modified physical vapor transport growth method» -2002.
- [12] A.H. Marshak, M.A. Shibib, J.G. Fossum, and F.A. Lindholm,
“Rigid Band Analysis of Heavily Doped Semiconductor
Devices”, IEEE Trans. on Electr. Dev., Vol. 28, no. 3, pp. 293-298, 1981
- [13] Tribology International, Volume 145, May 2020 ,Article 106136
- [14] Heng Zhang, Yong Yang, Bin Liu, Zhengren Huang
- [15] Noboru Ohtani, ChikashiOhshige, Masakazu Katsuno, Tatsuo Fujimoto, Makoto Kitabatake
- [16] K. Semmelroth, M. Krieger, G. Pensl, H. Nagasawa, H. P. Strunk
- [17] C. Hung Wu, et al, «Growth of polycrystalline SiC films on SiO₂ and Si₃N₄ by APCVD,» Thin Solid Films, vol. 355-356, pp. 179-183, 1999.
- [18] S Dhar, SH Ryu, A Agarwal, JR Williams - US Patent 9,984,894, 2018 - Google Patents
- [19] Pittini, R., Zhang, Z., & Andersen, M. A. E. (2013). Switching performance evaluation of commercial SiC power devices (SiC JFET and SiC MOSFET) in relation to the gate driver complexity. 2013 IEEE ECCE Asia Downunder. doi:10.1109/ecce-asia.2013.6579102
- [20] MOSFET Basics ByVrejBarkhordarian, International Rectifier, El Segundo, Ca
- [21] D.Grider, “Recent Advances in 900 V to 10 kV SiC MOSFET Technology”, Wolfspeed, a Cree Company, 2015

- [22] SH Ryu, A Agarwal, MK Das, LA Lipkin... - US Patent ..., 2005 - Google Patents
- [23] Y. Cui, M. Chinthavali and L. M. Tolbert, «Temperature dependent Pspice model of silicon carbide power MOSFET,» 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Orlando, FL, 2012, pp. 1698-1704.
- [24] S. Ryu, A. K. Agarwal, N. S. Saks, M. K. Das, L. A. Lipkin, R. Singh, J. W. Palmour, «Design and Process Issues for Silicon Carbide Power DiMOSFETS:’ Mat. Res. Soc. Symp. Proc.», vol. 640, 2001
- [25] Y. S. Kim, and J. G. Fossum, “Physical DMOST Modeling for High-Voltage IC CAD,” IEEE Trans. Electron Devices, vol. 37, no. 3, pp.797-803, March 1990
- [26] M. Andersson and P. Kuivalainen, “Physical Modelling of Vertical DMOS Power Transistors for Circuit Simulation,” Physica Scripta. vol. T54, pp. 157-158, 1994.
- [27] Design, Modeling, and Characterization of Power MOSFET in 4H-SiC for Extreme Environment Applications M Hasanuzzanman, SK Islam, LM Tolbert - Proc. Government Microcircuit ..., 2005
- [28]Silicon Carbide Power MOSFET Model and Parameter Extraction Sequence, TR McNutt, AR Hefner, HA Mantooth... - ... on Power Electronics, 2007
- [29] G. Chung, C.C. Tin, J.R. Williams, J.K. McDonald, M. Di Ventra, S.T. Pantelides, L.C. Feldman, R.A. Weller, “Effect of Nitric Oxide Annealing on the Interface Trap Densities Near the Band Edges in the 4H Polytype of Silicon Carbide,” Applied Physics Letters, 76(13) pp. 1713-1715, March 2000.10

- [30] Design and fabrication of a 3.3 kV 4H-SiC DMOSFET. Runhua Huang ; Yonghong Tao ; Song Bai ; Gang Chen ; Ling Wang ; Rui Li ; Yun Li ; Zhifei Zhao
- [31] Novel Developments and Challenges for the SiC Power Devices By Yintang Yang, Baoxing Duan, Song Yuan and Hujun Jia
- [32] M Hasanuzzaman, SK Islam, LM Tolbert... - proceedings of the 7 th ..., 2003
- [33] M. Bhatnagar and B. J. Baliga, "Comparison of 6H-SiC, 3C-SiC and Si for power devices", IEEE Trans. Electron Devices, 1993, 40, 645-655
- [34] A. Mehrzi... "Etude par TCAD-SILVACO d'une structure n-on-p dans le cadre du projet ATLAS du CERN », Memire de Master, Université Saad Dahleb Blida, 2015
- [35] Henry Mathieu, Physique des semi-conducteurs et des composants électroniques, Masson, 1987.
- [36] R.T. Tung, Electron transport at metal-semiconductor interfaces: General theory, Physical Review B, Vol.45, No.23(1992), pp.13509-13523d
- [37] W. Mönch, 125 years of metal-semiconductor contacts: where do we stand, in advances in solid state physics, Springer-verlag, berlin Heidelberg, Vol.39(1999), pp.13-24
- [38] these presentee pour obtenir le grade de docteur de l'ecole polytechnique, conception et modelisation de pixels de photo detection photodiodes PIN en silicium amorphe en vue de leurs utilisations comme detecteurs de particules, Soutenu le 12 juin 2008.
- [39] «Manuel de l'utilisateur ATLAS», Silvaco International inc, Logiciel de simulation d'appareil, Juin 2012.
- [40] K.E. Bohlin, Generalized Norde plot including determination of the ideality factor, Journal of Applied Physics, Vol.60, No.3(1986), pp.1223